



Is Now Part of



ON Semiconductor®

To learn more about ON Semiconductor, please visit our website at
www.onsemi.com

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.



AN-9080

Motion SPM[®] 5 系列版本 2 用户指南

目录

1. 引言	2	4.4. 欠压闭锁 (UVLO)	12
1.1. 关于本应用笔记	2	5. 新参数设计指南	13
1.2. 设计理念	2	5.1. 热感测单元 (TSU)	13
1.3. 特性	2	5.2. 自举电路设计	14
2. 产品选择	3	5.3. 最小脉冲宽度	17
2.1. 订购信息	3	5.4. 短路 SOA	17
2.2. 产品系列	3	6. 应用示例	18
2.3. SPM 5 版本对比	3	6.1. 分流电阻的布线建议	19
3. 封装	4	6.2. 缓冲电容	19
3.1. 内部电路图	4	6.3. PCB 布局指南	19
3.2. 引脚描述	4	6.4. 安装散热片	20
3.3. 封装结构	5	6.5. 系统性能	20
3.4. 封装	6	7. 装运指南和封装信息	22
3.5. 标识规格	7	7.1. 装运规范	22
4. 集成功能和保护电路	11	7.2. 装箱规格	22
4.1. HVIC 内部结构	11	8. 相关资源	28
4.2. 输入信号电路 ($V_{IN(H)}$ 、 $V_{IN(L)}$)	11		
4.3. 功能与 控制电源电压	11		

1. 引言

1.1. 关于本应用笔记

本应用笔记描述 Motion SPM® 5 系列版本 2 产品。本应用笔记应与相关资源中所列的数据手册、参考设计和相关应用笔记配合使用。本笔记重点介绍 SPM 器件版本 2 和之前版本的不同之处，强调新的 IC 功能。

1.2. 设计理念

SPM 5 系列的关键设计目标是为小功率电机驱动应用提供紧凑可靠的逆变器解决方案。我们持续改进 SPM 5 系列产品的性能、质量和额定功率，版本 2 产品就是这些改进的最新成果。新特性包括温度感测能力、内置自举二极管和升级后的耐用性。添加了两个基于超级结 MOSFET 技术、额定功率更高的器件，以便在不显著增加成本的情况下覆盖更高的额定功率应用。

SPM 5 系列产品中的 MOSFET 经特殊工艺处理，降低体二极管的反向恢复电荷，使开关损耗最低，并支持快速开关操作。采用优化的栅极电阻选项使电磁干扰 (EMI) 噪声保持在合理的范围内，并通过先进的 MOSFET 设计管理反向恢复特性的柔度。

SPM 5 系列集成 6 个快速恢复 MOSFET (FRFET®) 和 3 个高压半桥栅极驱动 IC。这些 MOSFET 和 HVIC 不以分立器件的形式提供。相比基于 IGBT 的功率模块或绝缘硅片模块，基于 FRFET 的功率模块具有更佳的耐用性和更大的安全工作区 (SOA)。

基于 FRFET 的功率模块相比基于 IGBT 的模块在轻载效率方面具有巨大的优势，因为晶体管两端的压降随电流下降而线性下降，而 IGBT V_{ce} 饱和电压保持在阈值电平。某些应用除短时瞬态外，要求器件持续工作在轻载条件下，并且提升轻载条件下的效率是节能的关键因素。冰箱、循环水泵和某些电风扇就是最好的例子。

版本 2 产品的温度感测功能在 HVIC 中实现，以增强系统可靠性。同时提供与 HVIC 温度成比例的模拟电压，用于监控模块温度和针对过温情况实施必要的保护。

具有阻性特征的 3 个内部自举二极管可减少外部元件数，并使 PCB 设计更为紧凑，有助于电机内部逆变器的设计。

1.3. 特性

详细特征与集成功能包括：

- 各种不同电压和额定功率的产品：250/500/600 V 3 相 FRFET 逆变器，包括 HVIC
- 3 个分段负直流链路端子，可实现引线电流感测
- HVIC 用于栅极驱动 FRFET、欠压保护和热感测功能
- 3.3/5 V 施密特触发器输入具有高电平有效逻辑
- 内置自举二极管
- 内置 HVIC，提供单电源供电和无光耦接口
- 使 HVIC 待机电流最小，满足能源法规要求
- 封装：DIP、SMD、双 DIP、Zigzag-DIP
- 额定绝缘电压：1500 V_{RMS} (1 分钟)
- SMD 封装的湿度敏感等级为 3 (MSL3)

2. 产品选择

2.1. 订购信息

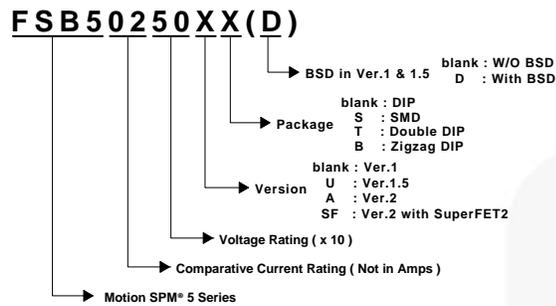


图 1. 订购信息

2.2. 产品系列

表 1 显示不带封装选项的基础产品系列。

表 1. 产品供应

器件型号	BV _{DSS}	电流额定值				R _{θJC} (最大值)
		I _{DRMS}	I _{D25}	R _{DS(on)} (典型值)	R _{DS(开)} (最大值)	
FSB50325A	250	0.90	1.70	1.10	1.70	10.2
FSB50825A	250	1.90	3.60	0.33	0.45	8.8
FSB50250A	500	0.60	1.20	2.50	3.80	9.3
FSB50450A	500	0.80	1.50	1.90	2.40	8.9
FSB50550A	500	1.10	2.00	1.00	1.40	8.6
FSB50260SF	600	0.92	1.7	2.0	2.4	9.8
FSB50660SF	600	1.60	3.10	0.60	0.70	8.8
FSB50760SF	600	1.90	3.60	0.46	0.53	8.6

表 2. SPM 5 版本对比

		V1	V1.5	V2
硅技术		GFET	UniFET™	UniFET™ / SuperFET® 2
产品系列 与 R _{DS(on)max}	60 V	FSB52006: 80 mΩ (最大值)		
	250 V	FSB50325: 1.8 Ω Max.		FSB50325A: 1.7 Ω (最大值)
			FSB50825U: 0.45 Ω (最大值)	FSB50825A: 0.45 Ω (最大值)
	500 V	FSB50250: 4.0 Ω (最大值)	FSB50250U: 4.2 Ω (最大值)	FSB50250A: 3.8 Ω (最大值)
		FSB50450: 2.4 Ω (最大值)	FSB50450U: 2.4 Ω (最大值)	FSB50450A: 2.4 Ω (最大值)
FSB50550: 1.7 Ω (最大值)		FSB50550U: 1.4 Ω (最大值)	FSB50550A: 1.4 Ω (最大值)	
600 V			FSB50260SF: 2.4 Ω Max	
			FSB50660SF: 0.7 Ω (最大值)	
			FSB50760SF: 0.53 Ω (最大值)	
封装	无基板转移模塑封装			
V _s 输出	外焊, 50325TD 除外	外焊, TD 版本除外	内焊	
自举二极管	不集成, 50325TD 除外	不集成, D 版本除外	集成	
UV 保护	提供	提供	提供	
热检测	无	无	提供	

飞兆半导体在线损耗与温度仿真工具、运动控制设计工具请前往:

(<http://www.fairchildsemi.com/support/design-tools/motion-control-design-tool/>), 建议针对所需应用, 根据额定功率选择最佳的 SPM 产品。

2.3. SPM 5版本对比

如表 2 所示, 相比先前的器件, 版本“V2”产品至少具有相同或更低的 R_{DS,max}; 更低的 R_{DS,max} 值以红色表示。旧版产品并非同时发布, 因此即使产品版本号相同, 各产品之间也有所差异。V2 产品同时发布, 各产品具有一致的特性。V2 产品在很多方面都较之前版本更为耐用。

- VCC-COM和VB-VS浪涌噪声抑制水平增加约50%。也就是说, 当这些引脚之间产生单个浪涌脉冲时, V2产品可耐受的浪涌电压高50%, 且不发生故障。
- 显著提升V_b和V_s之间的连续浪涌脉抗损电平。
- 由于制造引起的间歇性锁存开/关问题已解决。之前版本产品已相应升级。

由于 TSU 功能, V_{cc} 静态电流增加。它对自举电容值的选择没有太大影响, 但待机功率上升约 2.1 mW。V_{BS} 静态电流无变化。

3. 封装

3.1. 内部电路图

版本 2 和之前版本的主要区别是内部电路图中以红色画出，见图 2。虽然某些旧版本同样具有这些特性，但版本 2 开始广泛采用这些特性。主要区别是： V_{ts} 、 V_S 和高端 FRFET 的源端之间的内部连接，以及内部自举二极管。 V_{ts} 引脚仅来自 V 相位 HVIC，并发出温度感测信号。

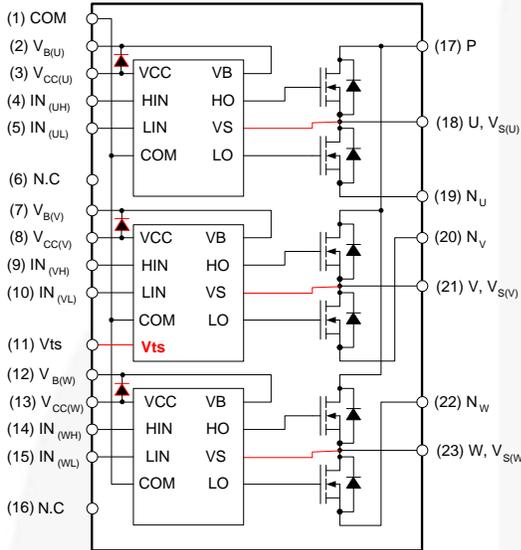


图 2. Motion SPM 5 系列版本 2 产品的内部电路图

3.2. 引脚描述

图 3 显示引脚的位置和双 DIP 封装的各引脚名称。请注意， V_b 引脚具有较长的引线，以进一步满足 PCB 的爬电距离要求。后续章节中的图 4 显示了该模块内部布局的更多详情。

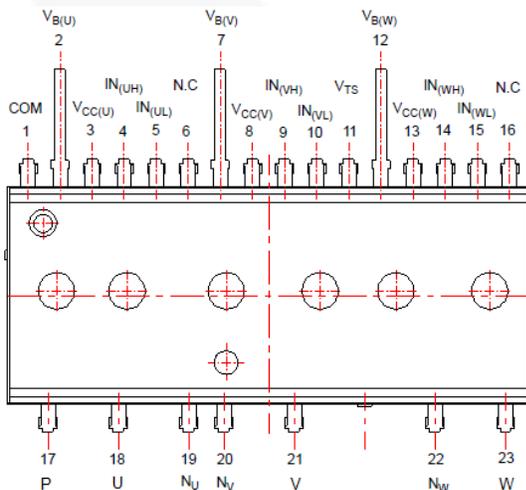


图 3. 引脚编号与名称

表3. 引脚描述

引脚号	名称	引脚描述
1	COM	IC 共用电源接地
2	VB (U)	驱动 U 相位高端 MOSFET 的偏置电压
3	VCC (U)	驱动 U 相位 IC 和低端 MOSFET 的偏置电压
4	IN (UH)	U 相位高端栅极信号的输入
5	IN (UL)	U 相位低端栅极信号的输入
6	NC	无连接
7	VB (V)	驱动 V 相位高端 MOSFET 的偏置电压
8	VCC (V)	驱动 V 相位 IC 和低端 MOSFET 的偏置电压
9	IN (VH)	V 相位高端栅极信号的输入
10	IN (VL)	V 相位低端栅极信号的输入
11	VTS	模拟电压输出与 IC 温度成比例关系
12	VB (W)	驱动 W 相位高端 MOSFET 的偏置电压
13	Vcc(W)	驱动 W 相位 IC 和低端 MOSFET 的偏置电压
14	IN (WH)	W 相位高端栅极信号的输入
15	IN (WL)	W 相位低端栅极信号的输入
16	NC	无连接
17	P	正极直流链路输入
18	U, $V_{S(U)}$	U 相位输出和驱动高端 FET 的偏置电压接地
19	N_U	U 相位低端 MOSFET 的源极
20	N_V	V 相位低端 MOSFET 的源极
21	V, $V_{S(V)}$	V 相位输出和驱动高端 MOSFET 的偏置电压接地
22	N_W	W 相位低端 MOSFET 的源极
23	W, $V_{S(W)}$	W 相位输出和驱动高端 MOSFET 的偏置电压接地

驱动高端 MOSFET 的高端偏置电压引脚/驱动高端 MOSFET 的高端偏置电压接地引脚

引脚： $V_{B(U)}$ - U, $V_{S(U)}$, $V_{B(V)}$ - V, $V_{S(V)}$, $V_{B(W)}$ - W, $V_{S(W)}$

- 这些是驱动电源引脚，为高端 MOSFET 提供栅极驱动电源。
- 自举方案的优势是无需单独的外部电源即可驱动高端 MOSFET。
- 每个自举电容在其对应的低端 MOSFET 导通状态下，通常都采用 V_{cc} 电源充电。
- 为防止电源电压的噪声和纹波造成器件故障，应将具有低等效串联电阻 (ESR) 和串联电感 (ESL) 且品质良好的滤波电容尽量靠近这些引脚安装。

低端偏压引脚/高端偏压引脚

引脚: $V_{CC(U)}$, $V_{CC(V)}$, $V_{CC(W)}$

- 内置 IC 的电源控制引脚。
- 与外部连接的三个引脚。
- 为防止电源电压的噪声和纹波造成器件故障, 应将具有低ESR和ESL且品质良好的滤波电容尽量靠近这些引脚以及COM引脚之间安装。

低端公共接地引脚

引脚: COM

- 共用引脚(COM)连接内部IC的控制地。
- **重要!** 寄生电感会产生开关噪声, 为了不干扰模块的正常运行, 主电源电流不应当进入此引脚。

信号输入引脚

引脚: $IN_{(UL)}$, $IN_{(VL)}$, $IN_{(WL)}$, $IN_{(UH)}$, $IN_{(VH)}$, $IN_{(WH)}$

- 这些引脚控制MOSFET的工作。
- 电压输入信号可激活这些引脚。端子从内部连接施密特触发器电路。
- 这些引脚的信号逻辑是高电平有效; 当有足够的逻辑电压施加于相应的输入引脚时, MOSFET开启。
- 所有输入的走线都必须尽量短, 以保护模块不受噪声影响。
- RC滤波器可用于减少信号振荡或输入信号的走线可能拾取的任何噪声。

模拟温度感测输出引脚

引脚: V_{ts}

- 这表示带模拟电压的V相位HVIC的温度。HVIC自身会有一定程度的功率损耗, 但MOSFET产生的热量是导致HVIC温度上升的主要原因。
- V_{ts} 与温度特性的关系见 图 16。

正直流链路引脚

引脚: P

- 这是逆变器直流链路的正电源引脚。
- 此引脚内部连接高端MOSFET的集电极。
- 若要抑制直流链路布线或PCB布局电感导致的浪涌电压, 可在此引脚和负直流链路附近连接一个平滑滤波电容。图 35 显示更多详情。通常建议使用金属薄膜电容。

直流母线电压负端引脚

引脚: N_U , N_V , N_W

- 这些是逆变器的直流链路负电源引脚(电源地)。
- 这些引脚在所有相位中都连接至低端MOSFET的源极。

逆变器功率输出引脚

引脚: U, V, W

- 逆变器输出引脚连接至逆变器负载, 如电机。

3.3. 封装结构

图 4 显示内部封装结构, 包括引线框架和结合线。此设计经多次修改, 进一步为客户提升制造性和可靠性。

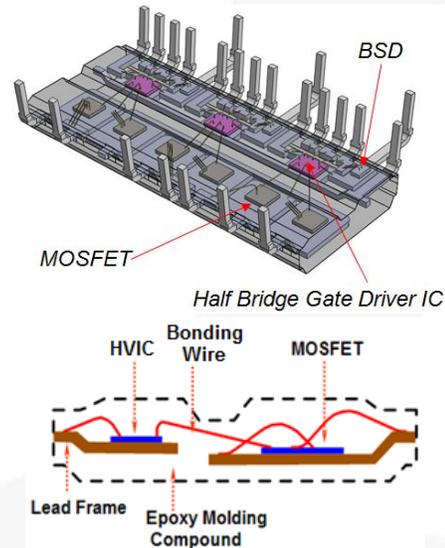


图 4. 封装结构

3.4. 封装

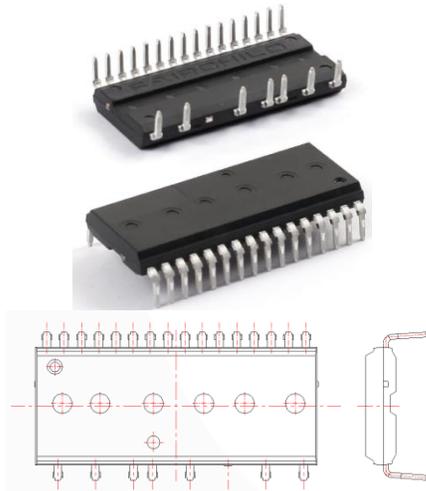


图 5. DIP 封装

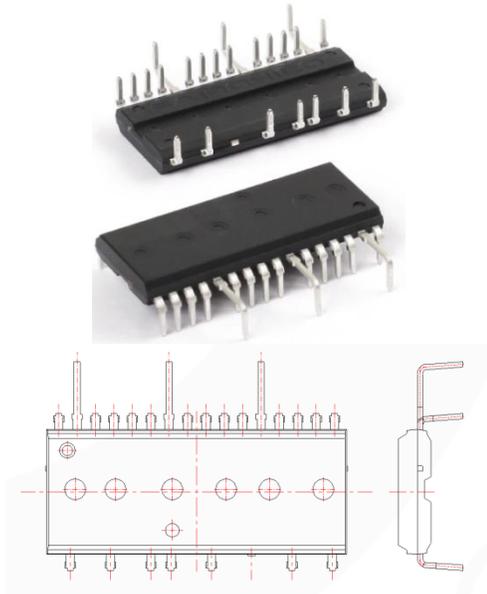


图 7. 双 DIP 1 封装

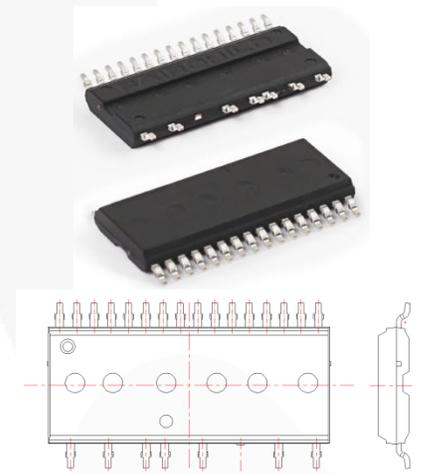


图 6. SMD 封装

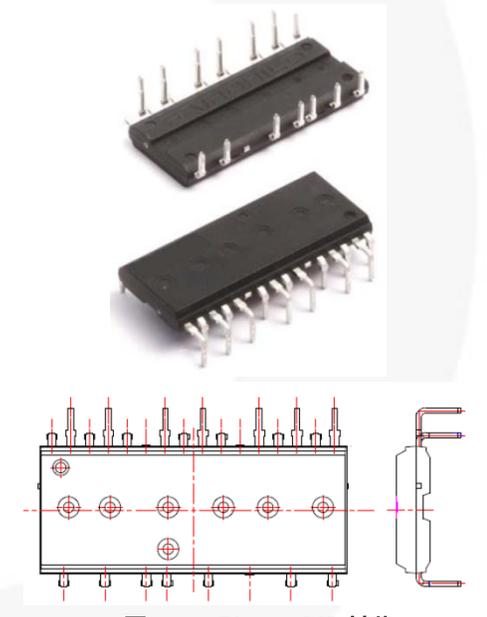


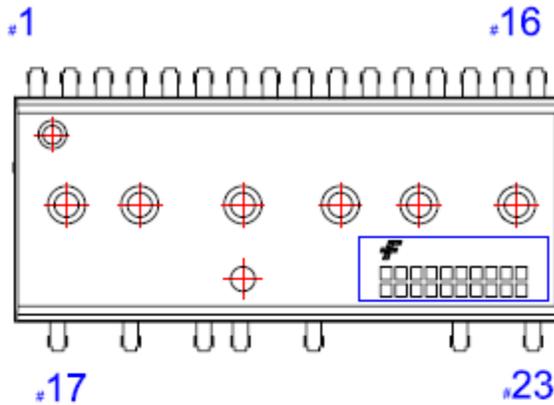
图 8. Zigzag DIP 封装

注意:

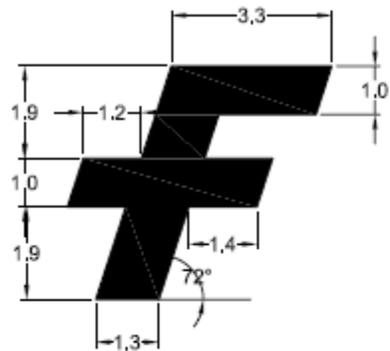
1. 有关封装尺寸和焊盘布局建议的更多详情, 请参考相应的数据手册。
2. 只有定制产品才提供 Zigzag DIP 封装。

3.5. 标识规格

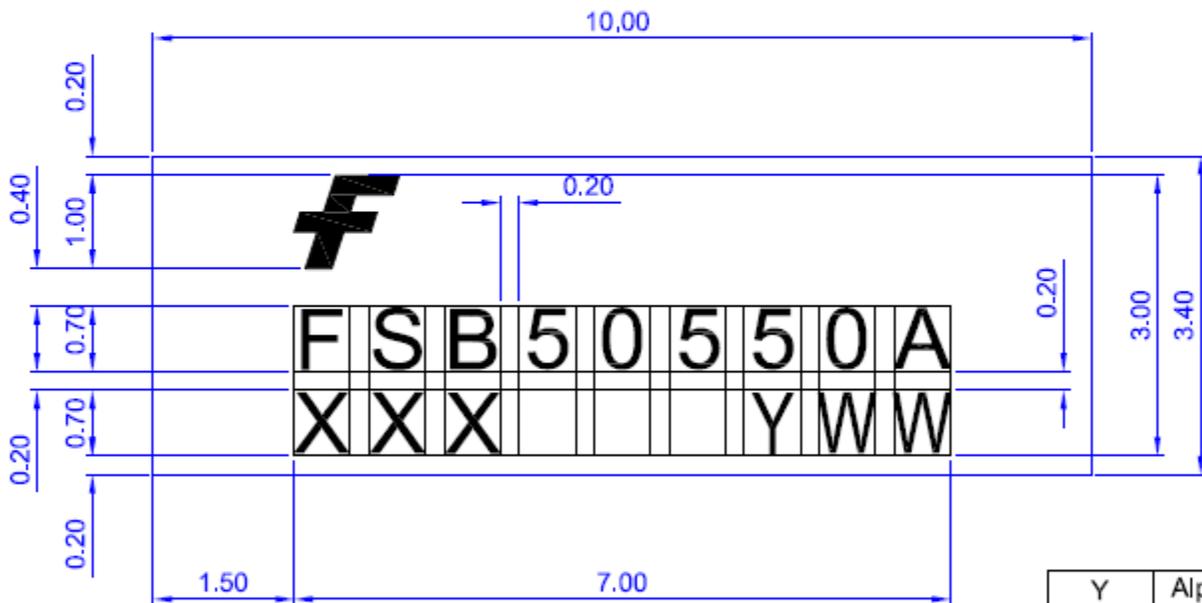
* MARKING LAY-OUT



FAIRCHILD SEMICONDUCTOR LOGO DIMENSIONAL PROPORTION



* MARKING DIMENSION



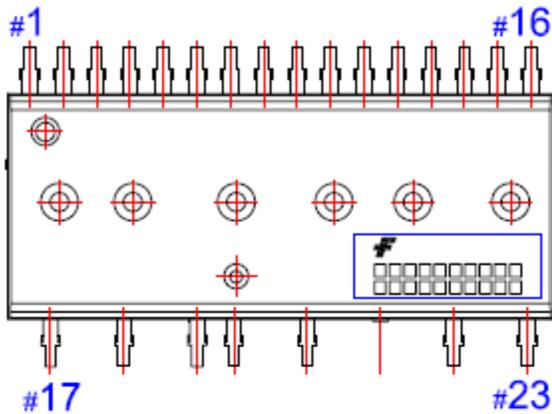
Y	Alphabet
2010	A
2011	B
2012	C
2013	D
2014	E
2015	F
2016	G
2017	H
2018	J
2019	K
2020	A

* NOTE

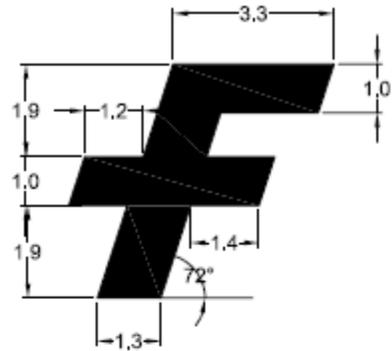
1. F : FAIRCHILD LOGO
2. XXX ; LAST 3 DIGITS OF LOT NO(OPTION CODE)
3. YWW : WORK WEEK CODE ("Y" REFERS TO THE RIGHT ALPHABET CHARACTER TABLE)

图 9. DIP 封装标识

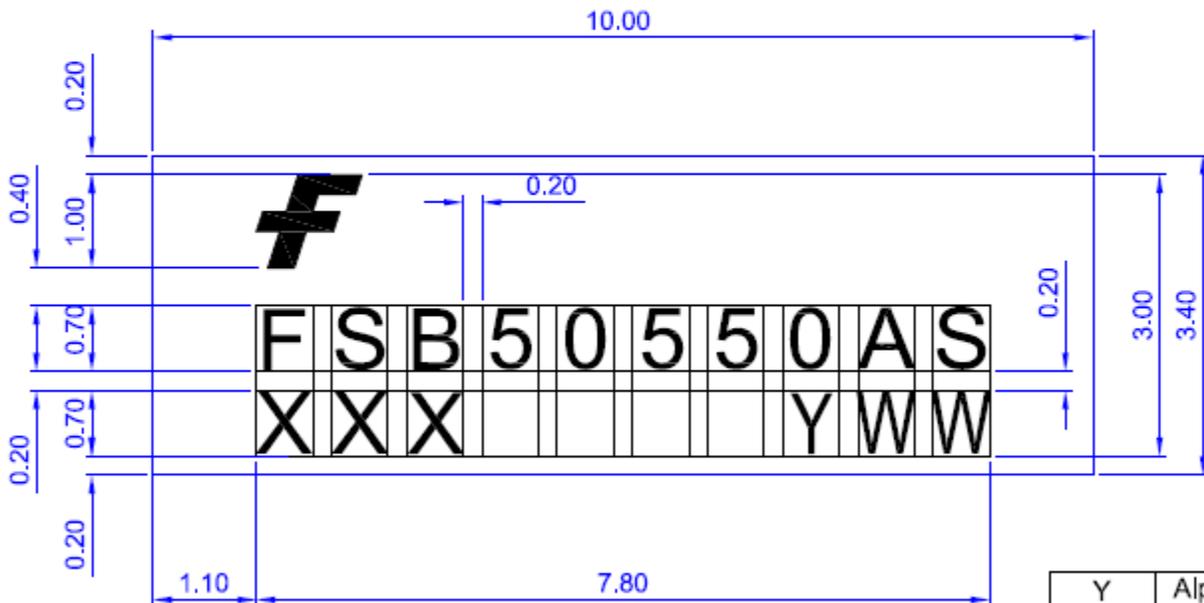
*** MARKING LAY-OUT**



FAIRCHILD SEMICONDUCTOR LOGO DIMENSIONAL PROPORTION



*** MARKING DIMENSION**



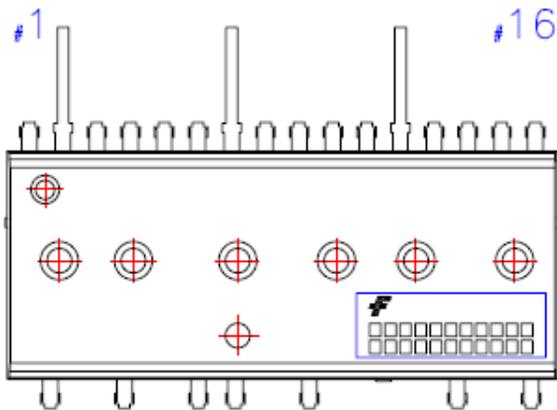
*** NOTE**

1. F : FAIRCHILD LOGO
2. XXX : LAST 3 DIGITS OF LOT NO(OPTION CODE)
3. YWW : WORK WEEK CODE ("Y" REFERS TO THE RIGHT ALPHABET CHARACTER TABLE)

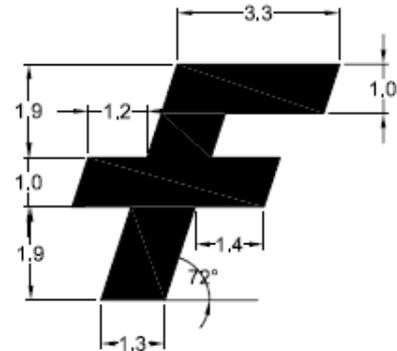
Y	Alphabet
2010	A
2011	B
2012	C
2013	D
2014	E
2015	F
2016	G
2017	H
2018	J
2019	K
2020	A

图 10. SMD 封装标识

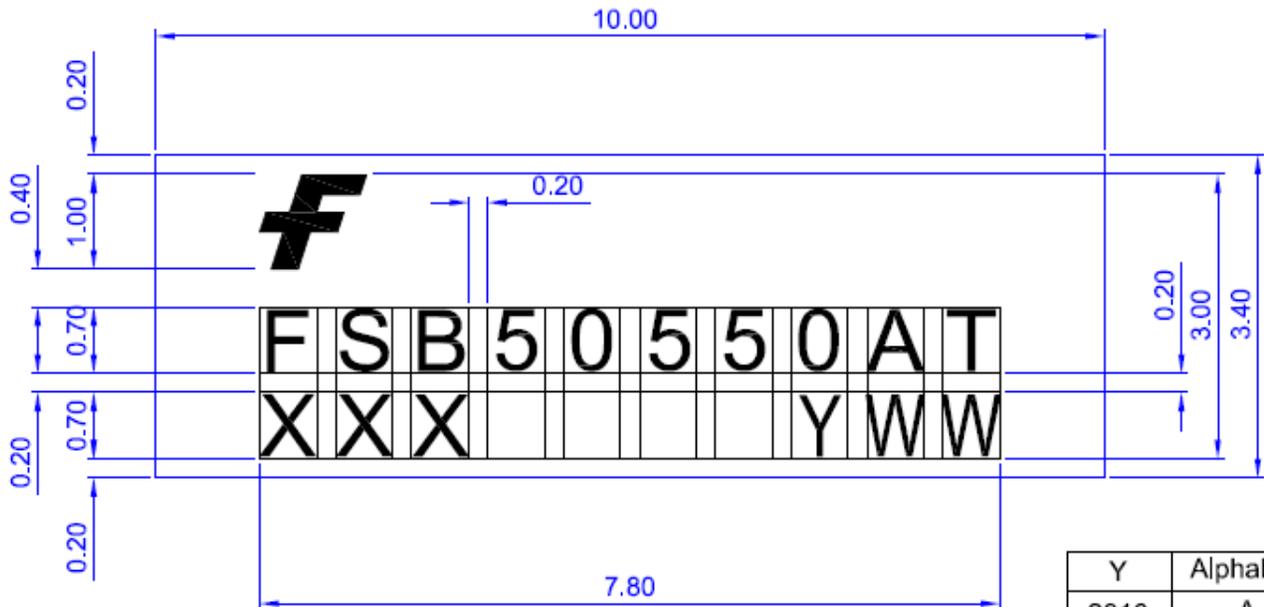
*** MARKING LAY-OUT**



FAIRCHILD SEMICONDUCTOR LOGO
DIMENSIONAL PROPORTION



*** MARKING DIMENSION**



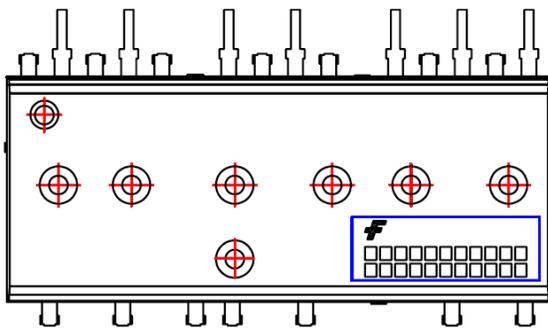
Y	Alphabet
2010	A
2011	B
2012	C
2013	D
2014	E
2015	F
2016	G
2017	H
2018	J
2019	K
2020	A

*** NOTE**

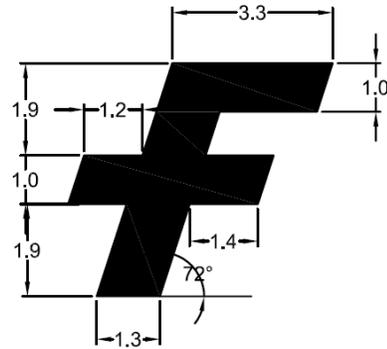
1. F : FAIRCHILD LOGO
2. XXX : LAST 3 DIGITS OF LOT NO(OPTION CODE)
3. YWW : WORK WEEK CODE ("Y" REFERS TO THE RIGHT ALPHABET CHARACTER TABLE)

图 11. 双 DIP 封装标识

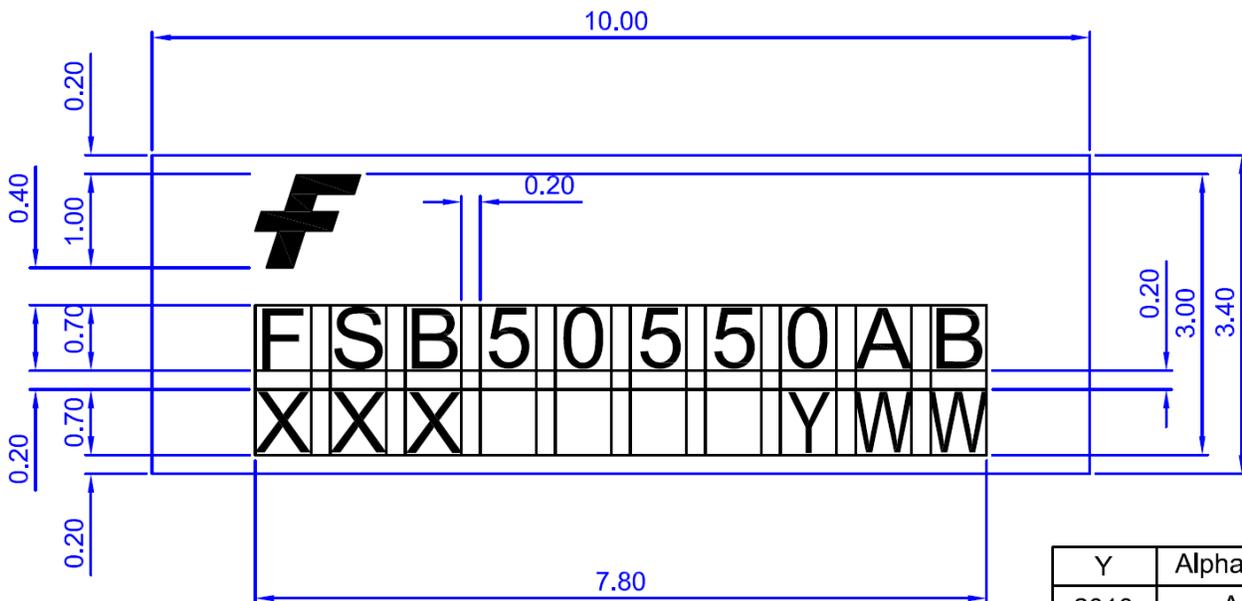
* MARKING LAY-OUT



FAIRCHILD SEMICONDUCTOR LOGO
DIMENSIONAL PROPORTION



* MARKING DIMENSION



Y	Alphabet
2010	A
2011	B
2012	C
2013	D
2014	E
2015	F
2016	G
2017	H
2018	J
2019	K
2020	A

* NOTE

1. F : FAIRCHILD LOGO
2. XXX : LAST 3 DIGITS OF LOT NO(OPTION CODE)
3. YWW : WORK WEEK CODE ("Y" REFERS TO THE RIGHT ALPHABET CHARACTER TABLE)

图 12. Zigzag DIP 封装标识

4. 集成功能和保护电路

4.1. HVIC内部结构

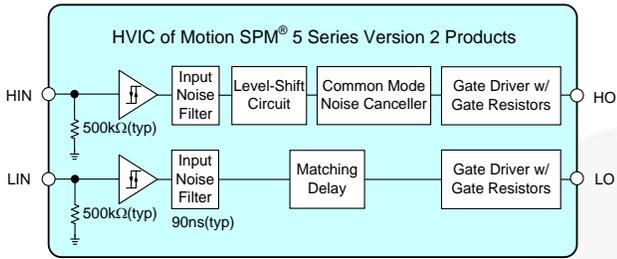


图 13. HVIC 内部框图

图 13 显示 Motion SPM 5 系列 V2 产品的 HVIC 内部结构框图。栅极信号输入引脚具有内部 500 k Ω （典型值）下拉电阻。弱下拉电阻可减少待机功耗。若担心由于布局产生的噪声导致器件故障，则建议靠近模块输入引脚放置额外的下拉电阻，如 4.7 k Ω 电阻。也可使用 RC 滤波器而非下拉电阻，减少噪声的同时还能降低窄脉冲。请记住，该滤波器会产生某些 PWM 伏秒失真，因为开/关阈值电平在电源电压范围内非对称。

4.2. 输入信号电路 ($V_{IN(H)}$ 、 $V_{IN(L)}$)

图 14 显示从微控制器 (MCU) 到 Motion SPM 5 系列产品的 PWM 输入接口电路示例。输入逻辑为高电平有效，并且由于内置下拉电阻为 500 k Ω ，通常便不需要外部下拉电阻。

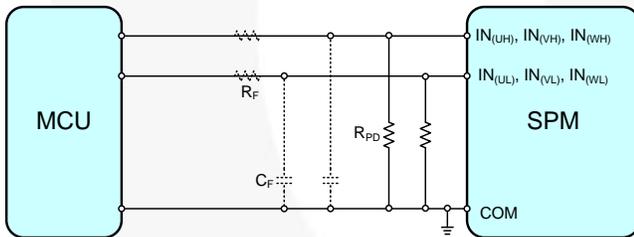


图 14. 推荐 MCU I/O 接口电路

输入引脚的最大额定电压见表 4。每个输入端的 RC 耦合（图 14 中以虚线表示）可能随具体应用中的 PWM 控制方案和 PCB 布局的接线阻抗而有所变化。

表 4. 输入引脚最大额定值

项目	符号	条件	额定值 (V)
控制电源电压	V_{CC}	施加于 V_{CC} - COM 之间	20
输入信号电压	V_{IN}	施加于 $IN_{(H)} - COM$ 、 $IN_{(L)} - COM$ 之间	0.3 ~ $V_{CC} + 0.3$

Motion SPM 5 系列产品采用高电平有效的输入逻辑，在电源启动或关断期间，这可消除控制电源和输入信号之间的时序限制。此外，各输入电路中内置了下拉电阻。因此，通常不需要外部下拉电阻，且外部元件数较少。HVIC 内的输入噪声滤波器可抑制短脉冲噪声，并防止

MOSFET 出现故障及产生过多开关损耗。此外，通过降低输入信号的开启和关断阈值电压（如表 5 所示），可直接连接至 3.3 V 类 MCU 或 DSP。

表 5. 输入阈值电压额定值 ($V_{CC}=15$ V, $T_J=25^\circ$ C 时)

项目	符号	条件	最小值	最大值
导通阈值电压	V_{IH}	$IN_{(UH)}$, $IN_{(VH)}$, $IN_{(WH)} - COM$		2.9 V
关断阈值电压	V_{IL}	$IN_{(UL)}$, $IN_{(VL)}$, $IN_{(WL)} - COM$	0.8 V	

如图 13 所示，输入信号端集成 500 k Ω （典型值）下拉电阻。因此，在 MCU 输出和 Motion SPM[®]输入之间使用外部滤波电阻时，应注意输入端的信号压降，以满足导通阈值电压要求。例如， $R=100$ Ω 和 $C=1$ nF 可用于图 14 中的虚线部分。

4.3. 功能与控制电源电压

SPM 5 系列 V2 产品的控制和栅极驱动电源通常由 15 V 单直流电源提供，该电源连接模块的 V_{CC} 和 COM 引脚。若要正常工作，该电压应调节至 15 V $\pm 10\%$ ，且其电源电流应高于 10 mA（用于 SPM 5 系列 V2 产品，不包括其他电路。表 6 描述各种控制电源电压下的 SPM 器件特性。控制电源应采用低阻抗电解电容和正确连接至引脚的高频去耦电容很好地滤波。

电源的高频率噪声可能引发内部的控制 IC 产生故障，生成错误故障信号。若要避免这些问题，电源最大纹波应低于 ± 1 V/ μ s。此外，可能需要在控制电源两端连接一个 20 V/1 W 齐纳二极管（如 1N4747A），防止恶劣工作条件下浪涌的破坏作用。

尤为重要，所有控制电路和电源应参考模块的 COM 引脚，而非 N 电源引脚。一般而言，最好让共用参考 (COM) 成为 PCB 布局中的接地层。主控制电源必须连接到用于建立高端栅极驱动浮动电源的自举电路上。

当控制电源电压 (V_{CC} 和 V_{BS}) 降至低于欠压闭锁 (UVLO) 电平时，HVIC 关闭 MOSFET，同时忽略栅极控制输入信号。

表6. 控制电压范围与 器件的工作情况

控制电压范围 [V]	器件功能的工作情况
0 ~ 4	控制 IC 不工作。UVLO 和故障输出不工作。主 P-N 电源上的 dv/dt 噪声可能会触发 MOSFET。
4 ~ 10	控制 IC 开始工作。由于设置了 UVLO，无论何种控制输入信号，MOSFET 栅极均会被拉低。
10 ~ 13.5	UVLO 清零。MOSFET 根据控制栅极输入而工作。由于驱动电压低于建议范围， $R_{DS(on)}$ 和开关损耗高于正常条件下的值。
V_{CC} 为 13.5 ~ 16.5; V_{BS} 为 13.5 ~ 16.5	正常工作。推荐的工作条件。
V_{CC} 为 16.5 ~ 20; V_{BS} 为 16.5 ~ 20	MOSFET 依然工作。由于驱动电压高于建议范围，MOSFET 开关速度加快，可能会增加系统噪声。短路电流峰值可能也会上升。
20 以上	模块的控制电路可能损坏。

4.4. 欠压闭锁 (UVLO)

半桥 HVIC 具有欠压闭锁功能，防止 MOSFET 在栅极驱动电压不足的情况下工作。这种保护的时序如所示图 15。

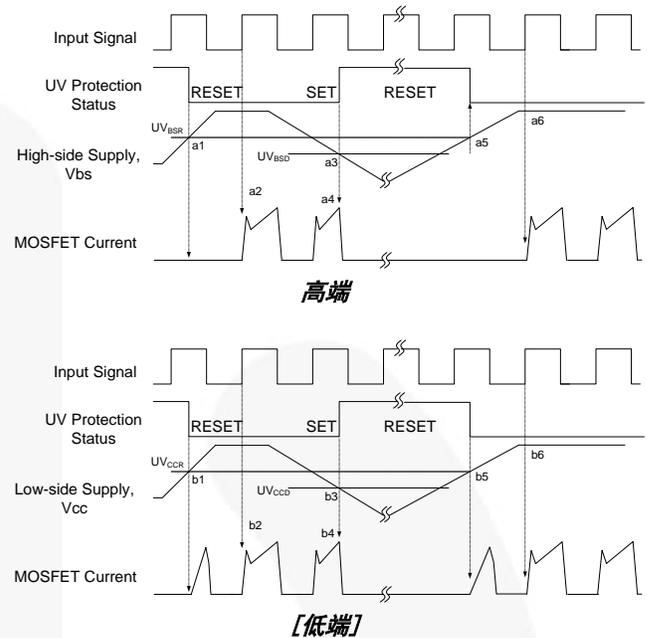


图 15. 欠压保护时序图

- a1: 控制电源电压上升：电压达到 UV_{BSR} 后，电路在等到下一个输入信号时才开始工作。
- a2: 正常工作：MOSFET 启动并承载电流。
- a3: 欠压检测 (UV_{BSD})。
- a4: 无论控制输入条件为何，MOSFET 均关闭，但无故障输出信号。
- a5: 欠压闭锁清零 (UV_{BSR})。
- a6: 正常工作：MOSFET 启动并承载电流。
- b1: 控制电源电压上升：电压上升到 UV_{CCR} 后，电路立即开始工作。
- b2: 正常工作：MOSFET 启动并承载电流。
- b3: 欠压检测 (UV_{VCD})。
- b4: 无论控制输入条件为何，MOSFET 均关闭，但无故障输出信号，因为 SPM 5 系列没有 FO 引脚。
- b5: 欠压闭锁清零 (UV_{CCR})。
- b6: 正常工作：MOSFET 启动并承载电流。

5. 新参数设计指南

5.1. 热感测单元 (TSU)

功率器件的结温不应超过最大结温。虽然数据手册中指定的 T_{jmax} 和损坏功率器件的 T_{jmax} 之间有一定裕量，也应谨慎确保结温保持在 T_{jmax} 以下。使用之前版本的 SPM 5 系列产品时，其中一个不便之处就是模块内部缺少温度监控或保护特性。若应用要求提供过温保护，则必须在散热片上安装 NTC，或将 NTC 装在离模块非常近的位置。

热感测单元 (TSU) 采用与晶体管 V_{be} 有关的温度技术；温度上升 1°C ， V_{be} 便下降 2 mV。

TSU 模拟电压输出反映 Motion SPM 5 系列产品中 HVIC 的温度。 V_{ts} 图 16 输出和 HVIC 温度之间的关系见。它没有任何自我保护功能，因此应根据应用要求正确使用。请注意，MOSFET 温度和 HVIC 温度之间存在延时。在负载阶跃变化等瞬态条件下，当温度急剧上升时，很难迅速做出响应。虽然 TSU 存在限制，就增强系统可靠性而言它非常有用。

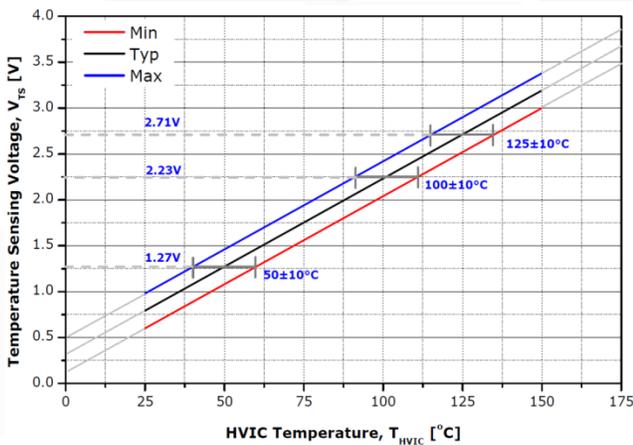


图 16. 温度与 V_{ts} 的关系

下式表示 V_{ts} 和 V 相位 HVIC 温度的关系：

$$V_{ts} [\text{V}] = 0.0192 * T_{HVIC} [^{\circ}\text{C}] + 0.31 \pm 0.19 \quad (1)$$

工艺变化导致的 V_{ts} 最大变化为 $\pm 0.19 \text{ V}$ ，等效于 $\pm 10^{\circ}\text{C}$ 。无论温度如何改变，该值都不变，因为图 16 中的三条线斜率相等。若已知环境温度（如通过系统中的 NTC），则可测量 V_{ts} ，以便在电机开始工作前调节失调值。

随着温度进一步下降到 0°C 以下， V_{ts} 也随之线性下降，直至达到 0 V。若 HVIC 的温度上升到 150°C 以上——即高于最大工作温度——则 V_{ts} 理论上会上升到 5.2 V，直到内部齐纳二极管对其箝位。

图 17 显示 IC 内部 TSU 的等效电路图，以及典型应用图。该输出电压通过内部齐纳二极管箝位至 5.2 V，但如果 MCU 的模数转换器最大输入范围低于 5.2 V，则应当在 A/D 输入引脚和 MCU 模拟地引脚之间连接一个外部

齐纳二极管。可使用放大器改变模数转换器的电压输入范围，以获得更佳的温度分辨率。建议在 V_{ts} 和 COM（地）之间增加一个 1000 pF 陶瓷电容，使 V_{ts} 更稳定。若出于任何理由未能提供 V_{cc} ，则可以使用 V_{ts} 。

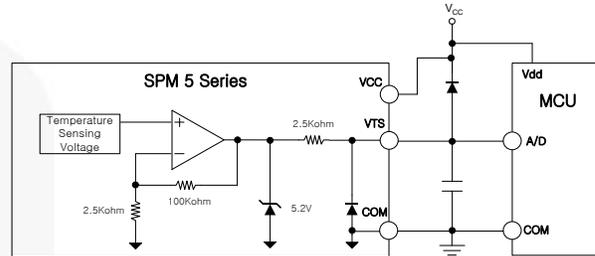


图 17. 内部框图，TSU 接口电路

图 18 显示 V_{ts} 引脚在 25°C 时的源电流能力，以及测试方法。 V_{ts} 电压随源电流增加而下降。因此，连接 V_{ts} 引脚的负载应尽可能小，以便保持精确的电压输出电平而无衰减。

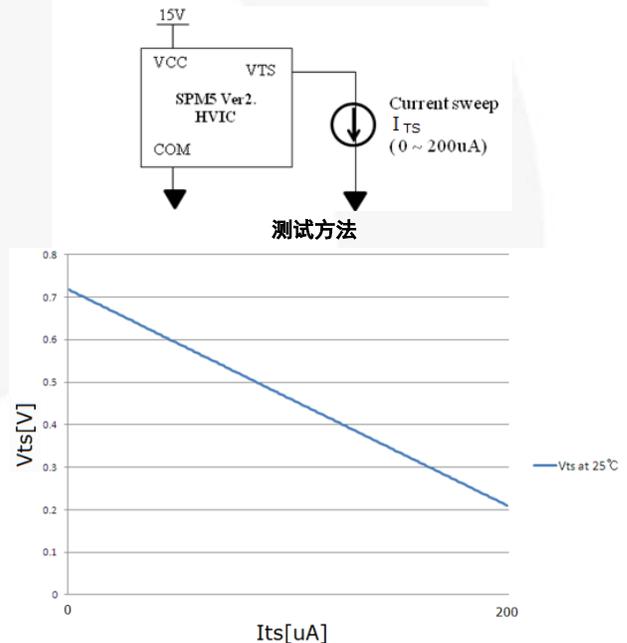


图 18. V_{ts} 负载变化

图 19 显示从 V_{ts} 推导出的 V 相位 HVIC 温度紧跟外壳温度 T_c 而变，但存在某些延迟。给定工作条件下单个 MOSFET 的损耗量可通过飞兆半导体的在线损耗和温度仿真工具计算，网址为：

<http://www.fairchildsemi.com/support/design-tools/motion-control-design-tool/>。使用该仿真工具计算的损耗值以及数据手册上的热阻值，并配合 TSU，则可估算出结温，并将其控制在目标结温以下。

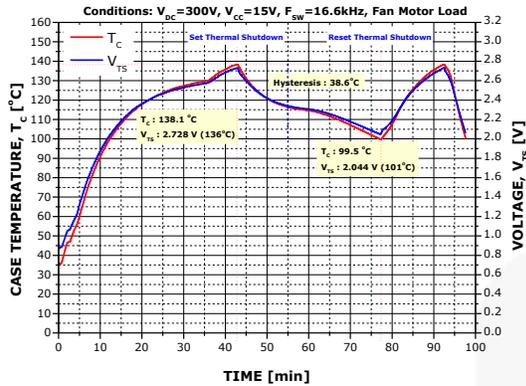


图 19. 实际应用中的 OTP 测试

图 20 是使用 V_{TS} 信号的过温保护电路示例。带迟滞的比较器用于创建低电平有效 OT 信号，微处理器可读取该信号。基于此信号，微处理器可禁用或使能 PWM 输出。计算电阻值，使阈值电平上限为 100 V，下限为 80 V，从而比较器输出电压 V_o 图 21 与中的波形匹配。

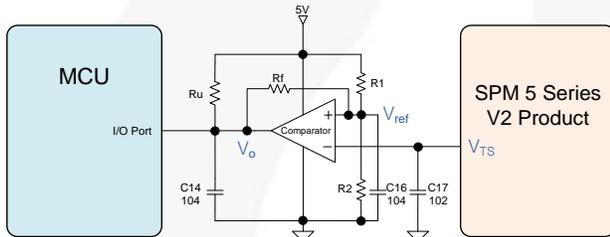


图 20. 使用 TSU 的 OTP 示例

当温度低于 $80^\circ C$ 时，比较器的开集输出 V_o 应保持高电平。若要让 V_o 在 $100^\circ C$ 时转换为低电平， V_{REF} 需降到 2.230 V 以下，即 V_{TS} 在 $100^\circ C$ 时的电压。

$$\frac{1}{\frac{1}{R_1} + \frac{1}{R_u + R_f}} = R_1' \frac{R_2}{R_1' + R_2} \times 5 = V_{ref} = 2.230V \quad (2)$$

当温度高于 $100^\circ C$ 时， V_o 应保持低电平。若要让 V_o 在 $80^\circ C$ 时转换为高电平， V_{REF} 需提高到 1.846 V 以上，即 V_{TS} 在 $80^\circ C$ 时的电压。

$$\frac{1}{R_f} + \frac{1}{R_2} = R_2' \frac{R_1'}{R_1 + R_2'} \times 5 = V_{ref} \geq 1.846V \quad (3)$$

在两个方程中有四个变量，因此根据需要设置这两个变量。 R_u 表示 V_o 上拉电阻，可选择 10 k Ω 。 R_2 可以为 1 k Ω （考虑到 V_{REF} 低于电源电压的一半，本例中为 5 V），而 R_1 必须大于 R_2 。可使用 Microsoft[®] Excel[®] Solver 得到 $R_1=1364 \Omega$ ， $R_f=3952 \Omega$ 。标准电阻值的近似值为 1.37 k Ω 和 3.92 k Ω 。由这两个电阻值可得： V_{TS_off} 等于 2.225 V，即 $99.7^\circ C$ ； V_{TS_on} 等于 1.839 V，即 $79.6^\circ C$ 。

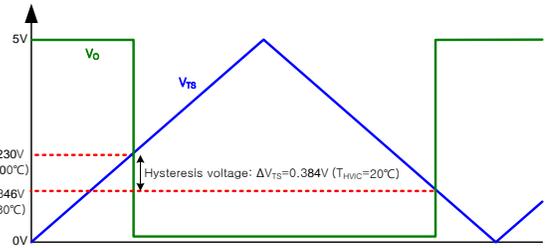


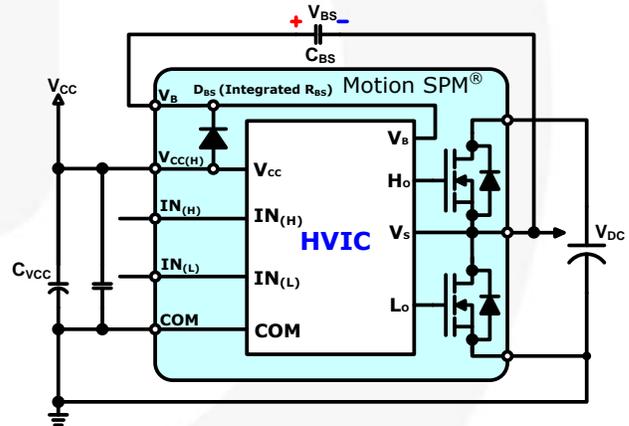
图 21. 带迟滞的比较器输出 (使用 TSU)

5.2. 自举电路设计

自举电路的工作原理

V_{BS} 电压是 V_B (U、V、W) 和 V_S (U、V、W) 的电压差，该电压差为 Motion SPM 5 系列 V2 产品内的 HVIC 提供电源。该电源范围为 13.5 V~16.5 V，以确保 HVIC 可完全驱动高端 MOSFET。SPM5 V2 产品集成针对 V_{BS} 的欠压闭锁保护功能，确保 V_{BS} 电压低于数据手册中的指定电压值时，HVIC 不会驱动高端 MOSFET。此功能防止 MOSFET 在高功耗模式下工作。

V_{BS} 图 22 浮动电源可通过多种方式产生，包括 中所示的自举法。这种方法简单经济；但由于自举电容需要时间补充电荷，导致占空比和导通时间受到限制。自举电源由自举二极管、电阻和电容组成，如图 22 所示。

图 22. HVIC 电源 (V_{BS}) 的自举电路

自举电路的电流路径如图 23 所示。当 V_S 拉低至地时（通过低端功率器件或负载），自举电容 CBS 通过自举二极管 (DBS) 和电阻由 V_{CC} 电源充电。图 23 中未包含自举电阻，因为 SPM 5 系列版本 2 产品中的自举二极管具有阻性特征。

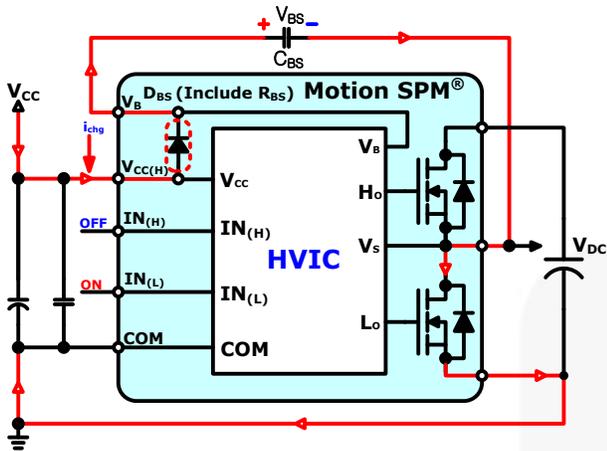


图 23. 自举电路充电路径

内置自举二极管

高端 MOSFET 或体二极管导通时，自举二极管 (D_{BS}) 支持整个总线电压，因此需要使用耐受电压高于 500 V 的二极管。该二极管必须具有低于 100 ns 的恢复时间特性，这样才能使自举电容回馈至 V_{CC} 电源的电荷数量最少。自举电阻的主要作用是减缓 dV_{BS}/dt 并限制自举电容的初始充电电流 (I_{charge})。

图 24 显示 SPM5 V2 产品的内置自举二极管具有特殊的 V_f 特性，使用时无需额外的自举电阻。因此，仅需外部自举电容便可组成自举电路。

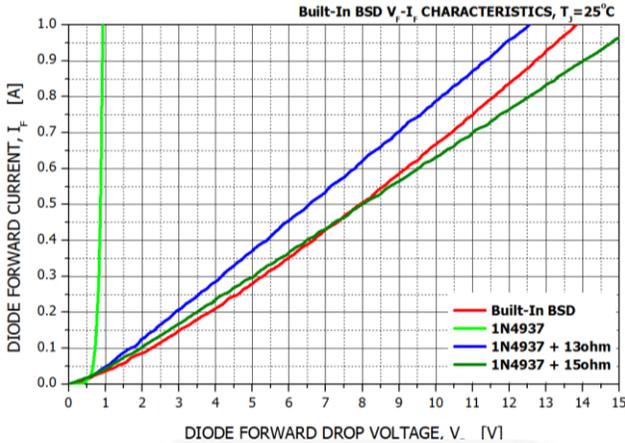


图 24. SPM5 V2 产品中自举二极管的 V-I 特性

SPM5 V2 产品中内置自举二极管的特性：

- 快速恢复二极管：600 V / 0.5 A
- t_{rr} 典型值：80 ns
- 阻性特征：等效电阻： $\sim 15 \Omega$

表 7 显示自举二极管的正向压降和反向恢复特性。

表 7. 自举二极管规格

符号	参数	条件	典型值
V_f	正向压降	$I_f=0.1 \text{ A}$, $T_c=25^\circ \text{ C}$	2.5 V
t_{rr}	反向恢复时间	$I_f=0.1 \text{ A}$, $T_c=25^\circ \text{ C}$	80 ns

表 8. 自举二极管最大绝对 额定值

符号	参数	条件	额定值
V_{RRMB}	最大重复反向电压		600 V
$I_{FB}^{(3)}$	正向电流	$T_c=25^\circ \text{ C}$	0.5 A
$I_{FPB}^{(3)}$	正向电流 (峰值)	$T_c=25^\circ \text{ C}$, 1 ms 脉冲宽度	1.5 A

注意：

3. 计算值或设计参数。

自举电容的初次充电

低端 MOSFET 应有足够的导通时间，以便 PWM 开始正常工作前对自举电容完全充电。图 25 显示初始自举充电序列的示例。一旦建立 V_{CC} ，就必须通过开启低端 MOSFET 完成 V_{BS} 充电。PWM 信号通常由中断产生，定时器以基于开关载波频率的固定间隔触发该中断。因此，需要在不产生互补高端 PWM 信号的情况下保持该结构。

V_{CC} 电容足以为全部三个相位的 V_{BS} 电容提供所需的电荷。 V_{BS} 达到欠压闭锁复位电平之前，若开始正常的 PWM 工作，则高端 MOSFET 不会在不产生任何故障信号的情况下进行相应的开关操作。在某些应用中，这可能导致电机启动失败。

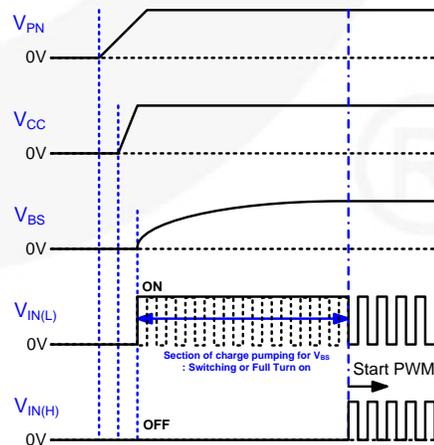


图 25. 自举电路初次充电时序

若三相同时充电，流经单个分流电阻的初始充电电流可能超过过流保护电平值。在这种情况下，按序对三种相位进行充电更为合适。

初次充电时间 (t_{charge}) 可以通过下面的公式计算：

$$t_{\text{charge}} = C_{\text{BS}} \cdot (R_{\text{BS}} + R_{\text{DS_ON}}) \cdot \frac{1}{\delta} \cdot \ln\left(\frac{V_{\text{CC}}}{V_{\text{CC}} - V_{\text{BS(min)}} - V_{\text{F}} - V_{\text{LS}}}\right) \quad (4)$$

其中：

- V_{F} ：自举二极管两端的正向压降；
- $V_{\text{BS (最小值)}}$ ：自举电容的最小值；
- V_{LS} ：低端 MOSFET 或负载两端的压降；以及
- δ ：PWM 占空比 (0 - 1)。

V_{F} 实际上并非常数，它随自举充电电流而改变。正常工作下的 V_{LS} 会改变相位输出电流的幅度和方向。因为初始充电时，可假定相位输出电流为零，所以必须考虑自举充电电流引起的 $R_{\text{DS_ON}}$ 下降。 V_{LS} 可视为零； $R_{\text{DS_ON}}$ 需作为 RC 时间常数的一部分。这种情况下， V_{F} 需设为 1 V 左右——即一个非阻性二极管的数值，且 R_{BS} 需设为 15 Ω 。

图 26 和 图 27 显示自举电容初始充电的真实波形。图 26 采用 1 μF 电容，而 图 27 采用 47 μF 电容，分别演示两种极端情况。在 图 26 中，自举电压在 25 μs 内充电至 13 V，但在 图 27 中，以 50% 占空比进行充电需数 ms。初始峰值电流值约为 1 A，这从 图 24 中可推测出。

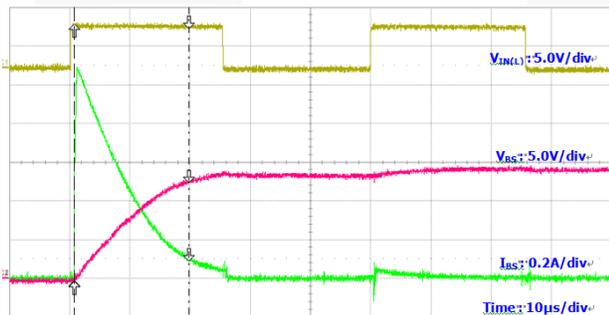


图 26. 初始自举充电波形

(条件： $V_{\text{DC}}=300\text{ V}$, $V_{\text{OC}}=15\text{ V}$, $C_{\text{BS}}=1\ \mu\text{F}$, LS MOSFET 开启时间=25 μs)

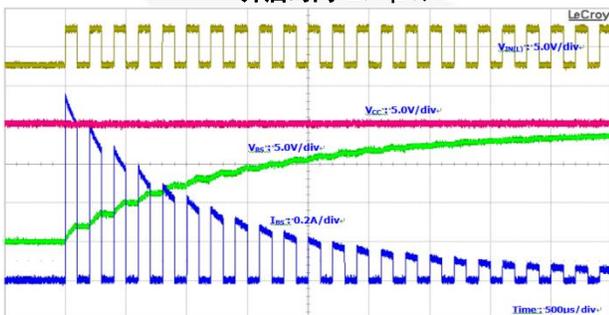


图 27. 初始自举充电波形

(条件： $V_{\text{DC}}=300\text{ V}$, $V_{\text{OC}}=15\text{ V}$, $C_{\text{BS}}=1\ \mu\text{F}$, LS MOSFET 导通时间=100 μs)

自举电容的选型

自举电容的大小通过下面的公式计算：

$$C_{\text{BS}} = \frac{I_{\text{Leak}} \times \Delta t}{\Delta V_{\text{BS}}} \quad (5)$$

其中：

- Δt ：高端 MOSFET 的最大导通脉冲宽度；
- ΔV_{BS} ： C_{BS} 允许的放电电压（电压纹波）；以及

I_{Leak} ： C_{BS} 的最大放电电流，包括：

- 高端 MOSFET 导通的栅极电荷
- HVIC 中高端电路的静态电流
- HVIC 中电平转移电路所需的电平转移电荷
- 自举二极管的漏电流
- C_{BS} 电容泄漏电流（使用非电解电容时可忽略）
- 自举二极管反向恢复电荷。

实际使用中，建议 I_{Leak} 采用 1 mA（针对 Motion SPM[®]5 系列 V2 产品。）考虑到功耗和可靠性，电容通常选为计算值的两倍。当高端 MOSFET 关闭且 V_{S} 电压拉低至地时，才能对 C_{BS} 充电。因此，低端 MOSFET 的导通时间必须足够长，确保 C_{BS} 电容消耗的电荷能够完全得到补充。因此，低端 MOSFET 存在一个固有最小导通时间（或高端 MOSFET 的关断时间）。

自举电容计算示例

自举电容计算示例：

$$I_{\text{Leak}} = 1.0\text{ mA (建议值)}$$

$$\Delta V_{\text{BS}} = 0.1\text{ V (建议值)}$$

Δt = 高端 IGBT 的最大导通脉冲宽度 = 0.2 ms。（取决于用户系统）

$$C_{\text{BS_min}} = \frac{I_{\text{Leak}} \times \Delta t}{\Delta V_{\text{BS}}} = \frac{1\text{mA} \times 0.2\text{ms}}{0.1\text{V}} = 2.0 \times 10^{-6} \quad (6)$$

→ 2 倍以上 → 4.7 μF 。

注意：

4. 该电容值可根据开关频率、使用的电容类型和建议的 V_{BS} 电压 (13.5~16.5 V, 参见数据手册) 而改变。上述结果是计算示例，可根据实际控制方法和元件的寿命进行相应改变。

图 28 显示自举电容值和开关频率的关系，最大放电电流为 2 mA。

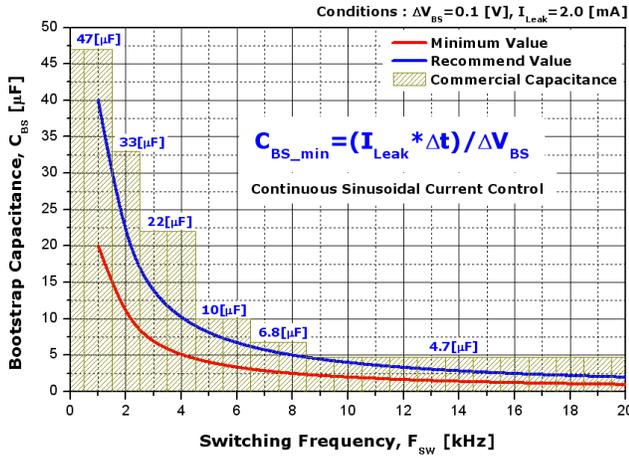


图 28. 自举电容的容值依赖开关频率变化

5.3. 最小脉冲宽度

如图 29 所示, HVIC 内输入噪声滤波器的时间常数为 90 ns。它筛选了比滤波器时间常数更窄的脉冲。电平转换器和其他电路中的额外传播延迟以及栅极充电时间共同防止 SPM 5 产品响应比~120 ns 更窄的输入脉冲。

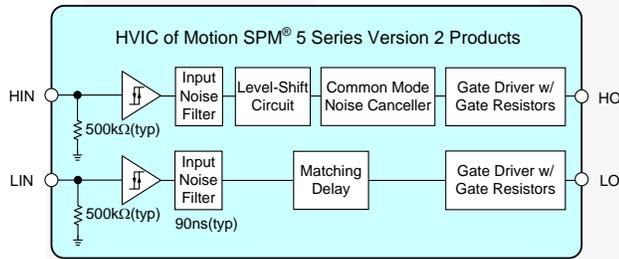


图 29. 信号输入引脚的内部结构

图 30 显示所示 t_{on_pw} 和 t_{off_pw} 的定义图 31. t_{on_pw} 表示 PWM ON 信号使 V_{DS} 图 30 降为零所需的最小脉冲宽度, 如左侧所示。 t_{off_pw} 表示 PWM OFF 信号使 I_D 降为零所需的最小脉冲宽度。

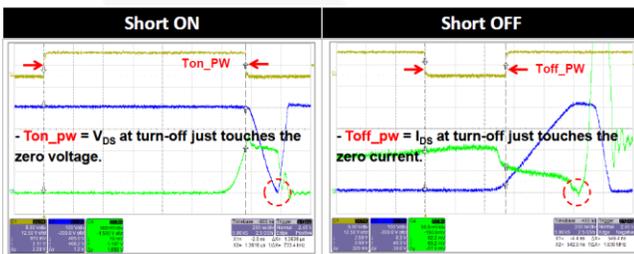


图 30. t_{on_pw} 和 t_{off_pw} 的定义

图 31 显示 t_{on_pw} 和 t_{off_pw} 随 FSB50450A 的 I_D 和 T_J 的变化而改变的情况。随着 I_D 的上升, t_{on_pw} 增加, 但 t_{off_pw} 的变化不大。随着 T_J 的上升, t_{on_pw} 减少, 但 t_{off_pw} 的变化不大。

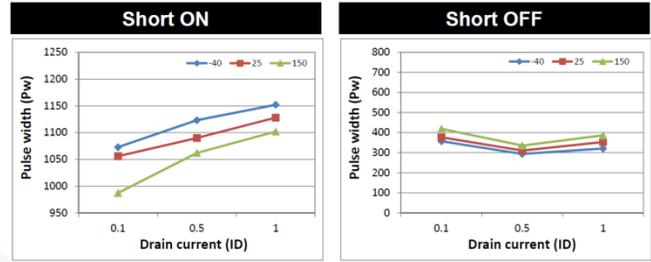


图 31. t_{on_pw} 和 t_{off_pw} 与 FSB50450A 的 I_D 和 T_J 的关系

图中未显示; 但随着 V_{CC} 上升, t_{on_pw} 下降, 且 t_{off_pw} 增加。

5.4. 短路SOA

SPM 5 系列产品集成 MOSFET, 并且相比基于 IGBT 的模块具有最佳的短路耐受性。图 32 是测量短路耐受时间的测试电路, 图中给出测量时使用的术语定义。低端 MOSFET 使用引线短路, 并打开高端器件。

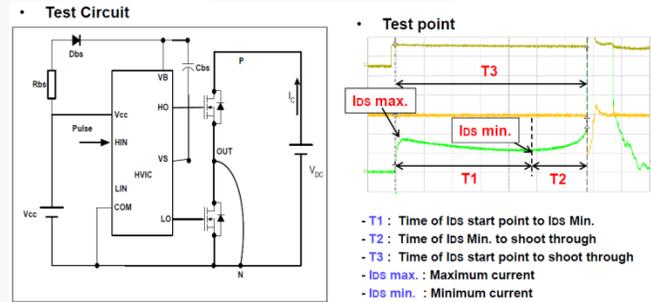


图 32. 短路耐受时间测试

图 33 显示 FSB50550A 短路条件下的波形 ($V_{DC}=400$ V, $V_{CC}=V_{BS}=20$ V, $T_J=150^\circ$ C)。甚至在这种极端条件下, FSB50550A 依然表现出了短路条件耐受时间数倍于 IGBT 模块的能力。

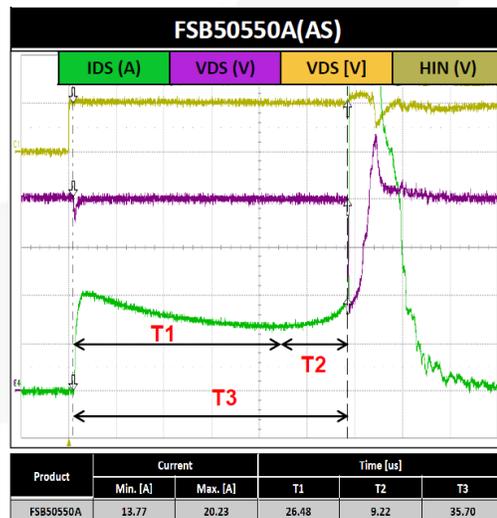


图 33. FSB50550A 最坏情况下的 SCWT

6. 应用示例

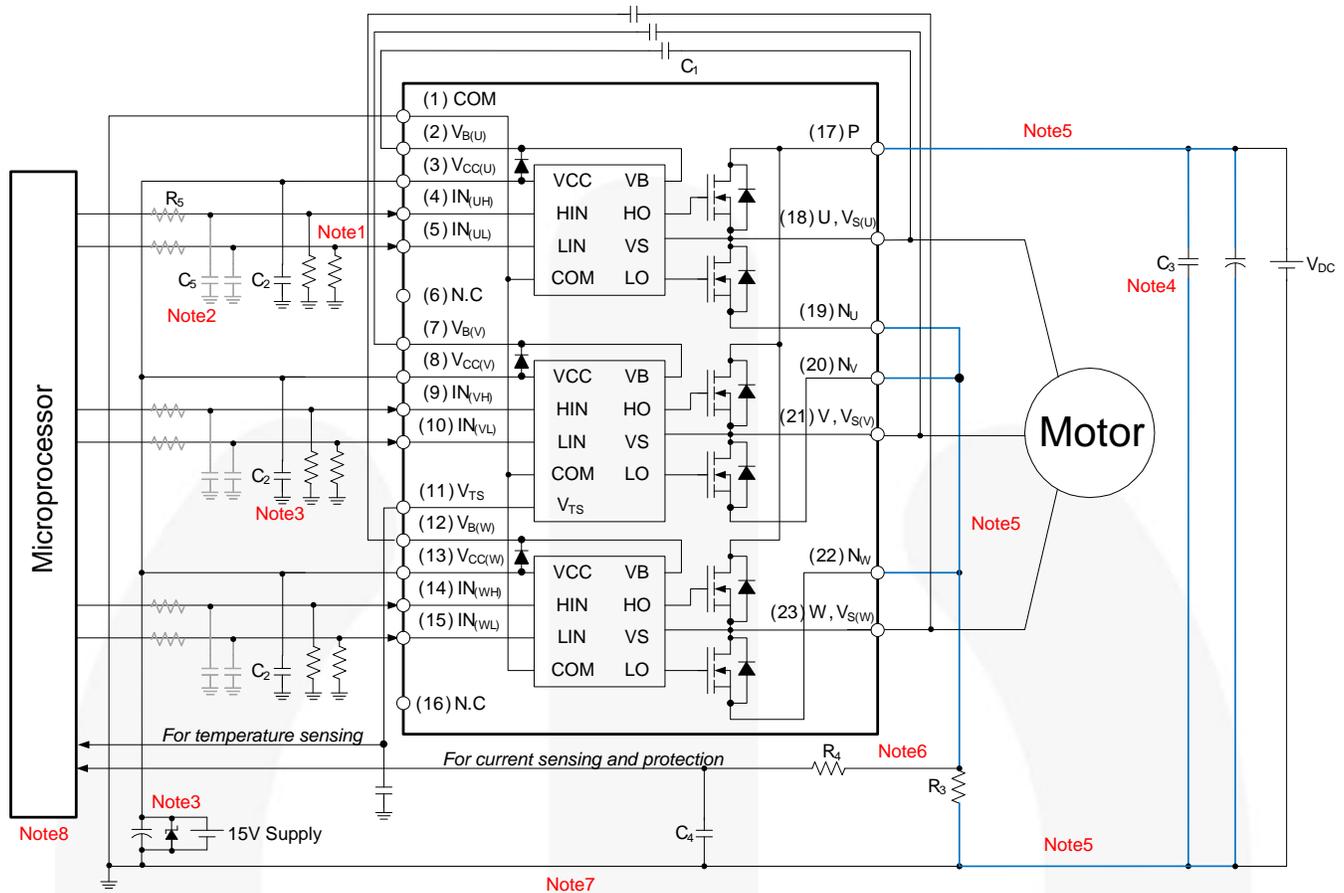


图 34. 应用电路示例

注意：

- 栅极信号输入为高电平有效，带 500 k Ω 内部下拉电阻。然而，建议针对每个栅极信号输入使用一个额外的 4.7 k Ω 下拉电阻，以防止开关噪声引起的故障。
- 微处理器和功率模块之间应采用尽量短的走线。如有必要，可对栅极信号采用 RC 滤波器，抑制电源走线的耦合噪声，并消除极窄的脉冲。若要使输入信号兼容开启和关闭阈值电压，则必须选择 RC 值。请记住，此 RC 滤波器可能会改变 PWM 时序和伏秒结果。
- 每个 HVIC 都需要有一个 1 μ F 陶瓷电容，靠近 V_{cc} 引脚放置，并且可能的话靠近 COM 引脚，以便提供瞬时电源。10 μ F 电解电容可向模块提供稳定的 V_{cc} 电压。可并联一个齐纳二极管，确保 V_{cc} 不会超过浪涌事件的特定电压。
- 应当在紧靠模块的 P 和分流电阻 R3 接地端之间放置一个约 0.1~0.22 μ F/600 V 的高频非感性电容 C3。
- 直流总线电容和模块之间作为主电源路径的 PCB 走线应尽可能短，以便尽可能减少寄生电感相关噪声。这些走线以蓝色表示。
- 电流反馈走线应直接连接分流电阻（开尔文连接），以获得清晰、无失真信号。
- 电源地和信号地需连接到同一点，防止电源侧的开关噪声干扰控制信号。
- 几乎所有的家用电器中都会使用继电器，继电器应远离微处理器，避免电磁干扰。

6.1. 分流电阻的布线建议

外部电流感测电阻用于检测相位电流。分流电阻和 SPM 引脚之间较长的布线会导致大浪涌电压，可能损坏内置 IC，并使感测信号失真。若要降低布局电感，分流电阻和功率模块引脚之间的布线应尽量短。分流电阻和功率模块引脚之间的寄生阻抗应低于 10 nH，即走线宽度为 3 mm，长度为 20 mm，厚度为 1 oz。

6.2. 缓冲电容

如图 35 所示，应谨慎布局缓冲电容，有效抑制浪涌电压。通常建议使用 0.1~0.22 μF 缓冲电容。

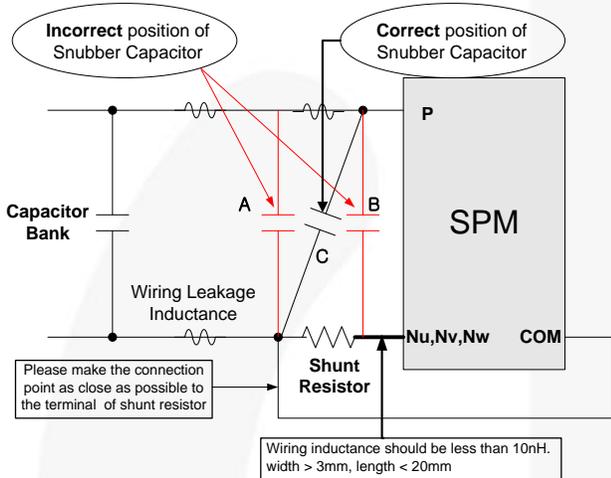


图 35. 分流电阻和缓冲电容的布线建议

若缓冲电容安装在位置 A，如图 35 所示，则由于电容和模块间走线的寄生阻抗，它无法有效抑制浪涌电压。若电容安装在位置 B，则会更有效地抑制浪涌，因为缓冲电容直接连接模块的电源引脚。然而，若单个分流电阻用于相位电流重建或过流保护，则分流电阻两端电压无法正确反映模块消耗的直流总线电流信息，由此导致电流反馈信号失真。位置 C 是一个合理的折衷位置，该位置的抑制性能比位置 A 更佳，却不会影响电流检测信号精度。因此，通常使用位置 C。

6.3. PCB 布局指南

图 36 显示风扇应用的 PCB 布局示例。该“甜甜圈”形状的电路板便于纳入电机的框架中。Motion SPM 5 系列紧凑的尺寸是克服这类设计中机械难题的关键。更多指南，请参见飞兆半导体参考设计

[RD-FSB50450A](#) 和 [RD-FSB50760SF](#)。

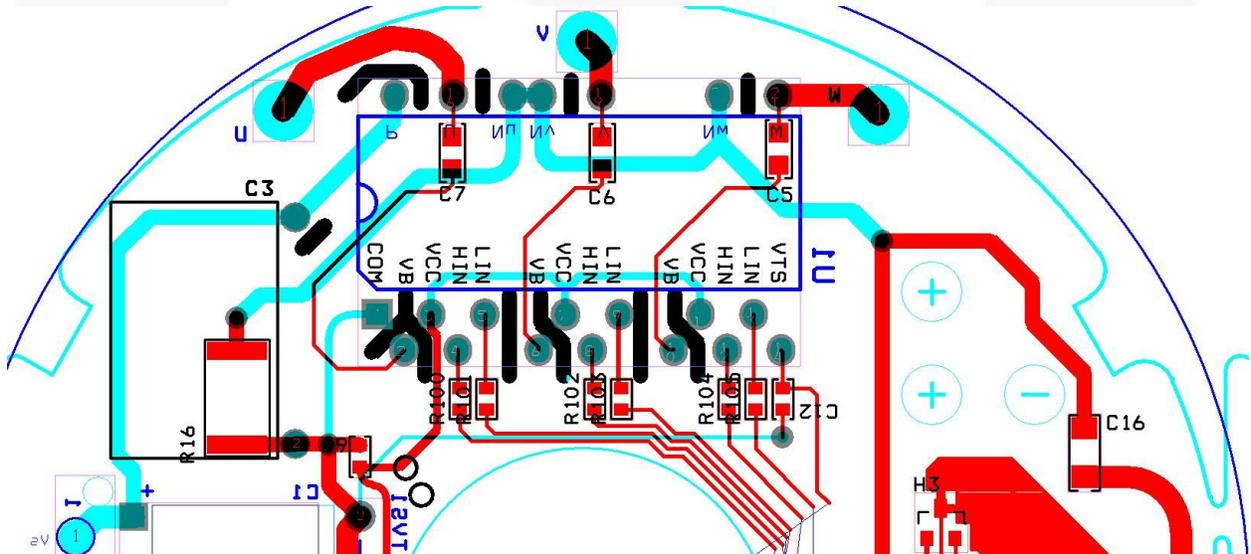


图 36. PCB 布局实例

6.4. 安装散热片

推荐散热方法

Motion SPM 5 系列没有螺孔，无法在模块的顶部安装散热片，因为它是非常紧凑的器件，面向小功率应用。然而，如果需要安装散热片来扩展模块的功率能力，本节将介绍几种方法。功率半导体器件的温度上升是由于开关器件的非理想状态导致的，如 IGBT、MOSFET 和二极管。开关器件开启时，正向压降产生导通损耗；且开关期间电流和电压的有限上升和下降时间产生开关损耗。这些功率损耗使结温和壳温上升，每种封装的热阻都有重要的影响，如下式所示：

$$T_j - T_c = (\text{功率损耗}) / (\text{结至外壳之间的热阻}) \quad (7)$$

因此，为了降低壳温并增加 SOA 区域，就必须最大程度减少热阻和功率损耗。散热片作为最普遍的功率器件散热方式之一，可降低封装外壳和环境之间的热阻。通过更有效地将热量扩散到周围环境，散热片可提升热性能。任何具有相对较高热导率的物体都可作为散热片使用。例如，只要散热区域足够大，甚至 PCB 布局本身就能用作散热片。无支柱的 DIP 封装和 SMD 产品可通过模块底部与 PCB 接触来享受散热区域大的优势。采用较厚、较宽布局的电源引脚具有类似的功效。图 37 显示典型的 Motion SPM 5 系列测试板，无散热区域。图 38 显示 PCB 表面、模块底部带有散热区域的测试板，且电源引脚的走线更宽。

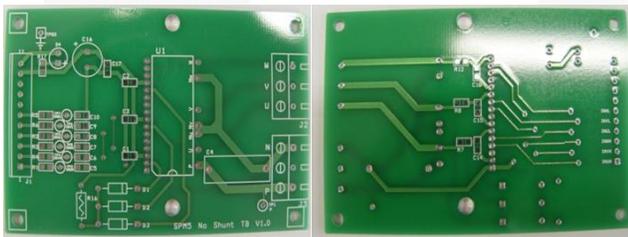


图 37. 无散热区域的测试板

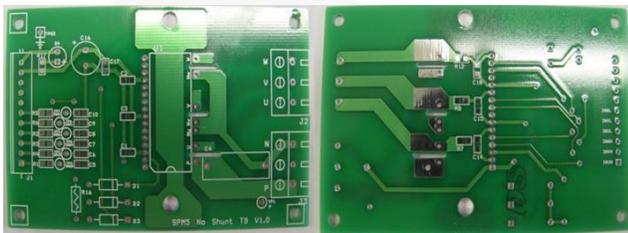


图 38. 模块底部带有铜平面散热区域的测试板，宽电源引脚

由于 Motion SPM 5 系列没有螺孔，因此数据手册上未规定表面的平坦度。但由于其尺寸紧凑，其翘曲量不足几十 μm 。安装散热片需采用某些特殊方法，如图 39 所示。

可使用低热导率的粘性材料（如 Loctite® 384）将散热片固定在上表面，如图 39(a) 所示。

安装散热片的另一种方法是使用螺丝穿过 PCB 和散热片，如图 39(b) 所示。应首先焊接 SPM 5 产品。扭矩过大可能会使 PCB 弯曲。

飞兆半导体开发了一种特殊的金属条，可安装在 SPM5 封装底部的狭缝处，如图 39(c) 所示。进行焊接之前可先将散热片安装在模块上。

还可使用带引脚的散热片，如图 39(d) 所示。焊接过程中，模块上表面与散热片之间保持良好接触。

如图 39(e) 所示，将外壳用作散热片对内置式应用而言也是一种有效的解决方案，但组装过程中保持机械精度较为困难，因此通常使用柔性导热接口材料，填满模块和外壳之间的缝隙。

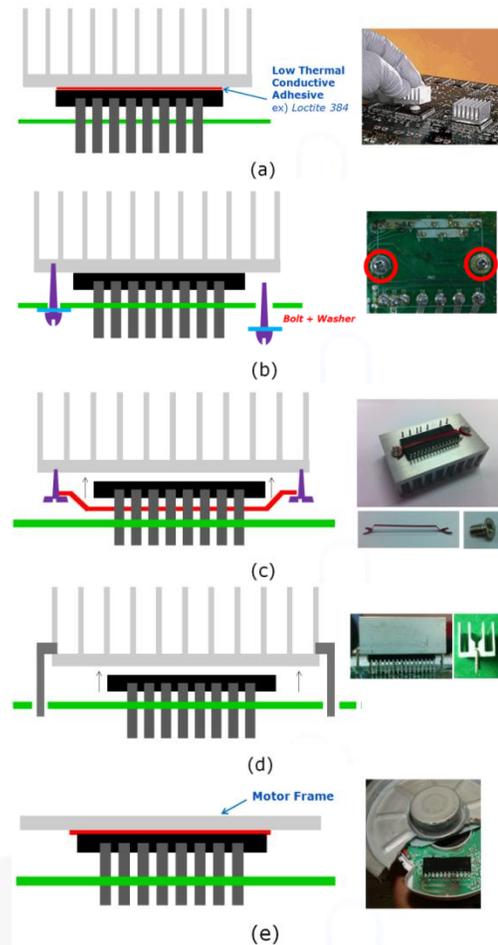


图 39. 散热片安装方法 s

导热硅膏

导热硅膏也称为导热硅脂，应涂于散热片和 SPM 5 系列的平面上，填满无法做到绝对平坦导致的微小气隙，以便降低接触热阻。导热膏的热导率约为 $0.5 - 10 \text{ W/(mK)}$ ，远高于空气的热导率 (0.024)，但远低于金属热导率（铝为 220 ，铜为 390 ），因此不应过多使用；建议均匀的层厚度为 $100 - 200 \mu\text{m}$ 。

6.5. 系统性能

为了比较 Motion SPM 5 Series V2 与竞争对手的产品，我们使用一个空调内机的风扇电机进行了对比测试。

图 40 表示单个功率器件的功耗，如 MOSFET 或 IGBT。同样的工作条件下，FSB50450A (Motion SPM 5 系列 V2 - 500 V / 1.5 A) 与竞争对手产品相比具有最低的导通损耗和开关损耗。Motion SPM 5 系列 V2 具有最低功耗意味着系统具有更佳能效。

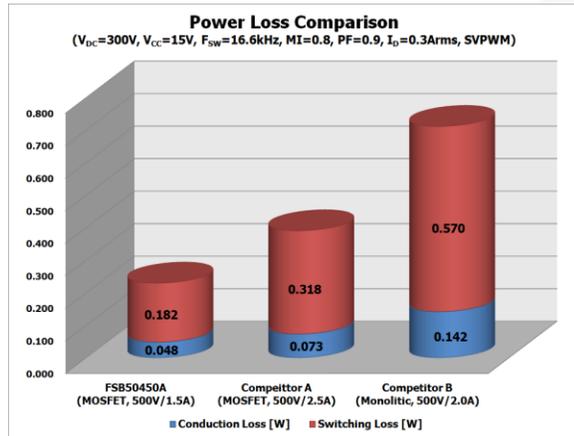


图 40. 功耗比较

图 41 显示测试基准设置和外壳温度的对比结果。同样的工作条件下，FSB50450A 与竞争对手产品相比，具有出色的热性能。

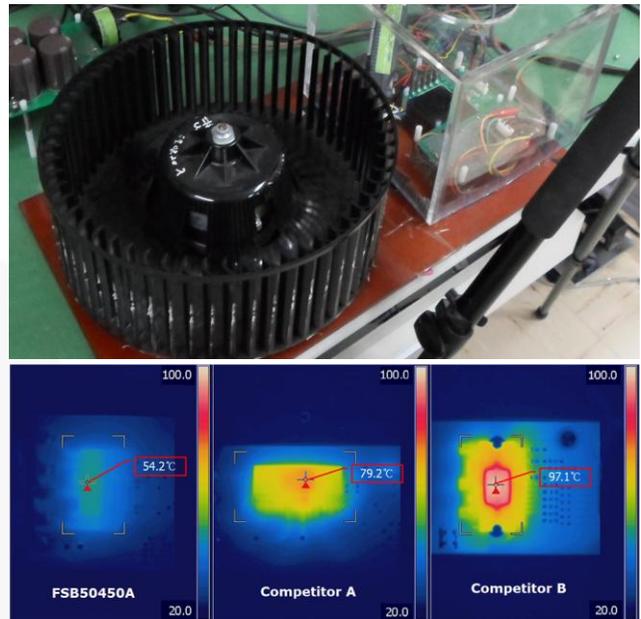


图 41. SPM 5 系列 V2 和竞争对手产品的外壳温度对比
(测试条件: $V_{DC}=300V$, $V_{CC}=15V$, $f_{sw}=16.6kHz$, $I_D=0.3A_{rms}$, $T_A=25^\circ C$, SVPWM, 死区时间=2.6 μs , 124 W 空调刀片式风扇马达)

7. 装运指南和封装信息

7.1. 装运规范

装运半导体时，不正确的操作会对器件的热应力和/或机械应力造成影响，可能导致器件电气性能和/或可靠性大大降低。

搬运

小心搬运器件和包装材料。为避免器件损坏，不要投抛器件。在运送过程中，确保器件不受机械冲击和振动。防止器件受潮，潮气会对封装造成负面影响（消除抗静电剂的功效）。把器件放置在特制的导电架上。当搬运器件时，手持包装，切勿接触引脚，特别是栅极端子。按照正确方向放置包装箱。颠倒放置，倾斜或者施加不均匀的压力，都可能导致电极端子变形或树脂外壳损坏。投掷或者下抛包装箱很可能破坏器件。包装箱潮湿可能导致器件工作时崩溃。在雨天或雪天搬运时，注意不要淋湿包装箱。

存储

1. 器件存储时，不能暴露在潮气或阳光下。（特别小心雨雪天气）
2. 放置器件包装箱时，正面朝上。垂直堆放包装箱。切勿将包装箱侧放。
3. 贮藏地方的温度控制在 5° C 至 35° C，湿度控制在 40%—75%。
4. 切勿存储在含有害（尤其是腐蚀性的）气体，或有灰尘的环境中。
5. 将器件存放在温度波动最小的地方。温度变化过快会造成湿气凝结，导致引脚氧化或腐蚀，使引脚可焊性下降。
6. 重新包装器件时，请使用防静电的箱子。不用的器件空置时间不能超过一个月。
7. 器件存储时，切勿对其施加外部压力或负荷。

环境

1. 1) 当工作环境的湿度下降时，人体和其他绝缘体很容易因为摩擦携带静电。推荐工作环境的湿度控制在 40% 至 60% 之间。
2. 注意，产品从防潮包装箱取出来之后，存在受潮的风险。
3. 确保工作区域内所有的设备、夹具和工具全部接地。
4. 工作区的地面铺设导电垫，或者采取其他适当的办法，保证地板表面接地，便于分散静电。
5. 工作台表面覆盖一层导电垫，并且接地，以分散桌面的静电。工作台表面不能是低电阻的金属材料，否则当被充电的器件接触桌面时，会引起快速静电

放电。

6. 确保工作椅子有一层抗静电纺织品覆盖，并且通过接地链连接到地上。
7. 在贮藏架的表面安装防静电垫。
8. 为了器件运输和暂时贮藏，须使用由抗静电材料制成的容器，以分散静电。
9. 确保与器件包装箱接触的手推车表面由能够传导静电的材料制成，并且通过接地链连接到地表面。
10. 操作员必须穿防静电的衣服和能导电的鞋子（或腿带或脚带）。
11. 操作员必须戴上通过 1 MΩ 的电阻器连接到地的手腕带。
12. 若使用的镊子可能接触到器件的接线端，请使用抗静电的镊子，避免使用金属镊子。如果被充电的器件接触这样低电阻工具，会发生迅速放电。当使用真空镊子时，请使用连接到专门地、能导电的夹具夹在镊子的顶部，以防止静电。
13. 存储已安装器件的电路板时，请使用木板容器或袋子来防止静态充电。保持它们相互隔离，不要让它们堆叠在一起，以防止由于摩擦发生静态充电/放电。
14. 保证带入静电控制区的物品（例如夹板）由防静电材料制造。
15. 为了预防身体与器件直接接触，确保穿戴防静电手指套或手套。

电击（触电）

正在进行电气特性测量的器件会引起电击（触电）的危险。切勿接触这些器件，除非测量设备处于断电状态。

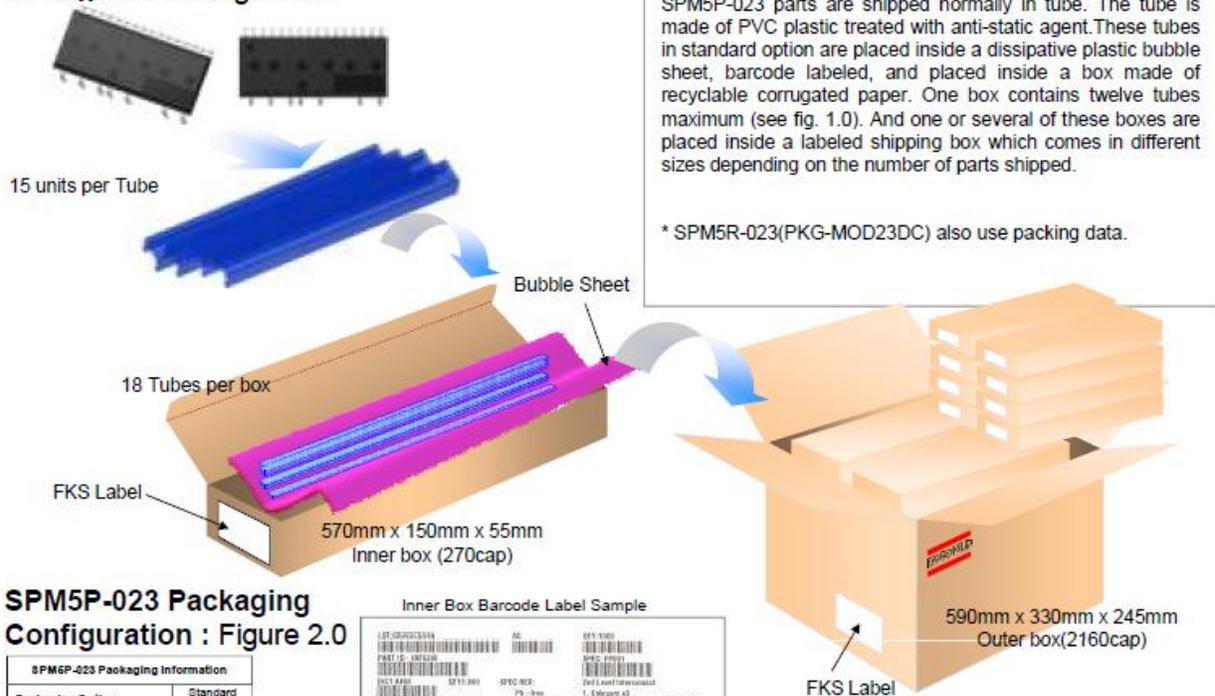
电路板涂覆

在高可靠性的设备或极端环境（潮湿，有腐蚀性气体或灰尘）下使用器件时，电路板需要涂上保护层。然而，在涂覆电路板之前，您必须小心地检查压力影响和可能带来的污染。根据经验，在大多数情况下，有很多不同类型的涂面树脂可供选择。但是，因为安装器件的电路板的用途多种多样，电路板的因素，如板大小，板厚度也不同，器件的相互影响等也不同，预测半导体将要承受的热应力和机械应力实际上是不可能的。

7.2. 装箱规格

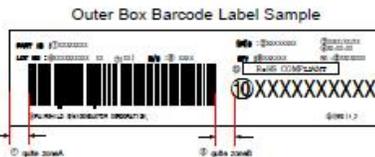
Motion SPM 5 系列产品通常以管状形式装箱。SMD 封装产品通常以卷带形式装箱。有关 DIP 封装的详细信息可参考图 42，SMD 封装参考图 43 和图 44，双 DIP 封装参考图 45，Zigzag-DIP 封装参考图 46。请忽略这些图上显示的内部封装名称。

SPM5P-023 Tube Packing Configuration: Figure 1.0

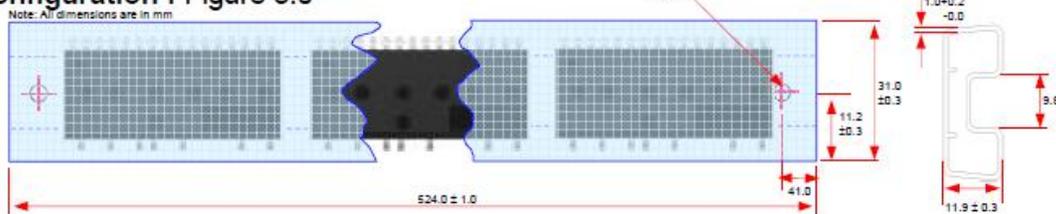


SPM5P-023 Packaging Configuration : Figure 2.0

SPM5P-023 Packaging Information	
Packaging Option	Standard (no flow code)
Packaging type	Roll/Tube
Qty per Tube/ Inner Box	15
Inner Box Dimension (mm)	570x150x55
Max qty per Box	270
Outer Box Dimension (mm)	590x330x245
Max qty per Box	2160
Weight per unit (gm)	-
Note/Comments	



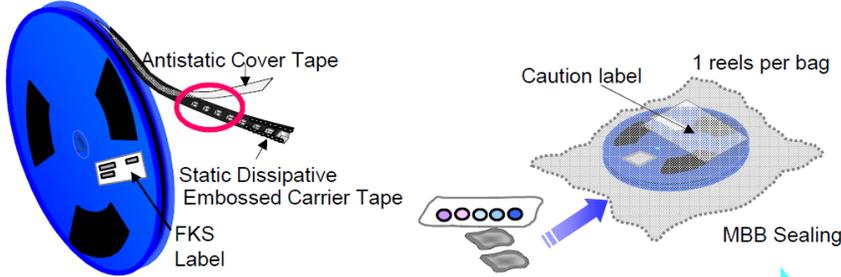
SPM5P-023 Tube Configuration : Figure 3.0



NOTES:
 A : ALL DIMENSION ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED
 B : DRAWING FIEL NAME : PKG-MOD23DCREV1

图 42. DIP 封装的装箱信息

SPM5H-023 Packaging Configuration: Figure 1.0

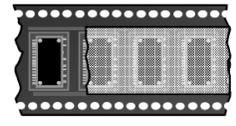


Packaging Description:
 SPM5H-023 parts are shipped in tape. The carrier tape is made from a dissipative (carbon filled) polycarbonate resin. The cover tape is a multi-layer film (Heat Activated Adhesive in nature) primarily composed of polyester film, adhesive layer, sealant, and anti-static sprayed agent. These reeled parts in standard option are shipped with 650units per 13" or 330mm diameter reel. The reels are dark blue or black in color and is made of polystyrene plastic (anti-static coated). This and some other options are further described in the Packaging Information table. These full reels are individually barcode labeled and placed inside a standard intermediate box (illustrated in figure 1.0) made of recyclable corrugated brown paper. One box contains two reels maximum. And these boxes are placed inside a barcode labeled shipping box which comes in different sizes depending on the number of parts shipped.

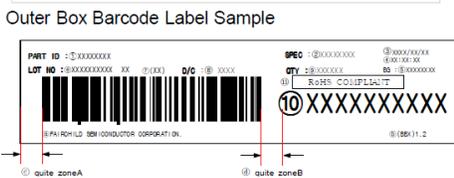
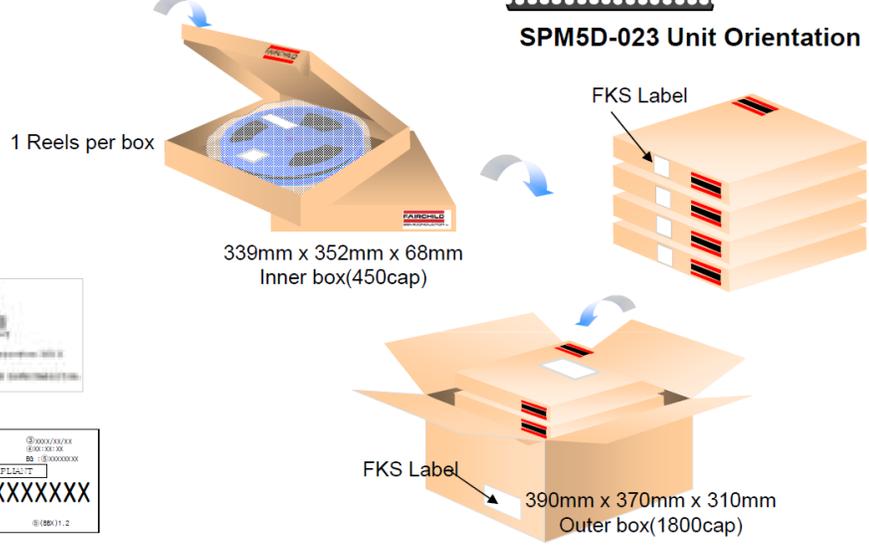
* SPM5Q-023(PKG-MOD23DG) also use packing data

SPM5H-023 Packaging Information	
Packaging Option	Standard™
Packaging type	TNR
Qty per Reel/Tube/Bag	450
Reel Size	13" Dia
Inner Box Dimension (mm)	339x352x68
Max qty per Box	450
Outer Box Dimension (mm)	390x370x310
Max qty per Box	1800
Weight per unit (gm)	-
Weight per Reel(kg)	-
Note/Comments	

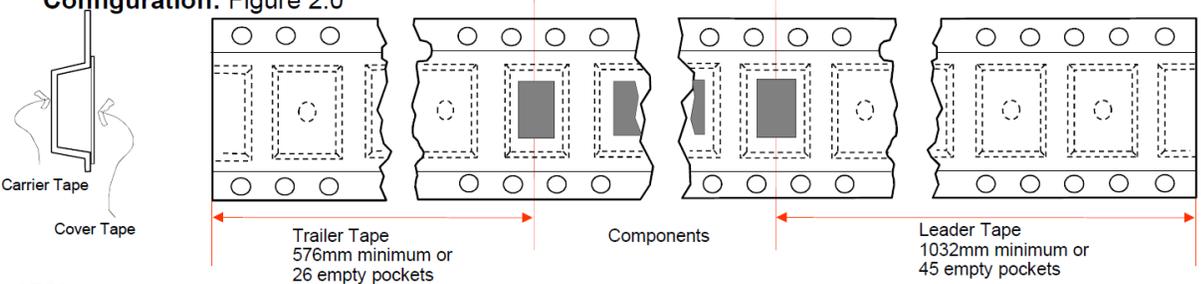
Inserting 2 Desiccants (2 x 25g) and Humidity Indicator Card



SPM5D-023 Unit Orientation



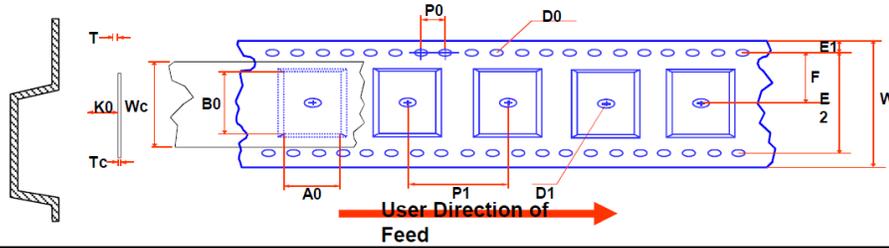
SPM5H-023 Tape Leader and Trailer Configuration: Figure 2.0



NOTES:
 A : ALL DIMENSION ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED
 B : DRAWING FIEL NAME : PKG-MOD23DGREV1

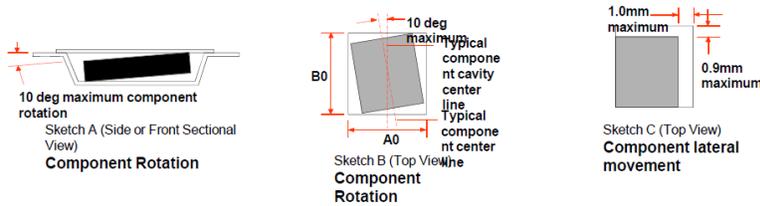
图 43. SMD 封装的装箱信息

SPM5H-023 Tape and Reel Data, continued
SPM5D-023 Embossed Carrier Tape
Configuration: Figure 3.0

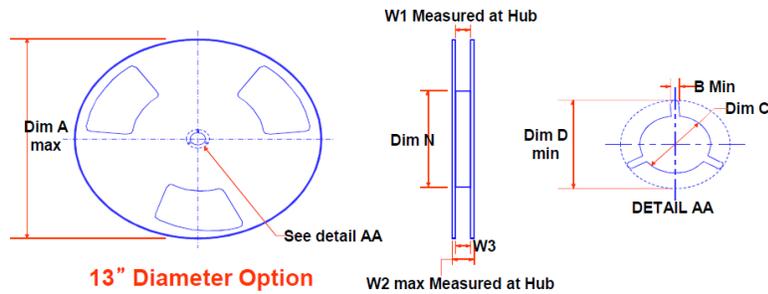


Dimensions are in millimeter														
PKG Type	A0	B0	W	D0	D1	E1	E2	F	P1	P0	K0	T	Wc	Tc
SPM5D-023 TM (24mm)	17.20 +/-0.10	29.20 +/-0.10	44.0 +/-0.3	1.50 +0.10 /-0.00	2.00 min	1.75 +/-0.10	40.40 +/-0.10	20.20 +/-0.15	24.0 +/-0.1	4.0 +/-0.1	3.90 +/-0.10	0.30 +/-0.05	37.50 +/-0.1	0.06 max

Notes: A0, B0, and K0 dimensions are determined with respect to the EIA/JEDEC RS-481 rotational and lateral movement requirements (see sketches A, B, and C).



SPM5H-023 Reel
Configuration: Figure 4.0



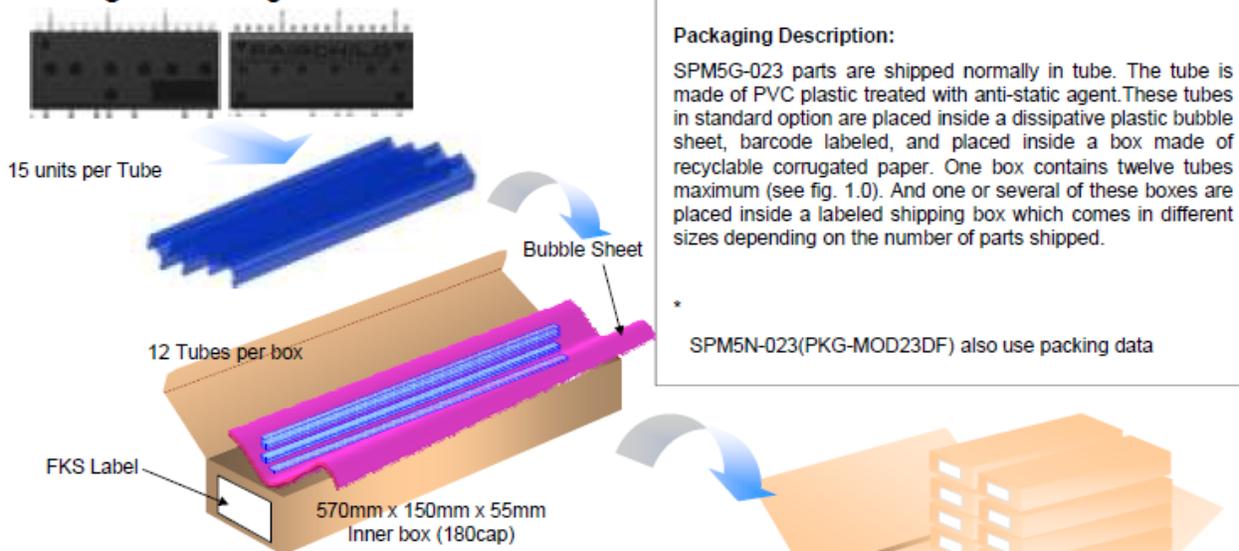
Dimensions are in inches and millimeters									
Tape Size	Reel Option	Dim A	Dim B	Dim C	Dim D	Dim N	Dim W1	Dim W2	Dim W3 (LSL-USL)
44mm	13" Dia	13.00 330	0.059 1.5	0.512 +0.020/-0.008 13 +0.5/-0.2	0.795 20.2	7.00 178	1.748 +0.079/-0.000 44.4 +2/0	1.984 50.4	1.866 - 1.728 47.4 - 43.9

NOTES:

- A : ALL DIMENSION ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED
- B : DRAWING FIEL NAME : PKG-MOD23DGREV1

图 44. SMD 封装的装箱信息 (续)

SPM5G-023 Tube Packing Configuration: Figure 1.0



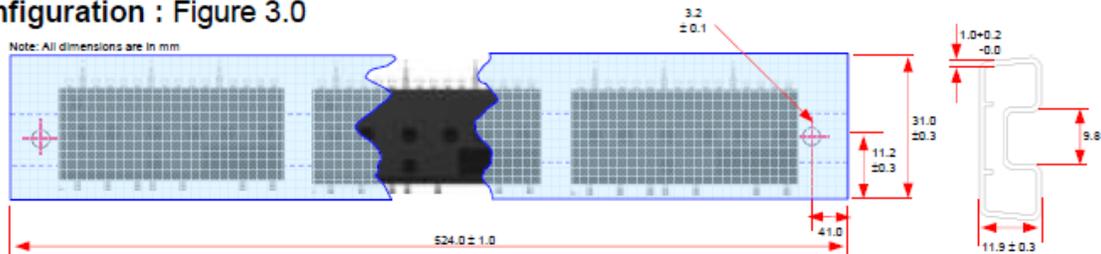
SPM5G-023 Packaging Configuration : Figure 2.0

SPM5G-023 Packaging Information	
Packaging Option	Standard (no flow code)
Packaging type	Rail/Tube
Qty per Tube/ Inner Box	15
Inner Box Dimension (mm)	570x150x55
Max qty per Box	180
Outer Box Dimension (mm)	590x330x245
Max qty per Box	1440
Weight per unit (gm)	-
Note/Comments	

Inner Box Barcode Label Sample

Outer Box Barcode Label Sample

SPM5G-023 Tube Configuration : Figure 3.0

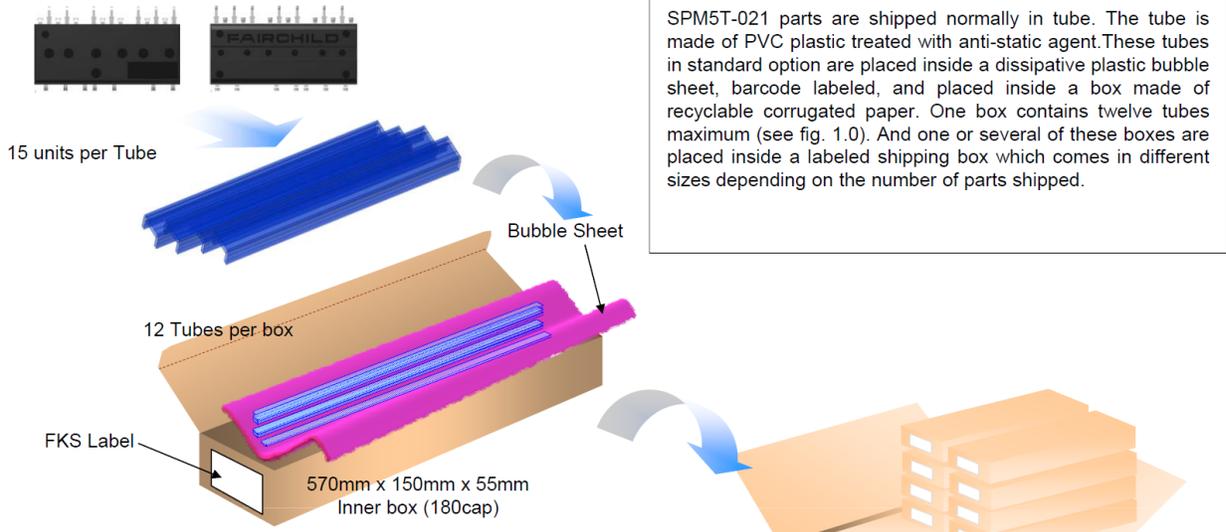


NOTES:

- A : ALL DIMENSION ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED
- B : DRAWING FILE NAME : PKG-MOD23DFREV1

图 45. 双 DIP 封装的装箱信息

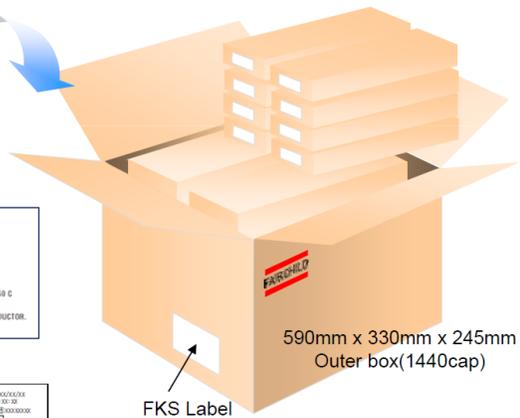
SPM5T-021 Tube Packing Configuration: Figure 1.0



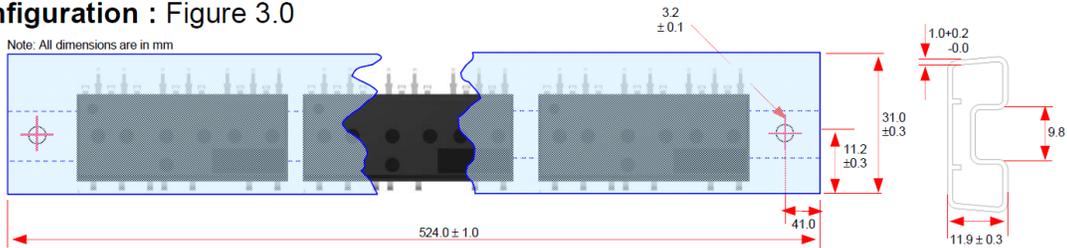
Packaging Description:
 SPM5T-021 parts are shipped normally in tube. The tube is made of PVC plastic treated with anti-static agent. These tubes in standard option are placed inside a dissipative plastic bubble sheet, barcode labeled, and placed inside a box made of recyclable corrugated paper. One box contains twelve tubes maximum (see fig. 1.0). And one or several of these boxes are placed inside a labeled shipping box which comes in different sizes depending on the number of parts shipped.

SPM5T-021 Packaging Configuration : Figure 2.0

SPM5T-023 Packaging Information	
Packaging Option	Standard (no flow code)
Packaging type	Rail/Tube
Qty per Tube/ Inner Box	15
Inner Box Dimension (mm)	570x150x55
Max qty per Box	180
Outer Box Dimension (mm)	590x330x245
Max qty per Box	1440
Weight per unit (gm)	-
Note/Comments	



SPM5T-021 Tube Configuration : Figure 3.0



NOTES:
 A : ALL DIMENSION ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED
 B : DRAWING FIEL NAME : PKG-MOD21DAREV2

图 46. Zigzag-DIP 封装的装箱信息

8. 相关资源

[AN-9760: SPM®PCB 设计指南](#)

[AN-9082: Motion SPM® 5 系列接触压力下的热性能信息](#)

[AN-9042: Motion SPM® 5 系列版本 1 用户指南](#)

[RD-FSB50450A \(参考设计\)](#)

[RD-402 FSB50760SF \(参考设计\)](#)

[FSB50260SF\(T\) — Motion SPM® 5 SuperFET® 系列](#)

[FSB50660SF\(T\) — Motion SPM® 5 SuperFET® 系列](#)

[FSB50760SF\(T\) — Motion SPM® 5 SuperFET® 系列](#)

[FSB50450AS — Motion SPM® 5 系列](#)

[FSB50825AS — Motion SPM® 5 系列](#)

[FSB50250A\(T\) — Motion SPM® 5 系列](#)

[FSB50250AS — Motion SPM® 5 系列](#)

[FSB50325A\(T\) — Motion SPM® 5 系列](#)

[FSB50450A — Motion SPM® 5 系列](#)

[FSB50550A\(T\) — Motion SPM® 5 系列](#)

[FSB50550AS — Motion SPM® 5 系列](#)

[SPM® 模块设计指南](#)

[运动控制设计工具](#)

[FCM8201 — 三相正弦波无刷直流电机控制器](#)

[FCM8202 — 三相正弦波无刷直流电机控制器](#)

软件包的图纸作为一种服务提供给客户的考虑 Fairchild 的组件。图纸可以改变以任何方式通知。请注意订正和/或日期的绘图和联系 Fairchild Semiconductor 代表验证或获取最新的版本。包装规格不展开的新时代在世界范围内的条款和条件，特别是在保修期内，涵盖了产品的新时代。

请随时访问 Fairchild Semiconductor 的在线包装区最近的包装图：

<http://www.fairchildsemi.com/packaging/>

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD' S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com
Order Literature: <http://www.onsemi.com/orderlit>
For additional information, please contact your local
Sales Representative