



Is Now Part of



ON Semiconductor®

**To learn more about ON Semiconductor, please visit our website at
www.onsemi.com**

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marketing.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

AN-9731

使用 100W 照明系统的 BCM 功率因数校正 (PFC) 控制器的 LED 应用设计指南

1. 引言

本应用指南介绍采用飞兆半导体 PFC 控制器 FL7930 的边界传导模式 (BCM) 功率因数校正 (PFC) 转换器逐步设计中的实际考虑因素。包括电感和零电流检测 (ZCD) 电路的设计、

元件的选择和控制环路的关闭。通过一个 140 W 试验样机转换器对设计步骤进行了验证。

与该功率等级应用中常用的连续导通模式 (CCM) 不同, BCM 可以做到升压二极管零电流开关, 不产生反向恢复损耗, 这样就允许采用成本较低的二极管, 而不会牺牲效率。

FL7930B 提供附加的过压保护引脚, 因 INV 引脚处连接的电阻损坏导致输出电压超过过压保护电平时, 可关断升压功率级。FL7930C 具有 PFC 就绪引脚, 在 PFC 输出电压达到正常电平 (带滞后) 时可触发其他功率级。该信号可以用作 PFC 后级功率电路控制器的

V_{cc} 触发信号, 或者传送到次级端, 实现与 PFC

电压状态的同步。这一点简化了 PFC

控制器的外围电路, 降低了 BOM 成本。

内部专用逻辑可以检测输入电压, 从而极大地改善 PFC 运行的稳定性。同时将最大开关频率钳位于 300 kHz。在使交流输入断电一个或两个周期的模拟突然断电测试中, FL7930

可以使电感电流限制在预设值之内。启动无过冲设计, 消除了由于反复触发过压保护 (OVP) 引起的音频噪声。保护功能包括输出过压保护、过流保护、反馈开路保护和欠压闭锁。

飞兆半导体提供基于本设计参考的 Excel® 设计工具, 其设计结果可以作为设计实例使用。

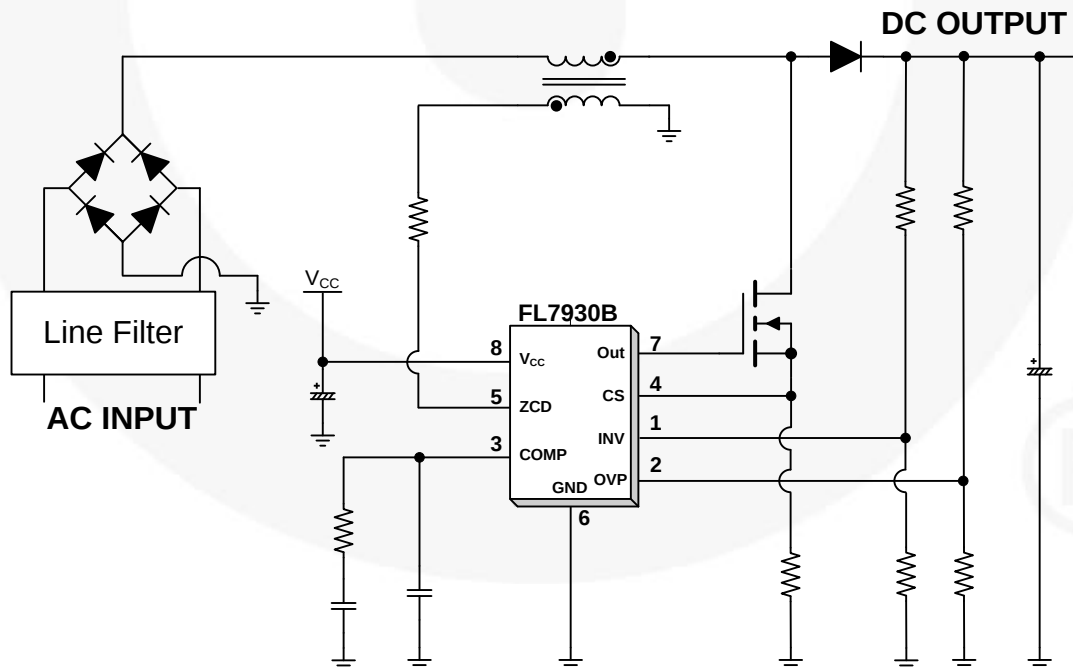


图 1. 典型应用电路

2. BCM升压PFC转换器的工作原理

对于升压转换器而言，最常用的工作模式为连续传导模式（CCM）和边界传导模式（BCM）。这两种描述性名称与流过升压转换器储能电感的电流密切相关，如图 2所示。顾名思义，在CCM模式下电感电流为连续，但是在BCM模式下，新的开关周期起始于电感电流回零时刻，处于连续导通和断续导通工作模式的临界状态。即使BCM工作下电感和功率开关具有较高的电流有效值，但是BCM能够允许MOSFET和二极具有较好的开关条件。如图2所示，二极管不存在反向恢复过程，无需使用快速恢复二极管。MOSFET也因过零电流导通，可降低开关损耗。

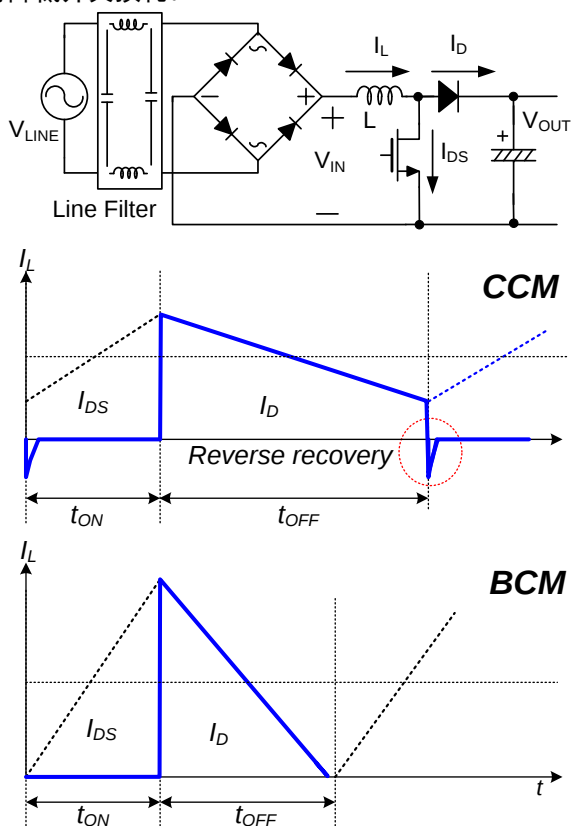


图 2. CCM与 BCM控制

BCM PFC

基本概念是在每个开关周期电感电流从零开始，如图 3所示。当升压转换器的功率晶体管导通时间固定时，电感电流峰值与输入电压成正比。由于电流波形为三角波，一个开关周期内的平均值则与输入电压成正比。对于正弦输入电压，转换器的输入电流能够非常精确地跟踪输入电压波形，获得正弦输入电流波形。该性能使得工作在 BCM模式下的升压转换器成为功率因数校正的理想备选方案。

BCM工作模式的一个附带结果是：升压转换器在可变开关频率下运行，而且开关频率主要取决于设定的输出电压、输入电压的瞬态值、升压电感的感值和传输至负载的功率。当输入电流遵循正弦输入电压波形时工作频率改变，如图 3中所示。最低频率出现在正弦输入电压峰值处。

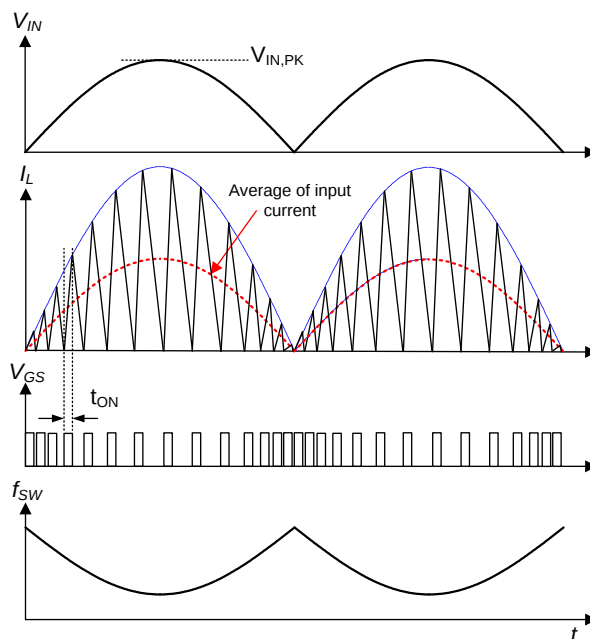


图 3. BCM PFC的工作波形

升压电感的电压-秒平衡方程为：

$$V_{IN}(t) \cdot t_{ON} = (V_{OUT} - V_{IN}(t)) \cdot t_{OFF} \quad (1)$$

其中， $V_{IN}(t)$ 指整流后的线路电压， V_{OUT} 指输出电压。

BCM 升压 PFC 的开关频率为：

$$\begin{aligned} f_{SW} &= \frac{1}{t_{ON} + t_{OFF}} = \frac{1}{t_{ON}} \cdot \frac{V_{OUT} - V_{IN}(t)}{V_{OUT}} \\ &= \frac{1}{t_{ON}} \cdot \frac{V_{OUT} - V_{IN,PK} \cdot \sin(2\pi \cdot f_{LINE} \cdot t)}{V_{OUT}} \end{aligned} \quad (2)$$

其中， $V_{IN,PK}$ 指线路电压的振幅， f_{LINE} 指线路频率。

图 4显示了随着输出功率下降，MOSFET 导通时间和开关频率的变化趋势。当负载降低时，在图 4的右半部分，随着 MOSFET 导通时间的减少，电感电流峰值相应降低，结果开关频率大大提高。在轻载情况下，将导致严重的开关损耗。在启动阶段，会出现过高的开关频率。最大开关频率限度为 300 kHz。

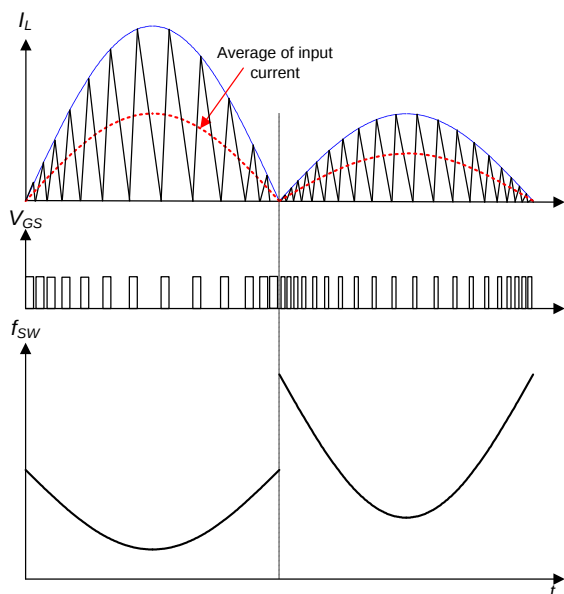
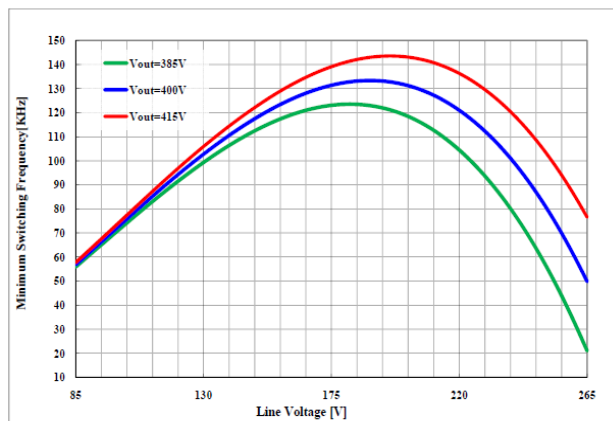


图 4. BCM PFC的频率变化

对于开关频率变化的BCM PFC转换器，其滤波器和电感设计应该考虑最低频率。因此，有必要研究BCM PFC转换器的最小工作频率是如何随着工作状况而变化的。

图 5中给出了三种输出电压设置情况下，最小开关频率，即出现在线路电压峰值处的开关频率，与线路电压有效值的函数关系。有趣的是，依赖于输出电压设定的不同，最小开关频率可能出现在电网电压的最小值或最大值处。当输出电压设置为大约 405 V 时，电源低压 (85V_{AC}) 和电源高压 (265V_{AC}) 时，具有相同的最小开关频率。

图 5. 最小开关频率与有效线路电压 (L = 280μH, P_{OUT} = 140W)

3. 无过冲启动和交流断电检测

一般情况下，PFC 的反馈控制速度很慢。

由于响应较慢，在输出电压与反馈控制之间存在一个间隔。因而PFC控制器中过压保护（OVP）成为关键因素。负载快速由轻变重时导致的电压突降可由大容量电容缓解。启动时，很容易触发过压保护。在启动时，过压保护（OVP）引起的开关启动与停止，会引起噪声并增加电压应力，可能高于正常运行条件。长时间软启动时，这种情况将会改善。但过长的启动时间会延长输出电压达到额定值的时间，轻载下尤为如此。FL7930 具有无过冲启动的特性。在启动过程中，反馈环路受控于内部比例增益控制器。当输出电压趋近额定值时，经过内部固定过渡时间后，改为受控于外部补偿器，如图 6所示。简而言之，内部比例增益控制器阻止启动时出现过冲，在启动完成后，传统的外部补偿器接替控制工作。

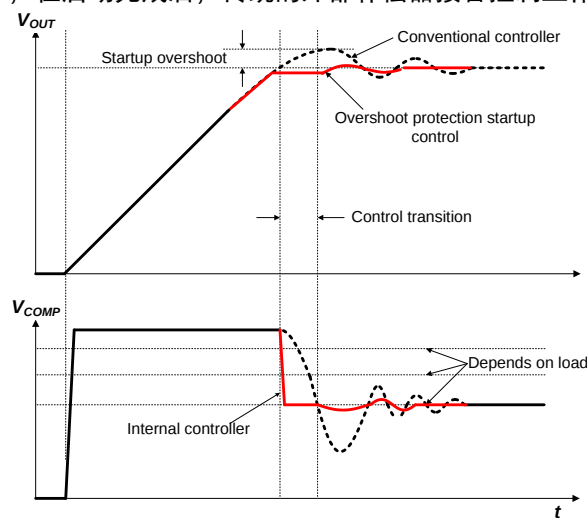


图 6. 无过冲启动

FL7930

去除了交流输入电压检测，从而节省由输入电压感测电阻导致的功耗并优化了总谐波失真。因此，内部控制中没有与输入电压相关的信息。在很多情况下，PFC 控制器的 V_{CC}由单独的电源（如备用电源）提供。若电源在一个或两个交流线路周期内突然中断，V_{CC}在那段时间仍然存在并且 PFC 输出电压下降。此时PFC输出电压会跌落，控制闭环会补偿输出电压的跌落，控制电压达到最大值。当交流电网恢复供电时，控制电压依然很大时，功率电路中产生很大的开关电流，MOSFET和二极管要承受非常大的电气应力。FL7930 能够通过检测交流输入

是否存在来避免这种情况。一旦控制器检测到输入电压不存在，软启动会重启，直到交流输入电压恢复供电。软启动控制开通时间，在交流输入恢复供电后实现PFC平滑工作，减小了启动时电压和电流应力。

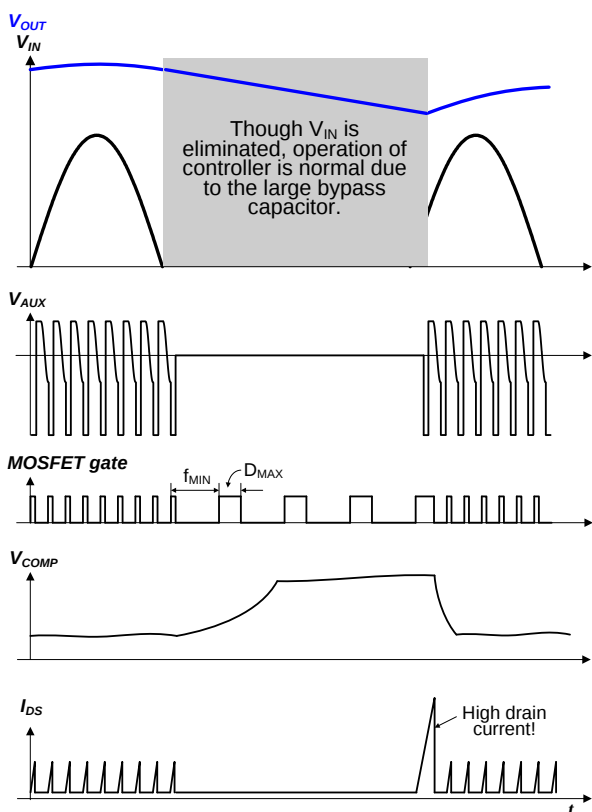


图 7. 无交流断电检测电路时交流断电运行

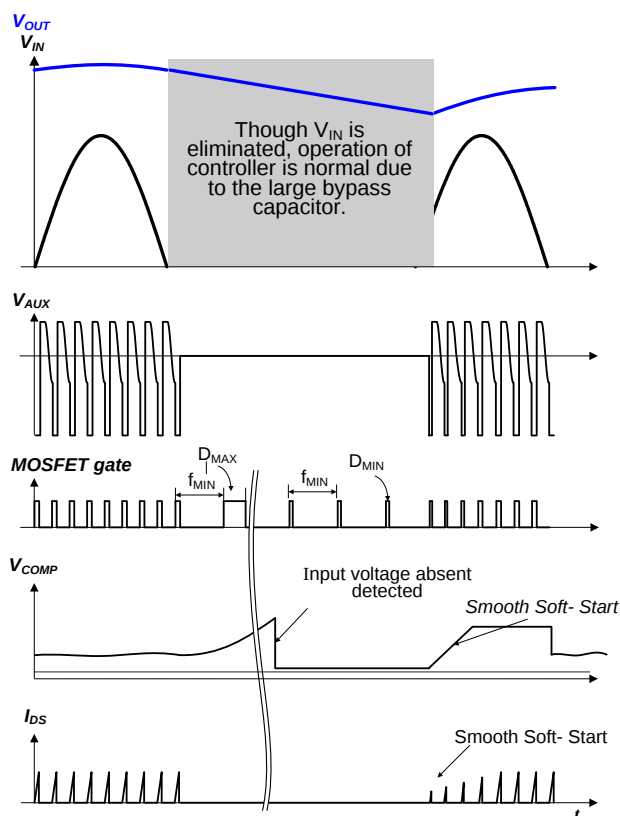


图 8. 有交流断电检测电路时交流断电运行

4. 设计思路

本节提供了基于图 9 所示原理图的设计步骤。设计实例为一个 140 W 的 PFC 应用，适合通用输入电压范围。设计指标如下：

- 线路电压范围：90~265 V_{AC}（通用输入），50 Hz
- 标称输出电压和电流：400 V/0.35 A（140 W）

- 保持时间要求：在一个线路周期内，输出电压不能低于 330 V
- 输出电压纹波：少于 8 V_{PP}
- 最小开关频率：高于 50 kHz
- 控制带宽：5~15Hz
- V_{CC}由辅助电源供电。

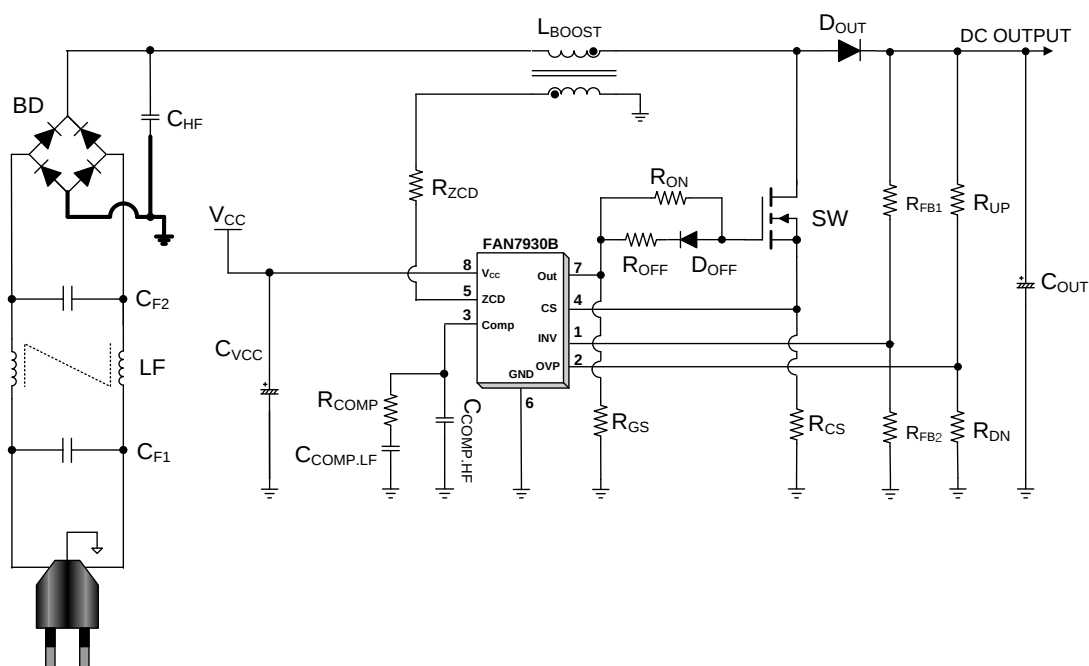


图 9. BCM 升压 PFC 设计实例的参考电路

[第 1 步] 定义系统指标

- 线路频率范围 ($V_{LINE, MIN}$ 和 $V_{LINE, MAX}$)
- 线路频率 (f_{LINE})
- 输出电压 (V_{OUT})
- 输出负载电流 (I_{OUT})
- 输出功率 ($P_{OUT} = V_{OUT} \times I_{OUT}$)
- 估计效率 (η)

为了计算最大输入功率, 需要估算功率转换器的效率。在通用输入范围内, 推荐效率为0.9; 当输入电压较高时, 推荐效率为0.93~0.95。

在高压环境, 传输相同的功率, 输入电压为最小值时输入电流最大。升压电感的最大电流可在最小电压的峰值处测得。如图

10所示, 电感电流分为两部分: 一是 MOSFET 导通时的上升电流, 二是 MOSFET 关断时的输出二极管电流。

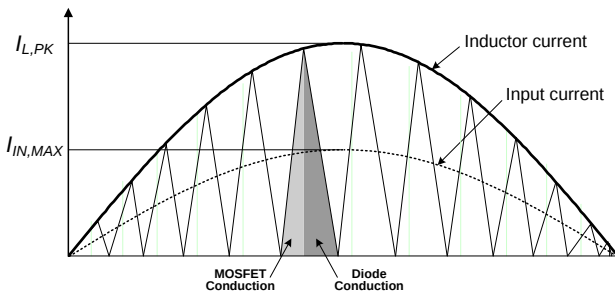


图 10. 电感电流和输入电流

鉴于开关频率远远高于线路频率, 在一个开关周期内输入电流可视作常数, 如图 11 所示。

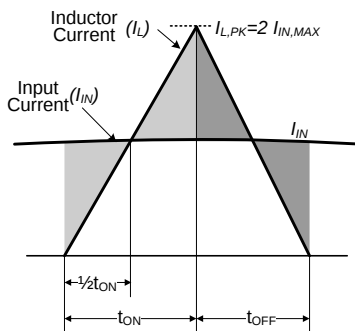


图 11. 电感电流和输入电流

如图 10和图 11所示, 根据估算的效率, 电感电流峰值 ($I_{L, PK}$)、最大输入电流 ($I_{IN, MAX}$) 和输入均方根 (RMS) 电流 ($I_{IN, MAXRMS}$) 计算如下:

$$I_{L, PK} = \frac{4 \cdot P_{OUT}}{\eta \cdot \sqrt{2} \cdot V_{LINE, MIN}} [A] \quad (3)$$

$$I_{IN, MAX} = I_{L, PK} / 2 [A] \quad (4)$$

$$I_{IN, MAXRMS} = I_{IN, MAX} / \sqrt{2} [A] \quad (5)$$

(设计实例) 输入电压范围为通用输入, 输出负载为 350 mA, 选定估算效率为 0.9。

$$V_{LINE, MIN} = 90V_{AC}, V_{LINE, MAX} = 265V_{AC}$$

$$f_{LINE} = 50Hz$$

$$V_{OUT} = 400V, I_{OUT} = 350mA$$

$$\eta = 0.9$$

$$I_{L, PK} = \frac{4 \cdot P_{OUT}}{\eta \cdot \sqrt{2} \cdot V_{LINE, MIN}} = \frac{4 \cdot 400V \cdot 0.35A}{0.9 \cdot \sqrt{2} \cdot 90} = 4.889A$$

$$I_{IN, MAX} = \frac{I_{L, PK}}{2} = \frac{4.889A}{2} = 2.444A$$

$$I_{IN, MAXRMS} = \frac{I_{IN, MAX}}{\sqrt{2}} = \frac{2.444A}{\sqrt{2}} = 1.728A$$

1. Define System Specifications

Minimum Line Voltage ($V_{LINE, MIN}$)	90	V_{AC}
Maximum Line Voltage ($V_{LINE, MAX}$)	265	V_{AC}
Typical Line Voltage for Transfer Function	230	V_{AC}
Line Frequency	50	Hz
Output specification		
Output Voltage (V_{OUT})	400	V
Output Current (I_{OUT})	350	mA
Minimum Output Current for Transfer Function	125	mA
Estimated Efficiency (η)	0.90	
Output Power (P_{OUT})	140.00	W
Input Power (P_{IN})	155.56	W
Maximum Peak Inductor Current ($I_{L, PK}$)	4.889	A
Maximum Input Current ($I_{IN, MAX}$)	2.444	A
Maximum RMS Input Current ($I_{IN, MAXRMS}$)	1.728	A
Max Peak Inductor Current@ $V_{LINE, MAX}$ ($I_{L, PK}@V_{LINE, MAX}$)	1.660	A
Maximum Input Current@ $V_{LINE, MAX}$ ($I_{IN, MAX}@V_{LINE, MAX}$)	0.830	A
Max RMS Input Current@ $V_{LINE, MAX}$ ($I_{IN, MAXRMS}@V_{LINE, MAX}$)	0.587	A

[第 2 步] 设计升压电感

升压电感的感值决定于输出功率和最低开关频率。最小开关频率需要高于最大音频噪声带宽20kHz。最小频率接近20kHz可以降低开关损耗, 其代价是增大了电感和线路滤波器的尺寸。最小频率过高会增大开关损耗, 使系统对噪声产生响应。一般最小频率选择30~60 kHz, 对于 FL7930, 推荐 40~50 kHz。

最小开关频率出现在最小输入电压或最大输入电压处, 它决定于输出电压等级。根据飞兆半导体应用说明书AN-

6086, 当PFC输出电压小于405V时, 最小开关频率出现在最大输入电压处。

$$L = \frac{\eta \cdot (\sqrt{2} V_{LINE})^2}{4 \cdot f_{SW, MIN} \cdot P_{OUT} \cdot \left(1 + \frac{\sqrt{2} V_{LINE}}{V_{OUT} - \sqrt{2} V_{LINE}}\right)} [H] \quad (6)$$

其中, L

指升压电感的感值, $f_{SW, MIN}$ 指最小开关频率。

需要承载峰值电感电流的最大导通时间可如下计算:

$$t_{ON, MAX} = L \cdot \frac{I_{L, PK}}{\sqrt{2} \cdot V_{LINE, MIN}} [s] \quad (7)$$

若计算出电感值和最大电感电流，确定升压电感的匝数时应考虑磁芯饱和。最小匝数计算为：

$$N_{\text{BOOST}} \geq \frac{I_{L,PK} \cdot L [\mu H]}{A_e [mm^2] \cdot \Delta B} [Tums] \quad (8)$$

其中， A_e 指磁心横截面积， ΔB 指磁心最大通量摆幅，以特斯拉为单位。 ΔB 的设置应该低于饱和磁通密度。

图 12 显示了 TDK (PC45) 铁氧体磁芯的典型 B-H 特性曲线。随着温度的升高，饱和磁通密度 (ΔB) 会下降，因此，应该考虑到其高温特性。

电感电流有效值 ($I_{L,RMS}$) 和磁芯电流密度 ($I_{L,DENSITY}$) 可计算如下：

$$I_{L,RMS} = \frac{I_{L,PK}}{\sqrt{6}} [A] \quad (9)$$

$$I_{L,DENSITY} = \frac{I_{L,RMS}}{\pi \cdot \left(\frac{d_{\text{wire}}}{2}\right)^2 \cdot N_{\text{wire}}} [A/mm^2] \quad (10)$$

其中， d_{wire} 指绕线的直径， N_{wire} 指绕线的股数。

选定绕线直径和股数后，应该考虑电流密度、所选磁芯窗口面积 (A_w ，参考图 13) 和填充系数。与 DC-DC 转换器相比，升压电感的绕线顺序相对简单，所以填充系数可选定为 0.2~0.3。

在线圈中，各层之间会引起集肤效应和邻近效应，因此实际电流密度应高于预期值。

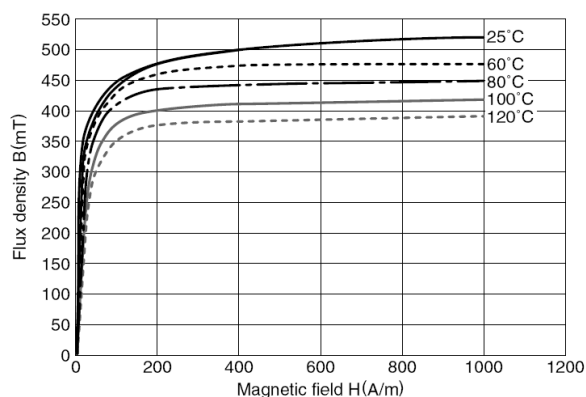


图 12. 铁氧体磁芯的典型B-H曲线

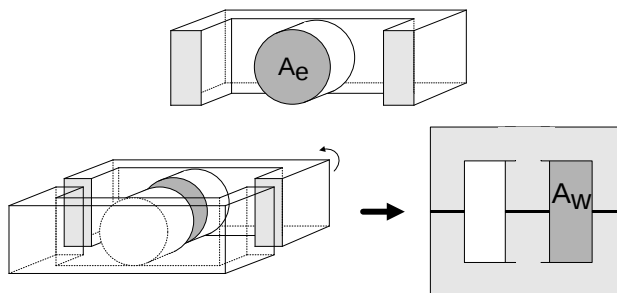


图 13. A_e 和 A_w

（设计实例）由于输出电压为 400 V，在高线路电压 (265V_{AC}) 和满载情况下产生最小频率。假设效率为 90%，选择最小频率为 50 kHz，则电感值计算如下：

$$L = \frac{\eta \cdot (\sqrt{2} V_{\text{LINE}})^2}{4 \cdot f_{\text{SW},\text{MIN}} \cdot P_{\text{OUT}} \cdot \left(1 + \frac{\sqrt{2} V_{\text{LINE}}}{V_{\text{OUT}} - \sqrt{2} V_{\text{LINE}}}\right)} = \frac{0.9 \cdot (\sqrt{2} \times 265)^2}{4 \cdot 50 \cdot 10^3 \cdot 140 \cdot \left(1 + \frac{\sqrt{2} \cdot 265}{400 - \sqrt{2} \cdot 265}\right)} = 284.4 [\mu H]$$

假定选用 EER3019N 磁芯 (PL-7, $A_e = 137 \text{ mm}^2$) 并且 ΔB 设定为 0.3 T，则初级绕组应为：

$$N_{\text{BOOST}} \geq \frac{I_{L,PK} \cdot L [\mu H]}{A_e [mm^2] \cdot \Delta B} = \frac{6.984 \cdot 284}{137 \cdot 0.3} = 34 [T]$$

确定升压电感绕线匝数 ($N_{\text{升压}}$) 为 34 匝。

当线径为 0.10 mm 且采用 50 股绕线时，电感线圈的电流有效值和电流密度计算公式如下：

$$I_{L,RMS} = \frac{I_{L,PK}}{\sqrt{6}} = \frac{4.889}{\sqrt{6}} = 2 [A]$$

$$I_{L,DENSITY} = \frac{I_{L,RMS}}{\pi \cdot \left(\frac{d_{\text{wire}}}{2}\right)^2 \cdot N_{\text{wire}}} = \frac{2}{\pi \cdot (0.1/2)^2 \cdot 50} = 5.1 [A/mm^2]$$

2. Boost Inductor Design

Minimum Switching Frequency ($f_{\text{SW},\text{MIN}}$)	50.0	kHz
Needed Boost Inductor @Low Line	355.0	μH
Needed Boost Inductor @High Line	284.8	μH
Boost Inductor (L)	284.8	μH
Maximum ON Time @ $V_{\text{LINE},\text{MIN}}$ ($t_{\text{ON},\text{MAX}}$)	10.9	μs
Maximum OFF Time @ $V_{\text{LINE},\text{MIN},\text{PK}}$	5.1	μs
Maximum ON time @ $V_{\text{LINE},\text{MAX}}$	1.3	μs
Maximum OFF Time @ $V_{\text{LINE},\text{MAX},\text{PK}}$	18.7	μs

Core Selection

Saturation Flux Density (B_{sat})	0.30	Tesla
Effective Cross-Sectional Area of Selected Core (A_e)	137.0	mm^2
Winding Area of Selected Bobbin (A_w)	110.0	mm^2
Fill Factor	0.25	
Winding Strands	50	
Winding Diameter	0.10	mm
Minimum Number of Turns (N_{BOOST})	34	Turns
Air gap Length	0.7	mm
Maximum Current Density of Coil ($I_{L,DENSITY}$)	5.1	A/mm^2
Necessary Window Area (A_w)	53.4	mm^2

Core size is O.K

[第 3 步]设计电感辅助绕组

图 14中给出了来自辅助绕组的 ZCD 引脚应用电路。

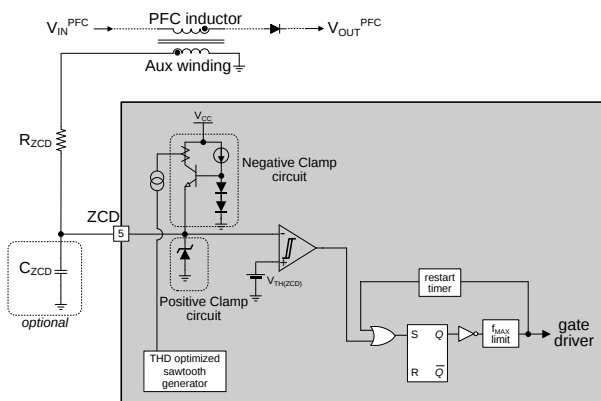


图 14. ZCD 引脚应用电路

ZCD

绕组的一个作用是检测升压电感的电流过零点。当升压电感电流变为零时，MOSFET 漏极引脚的有效电容 (C_{eff}) 和升压电感产生谐振。为了最小化恒定导通时间的劣化和导通损耗，当 MOSFET 漏源极电压 (V_{DS}) 达到谷值点时，栅极再次导通，如图 15所示。当输入电压低于输出电压一半时，如果在谷值点触发 MOSFET 导通，就可能实现零电压开关 (ZVS)。

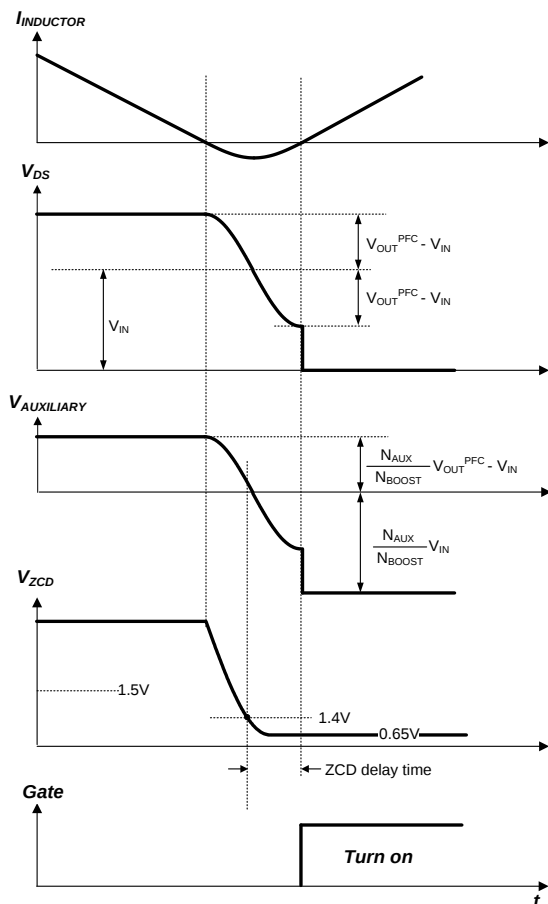


图 15. ZCD 检测波形

辅助绕组必须提供足够的能量，才能触发ZCD阈值电压开启零电流感测。最小辅助绕组匝数计算如下：

$$N_{AUX} \geq \frac{1.5V \cdot N_{BOOST}}{V_{OUT} - \sqrt{2}V_{LINE,MAX}} \quad [Turns] \quad (11)$$

其中，1.5V 指 ZCD 引脚的正阈值电压。

为了保证工作稳定，推荐在方程式 (11) 计算所得辅助绕组匝数的基础上，再增加 2~3 匝。但是，辅助绕组匝数过多会在高线路电压时增加负箝位损耗，低线路电压则增加正箝位损耗。

(设计实例) 确定升压电感绕组匝数为 34 匝，则辅助绕组匝数计算如下：

$$N_{AUX} \geq \frac{1.5V \cdot N_{BOOST}}{V_{OUT} - \sqrt{2}V_{LINE,MAX}} = \frac{1.5 \cdot 34}{400 - \sqrt{2} \cdot 265} = 2.02 [Turns]$$

增加 2~3 匝后，选择匝数为大约 4~5 匝。

3. Inductor Auxiliary Winding Design

Minimum Aux Winding Turns ($N_{AUX,MIN}$)	3	Turns
User Choice of Aux Winding Turns (N_{AUX})	5	Turns
Winding Diameter	0.10	mm
Maximum Current Density of Coil	1.273	A/mm ²

[第 4 步] 设计 ZCD 电路

当 $V_{AUXILIARY}$ 从 1.4 V 跌落到 0 V 时，如果忽略过渡时间（如图 15所示），就需要额外增加一个四分之一谐振周期的延时，该延时由外部电阻和电容提供。ZCD 电阻与电容产生的时间常数应该等于四分之一谐振周期。

$$R_{ZCD} \cdot C_{ZCD} = \frac{2\pi\sqrt{C_{eff} \cdot L}}{4} \quad (12)$$

其中， C_{eff} 指 MOSFET 漏极引脚处的有效电容； C_{ZCD} 指 ZCD 引脚的外接电容； R_{ZCD} 指 ZCD 引脚的外接电阻。

由于 MOSFET 的导通，辅助电压会跌落到负值。此时， R_{ZCD} 的第二个作用是限制内部负箝位电路的电流。ZCD 电压被箝位于 0.65 V， R_{ZCD} 的最小值计算表达式如下：

$$R_{ZCD} \geq \frac{\left(\frac{N_{AUX}}{N_{BOOST}} \sqrt{2}V_{LINE,MAX} - 0.65V \right)}{3mA} \quad [\Omega] \quad (13)$$

其中，3mA 指 ZCD 引脚的箝位电流。

方程式 (13) 的计算结果通常高于 15 kΩ。若假定 20kΩ为 R_{ZCD} 的阻值并且电场其它元件都使用传统值，则方程式 (12) 计算出的 C_{ZCD} 值大约为 10 pF。因为大部分 IC 引脚都有几个 pF 寄生电容，当 R_{ZCD} 大于 30 k 时，可以忽略 C_{ZCD} Ω。当然，一个较小的电容对缓解辅助绕组遭受的运行噪声仍有所帮助。

PFC 控制环路有两个互相冲突的目标：调节输出电压、使输入电流波形与输入电压波形相同。如图

16所示，如果控制环路平滑地响应输出电压，控制电压会随着输入电压的变化发生很大的变化。输入电流会跟随控制环路响应而无法得到正弦输入电流波形。这就是大部分 PFC 拓扑控制响应过慢以及整个交流周期内导通时间保持不变的原因。也是为什么输出电压纹波决定于输入和输出功率的关系而不是控制环路性能的原因。

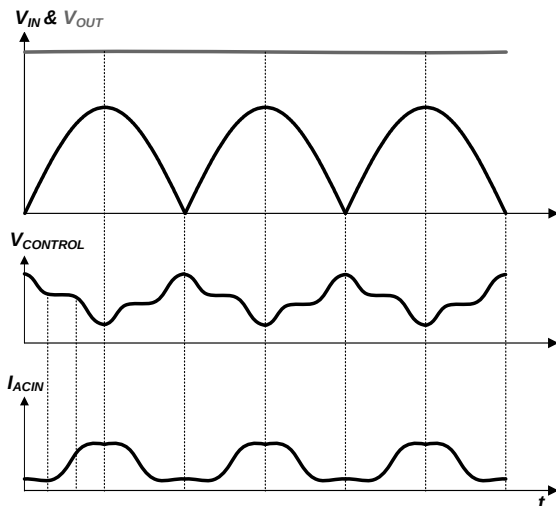


图 16. 快速控制的输入电流波形畸变

如果一个交流周期内，导通时间保持不变，电感峰值电流跟随交流输入电压波形，则可以获得较好的功率因数。鉴于临界导通模式，关断时间就是电感电流归零时间，决定于输入电压和输出电压的差值。当输入电压处于它的峰值处，输入电压和输出电压差值很小，关断时间应该较长。当输入电压接近于零，关断时间非常短，如图 17和图 18所示。如上所述，

尽管电感电流下降到零，仍然存在一个较小的延时。当交流输入电压为峰值或零时，这个延时可以认为是固定的。在交流电压峰值附近，以及在 ZCD 延时过程中，电感电流下降斜率均较小，负电流值稍稍高于电感电流峰值。在交流电压过零点附近，电感电流下降斜率很大。由于输入电压几乎为零，电感电流负值远高于正电感电流峰值。

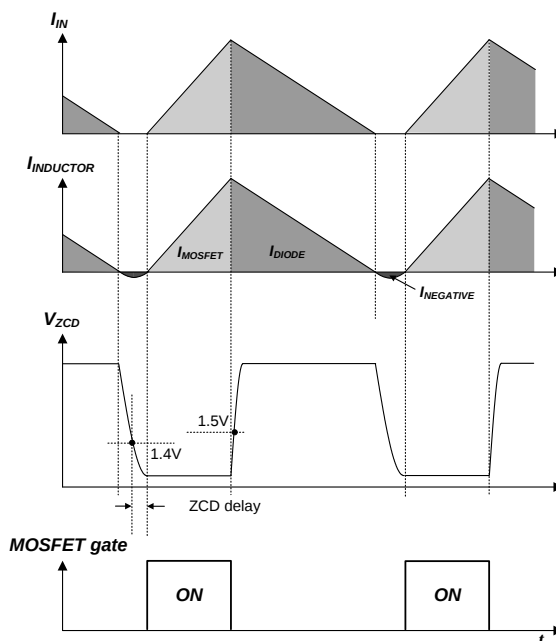


图 17. 交流电压峰值处电感电流

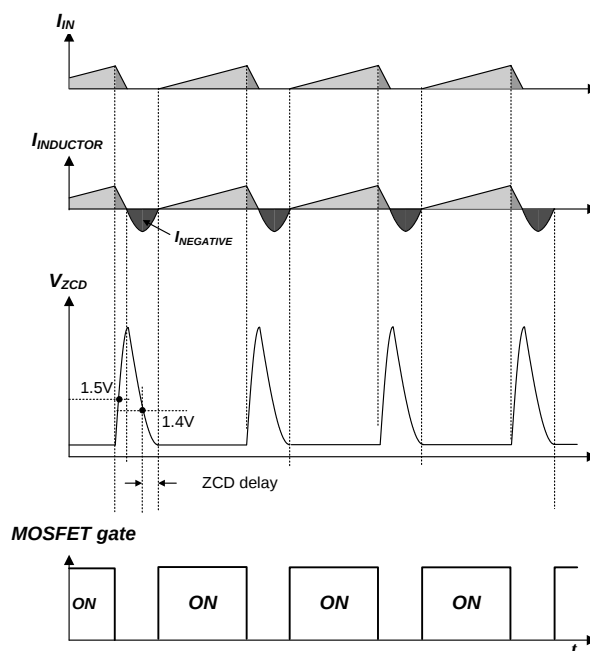


图 18. 交流电压过零点电感电流

负电感电流使电流产生畸变，降低了功率因数。通过增加交流线路过零点附近的开通时间，可以改善这种情况。

当 MOSFET 导通时，辅助绕组负电压线性正比于输入电压。内部负箝位电路产生的电流源也是正比于正弦输入电压。内部检测出该电流，并添加到内部锯齿波发生器，如图 19所示。

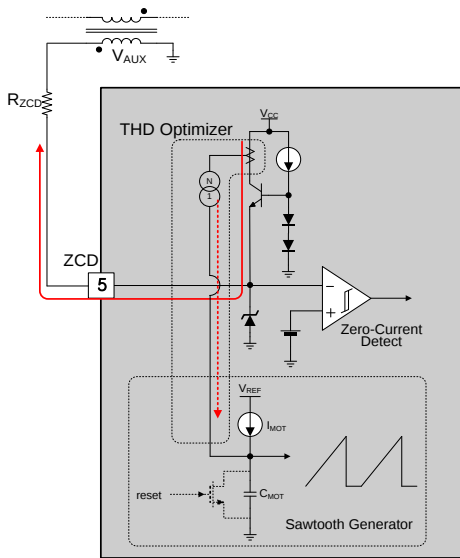


图 19. ZCD 电流和锯齿波发生器

当交流输入电压接近零时，内部不产生负电流。但是当输入电压高时，电流源被用来提升锯齿波的斜率，导通时间也较短。因此，当交流电压为零时的导通时间比交流电压峰值时的导通时间要长，如图 20 所示。

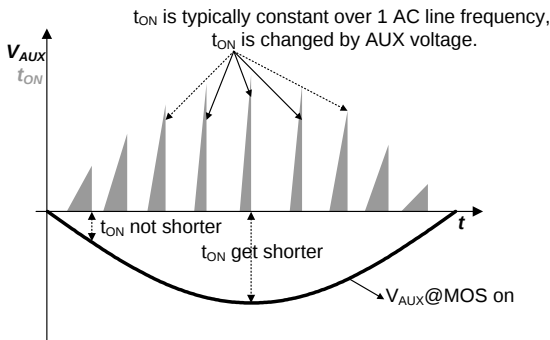
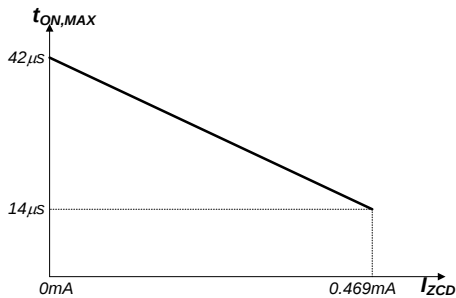


图 20. THD 改善

当辅助电压为负时，ZCD 引脚流出的电流由 R_{ZCD} 决定。 R_{ZCD} 的第二个作用是改善总谐波失真（THD）。

R_{ZCD} 的第三个作用是调节最大导通时间。最大导通时间由 ZCD 引脚源电流决定，图 21 为其变化曲线。

图 21. 最大导通时间变化与 I_{ZCD} 的关系

在 I_{ZCD} 作用下，内部锯齿波发生器的斜率发生改变，导通时间也发生变化，如图 22 所示。

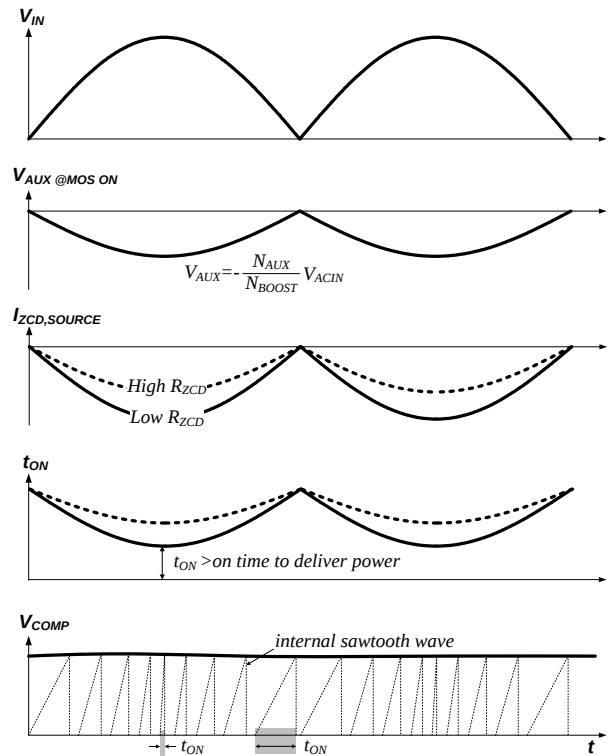


图 22. 内部锯齿波斜率变化

R_{ZCD} 同样影响着控制范围。因为 FL7930 不检测输入电压，电压模式控制值取决于导通时间，传输所需的电流以升高输出电压。当输入电压增加，控制电压也快速增加。例如，当输入电压增加一倍后，控制电压变为原来的四分之一。为满足余下的电压条件，当输入电压低或满载时，控制电压应该增大到最大值。低线路电压条件下，最大导通时间可根据方程式 (7) 来计算。导通时间可以由 R_{ZCD} 调节，确保其可以利用整个控制范围。优化控制范围时， R_{ZCD} 计算如下：

$$R_{ZCD} \geq \frac{28\mu s}{t_{ON,MAX1} - t_{ON,MAX}} \cdot \frac{\sqrt{2} \cdot V_{LINE,MIN} \cdot N_{AUX}}{0.469mA \cdot N_{BOOST}} \quad (14)$$

其中，

$t_{ON,MAX}$ 由方程式 (7) 计算得出；

$t_{ON,MAX1}$ 指最大导通时间，编程设定为 1；

N_{BOOST} 指升压电感的绕组匝数；

N_{AUX} 指辅助绕组匝数。

方程式 (13) 计算的 R_{ZCD} 值通常比方程式 (14) 的计算值小。为了保证升压电感有足够的导通时间来传输额定功率，方程式 (13) 计算得到的 R_{ZCD} 通常不合适。当输出电压由于线路低压而跌落时， R_{ZCD} 值通常比方程式 (14) 的计算值大。

当输入电压较高且负载较轻时，无需较大的输入电流，控制电压 V_{COMP} 即可达到开关关断电平。比如，对于 FL7930，该值为

1V。然而，在某些应用场合中，PFC 模块需要在轻载下工作。为了正确补偿控制范围，需要检查输入电压，例如飞兆半导体的交错 PFC 控制器 FAN9612，或者对

锯齿波发生器进行特殊设计。否则，优化电阻 R_{ZCD} 只能轻微地改善控制范围。这一点在相关的 Excel® 设计工具 “COMP Range” 工作表中进行了解释和说明。为了保证电网电压情况下能够有足够的控制范围，有效的方法是箝位输出电压，使之低于最小输入电压情况下的额定输出电压。

（设计实例）计算适用于箝位能力的 R_{ZCD} 最小值计算如下：

$$R_{ZCD} \geq \frac{\left(\frac{N_{AUX}}{N_{BOOST}} \sqrt{2} V_{LINE, MAX} - 0.65V \right)}{3mA}$$

$$= \frac{\left(\frac{5}{34} \sqrt{2} \cdot 265 - 0.65V \right)}{3mA} = 18.2k\Omega$$

控制范围设置所用的最小 R_{ZCD} 计算如下：

$$R_{ZCD} \geq \frac{28\mu s}{t_{ON, MAX1} - t_{ON, MAX}} \cdot \frac{\sqrt{2} \cdot V_{LINE, MIN} \cdot N_{AUX}}{0.469mA \cdot N_{BOOST}}$$

$$= \frac{28\mu s}{42\mu s - 10.9\mu s} \cdot \frac{\sqrt{2} \cdot 90 \cdot 5}{0.469mA \cdot 34} = 37.2k\Omega$$

建议选取接近控制范围的电阻值。本例中选用 39 kΩ。

4. ZCD Circuit Design

Minimum Value for R_{ZCD} for THD Improvement	18.2	kΩ
Minimum Value for R_{ZCD} for Control Range	37.2	kΩ
User Choice of R_{ZCD}	39.0	kΩ
R_{ZCD} is also related with COMP (control voltage) range.		
Please refer to the "COMP range" worksheet to select R_{ZCD} optimally.		

[第 5 步] 选择输出电容

选择输出电容时应考虑输出电压纹波。图 23 中给出了输出电压的线路频率纹波。考虑到输出纹波的特性，输出电容值可由下式得出：

$$C_{OUT} \geq \frac{I_{OUT}}{2\pi \cdot f_{LINE} \cdot \Delta V_{OUT, RIPPLE}} [F] \quad (15)$$

其中， $V_{OUT, RIPPLE}$ 指输出电压纹波峰峰值。

由电解电容 ESR 引起的输出电压纹波，不像其他功率转换器那样严重，因为输出电压高且负载电流小。但电压纹波太高，会在正常工作中引起 OVP 保护，所以纹波峰值应小于额定输出电压的 15%。

在确定输出电容时，也需要考虑保持时间：

$$C_{OUT} \geq \frac{2 \cdot P_{OUT} \cdot t_{HOLD}}{(V_{OUT} - 0.5 \cdot \Delta V_{OUT, RIPPLE})^2 - V_{OUT, MIN}^2} [F] \quad (16)$$

其中， t_{HOLD} 指需要的保持时间， $V_{OUT, MIN}$ 指保持时间内最小输出电压。

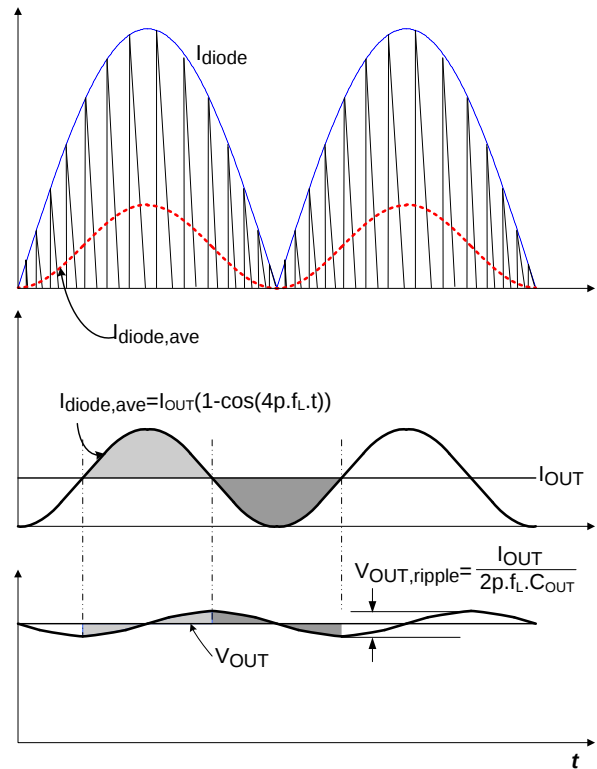


图 23. 输出电压纹波

电容的额定电压可由下式得出：

$$V_{ST, COUT} = \frac{V_{OVP, MAX}}{V_{REF}} \cdot V_{OUT} [V] \quad (17)$$

其中， $V_{OVP, MAX}$ 和

V_{REF} 指触发过压保护的最大容限电压和误差信号放大器的参考电压。

（设计实例）考虑纹波峰峰值为 8 V_{p-p}，则电容取值为：

$$C_O \geq \frac{I_{OUT}}{2\pi \cdot f_{LINE} \cdot \Delta V_{OUT, ripple}} = \frac{0.35}{2\pi \cdot 50 \cdot 8} = 139.3 [\mu F]$$

鉴于线路掉电一个周期（20 ms）内，允许的最小输出电压为 330 V，电容取值应为：

$$C_O \geq \frac{2 \times P_{OUT} \cdot t_{HOLD}}{(V_{OUT} - 0.5 \cdot \Delta V_{OUT, ripple})^2 - V_{OUT, MIN}^2}$$

$$= \frac{2 \cdot 140 \cdot 20 \times 10^{-3}}{(400 - 0.5 \cdot 8)^2 - 330^2} = 116.9 [\mu F]$$

为了满足这两个条件，输出电容必须大于 140 μF，选择输出电容为 240 μF。

所选电容的电压应力为：

$$V_{ST, COUT} = \frac{V_{OVP, MAX}}{V_{REF}} \cdot V_{OUT} = \frac{2.730}{2.500} \cdot 400 = 436.8 [V]$$

4. Output Capacitor Selection

Maximum Allowable Output Voltage Ripple	8.0	V
Minimum Out Capacitance	139.3	μF
Needed Holdup Time	20.0	ms
Minimum Allowable Operating Voltage During Holdup	330.0	V
Minimum Output Capacitance Considering Holdup Time	116.9	μF
To meet both minimum conditions, select bigger one. Otherwise select proper one to meet system spec.		
Maximum Voltage Stress	436.8	V
Recommended Output Capacitance	139.3	μF
User Choice of Output Capacitance	240.0	μF

[第 6 步] 选择 MOSFET 和二极管

就损耗机理而言, 选择 MOSFET 和二极管需要更多的相关知识和计算量。如果正确选择额外散热器, 计算会更加复杂。有时, 损耗计算本身是基于各种假设的, 与真实值相差甚远。关于这些主题, 可以参考其他行业资源。本说明书给出了基于线性逼近的额定电压和开关损耗的计算方法。

MOSFET 的电压应力为:

$$V_{ST,Q} = \frac{V_{OVP,MAX}}{V_{REF}} \cdot V_{OUT} + V_{DROP,DOUT} \quad [V] \quad (18)$$

其中, $V_{DROP,DOUT}$ 指输出二极管的最大正向压降。

MOSFET 关断后, 输出二极管导通, 漏极引脚处显示一个较大的输出电解电容。因此, 其它拓扑中所需的漏极电压箝位电路在 PFC 中不需要。在关断瞬间, 升压电感电流从 MOSFET 转移到输出二极管, 在输出二极管导通之前, 漏极会出现一个较小的电压尖峰, 它与 MOSFET 的关断速度成正比。

MOSFET 损耗可以分为三部分: 导通损耗、关断损耗和放电损耗。边界模式确保 MOSFET 导通时进行零电流开关 (ZCS), 因此导通损耗可以忽略不计。

MOSFET 的电流有效值和导通损耗计算如下:

$$I_{Q,RMS} = I_{L,PK} \cdot \sqrt{\frac{1}{6} - \frac{4\sqrt{2} \cdot V_{LINE}}{9\pi \cdot V_{OUT}}} \quad [A] \quad (19)$$

$$P_{Q,CON} = (I_{Q,RMS})^2 \cdot R_{DS,ON} \quad [W] \quad (20)$$

其中, $I_{Q,RMS}$ 指 MOSFET 的电流有效值, $P_{Q,CON}$ 指 MOSFET 电流引起的传导损耗, $R_{DS,ON}$ 指 MOSFET 的导通电阻。

导通电阻可以描述为“静态导通电阻”, 随着结温的变化而变化。变化信息通常在厂商提供的数据表中进行说明。在计算传导损耗时, 通常用 $R_{DS,ON}$ 乘以 3, 以便进行更准确的估计。由于 MOSFET 关断的非线性特性, 精确计算关断损耗比较困难。假定在关断时, MOSFET 的电流和电压可以分段线性化, 且负载为感性, 则 MOSFET 关断损耗计算如下:

$$P_{Q,SWOFF} = \frac{1}{2} \cdot V_{OUT} \cdot I_L \cdot t_{OFF} \cdot f_{SW} \quad [W] \quad (21)$$

其中, t_{OFF} 指关断时间, f_{SW} 指开关频率。

边界模式 PFC

电感电流和开关频率在每一个开关时刻都是变化的。可以采用一个交流周期内的电感电流有效值和平均开关频率, 代替它们的瞬态值。

其各自的损耗部分随着输入电压的变化而变化。最大导通损耗出现在线路低压时, 因为此时输入电流较大。最大的关断损耗出现在线路高压时, 因为此时开关频率较高。因此, 实际中总损耗会比上述计算的两种损耗之和还要小。

由漏极和源极之间的有效电容引起的电容放电损耗, 包括 MOSFET 的 C_{OSS} (用来减小 dv/dt 的外部附加电容以及漏极引脚处的寄生电容), 是在 MOSFET 上耗散的。这部分损耗为:

$$P_{Q,DISCHG} = \frac{1}{2} (C_{OSS} + C_{EXT} + C_{PAR}) \cdot V_{OUT}^2 \cdot f_{SW} \quad [W] \quad (22)$$

其中,

C_{OSS} 指 MOSFET 输出电容;

C_{EXT} 指 MOSFET 漏极与源极的外部附加电容;

C_{PAR} 指漏极引脚寄生电容。

因为 C_{OSS} 是漏源极电压的函数, 计算时需要参考 C_{OSS} 与电压关系图。

将三项损耗相加, 估算的 MOSFET 总功率损耗为:

$$P_Q = P_{Q,CON} + P_{Q,SWOFF} + P_{Q,DISCHG} \quad [W] \quad (23)$$

二极管电压应力和输出电容的电压应力一样, 可以采用式 (17) 计算。

二极管平均电流和功率损耗为:

$$I_{DOUT,AVE} = \frac{I_{OUT}}{\eta} \quad [A] \quad (24)$$

$$P_{DOUT} = V_{DROP,DOUT} \cdot I_{DOUT,AVE} \quad [W] \quad (25)$$

其中, $V_{DROP,DOUT}$ 指二极管正向压降。

(设计实例) 反馈引脚内部参考值为 2.5V, OVP 触发电压最大容限为 2.73V。如果选用飞兆半导体的 FDPF12N60NZ MOSFET 和 FFPF08H60S 二极管, 8A, 25°C 时, $V_{D, FOR}$ 为 2.1V; 漏电流为 6A 时, $R_{DS, ON}$ 最大值为 0.53Ω; 漏源电压为 480V 时, C_{OSS} 最大值为 150pF。

$$V_{ST, Q} = \frac{V_{OVP, MAX}}{V_{REF}} \cdot V_{OUT} + V_{DROP, DIODE}$$

$$= \frac{2.73}{2.50} \cdot 400 + 2.1 = 438.9 [V]$$

$$P_{Q, CON} = \left(I_{L, PK} \cdot \sqrt{\frac{1}{6} - \frac{4\sqrt{2} \cdot V_{LINE}}{9\pi \cdot V_{OUT}}} \right)^2 \cdot (R_{DS, ON})$$

$$= \left(4.889 \cdot \sqrt{\frac{1}{6} - \frac{4\sqrt{2} \cdot 90}{9\pi \cdot 400}} \right)^2 \cdot (0.53 \times 3) = 4.62 [W]$$

$$P_{Q, SWOFF} = \frac{1}{2} \cdot V_{OUT} \cdot I_L \cdot t_{OFF} \cdot f_{SW}$$

$$= \frac{1}{2} \cdot 400 \cdot 1.782 \cdot 50ns \cdot (50k / 0.8) = 1.08 [W]$$

$$P_{Q, DISCHG} = \frac{1}{2} \cdot (C_{OSS} + C_{EXT} + C_{PAR}) \cdot V_{OUT}^2 \cdot f_{SW}$$

$$= \frac{1}{2} \cdot 150p \cdot 400^2 \cdot (50k / 0.8) = 0.75 [W]$$

二极管平均电流和正向压降损耗为:

$$I_{DOUT, AVE} = \frac{I_{OUT}}{\eta} = \frac{0.35}{0.9} = 0.39 [A]$$

$$P_{DOUT, LOSS} = V_{DOUT, FOR} \cdot I_{DOUT, AVE} = 2.1 \cdot 0.39 = 1.02 [W]$$

6. Power MOSFET Sselection

Reference Voltage for Feedback	2.50	V
Maximum OVP Level Considering Tolerance	2.73	V
Maximum Voltage Stress on MOSFET	438.90	V
Maximum RMS Current on MOSFET	1.705	A
$R_{DS(ON)}$ of Selected MOSFET	0.53	Ω
C_{OSS} of Selected MOSFET	150.0	pF
Maximum Conduction Loss	4.62	W
MOSFET Turn Off Loss	1.08	W
Discharge Loss	0.75	W
Total MOSFET Loss	6.45	W

7. Output Diode Selection

Maximum Reverse Voltage Stress	436.80	V
Average Current of Output Diode	0.39	A
Forward Voltage Drop of Selected Diode	2.1	V
Estimated Diode Loss	1.02	W

[第 8 步] 选择电流感测电阻

通常情况下, 逐脉冲电流限制应略高于由方程式 (3) 计算所得的最大电感电流。保留 10% 的裕量, 电流感测电阻计算如下:

$$R_{CS} = \frac{V_{CS, LIM}}{I_{L, PK} \cdot 1.1} [\Omega] \quad (26)$$

计算电阻后, 可得低线路电压情况下的功耗为:

$$P_{RCS} = I_{Q, RMS}^2 \cdot R_{CS} [W] \quad (27)$$

推荐按照由方程式 (27) 计算所得额定功率的两倍来选取感应电阻的额定功率。

(设计实例) 最大电感电流为 4.889A, 感测电阻计算如下:

$$R_{CS} = \frac{V_{CS, LIM}}{I_{ind}^{pk} \cdot 1.1} = \frac{0.8}{4.889 \cdot 1.1} = 0.149 [\Omega]$$

若将 0.1Ω 设置为 R_{CS} 阻值, 功耗可以计算如下:

$$P_{RCS, LOSS} = I_{Q, RMS}^2 \cdot R_{CS} = 1.705^2 \cdot 0.1 = 0.29 [W]$$

推荐感测电阻的额定功率为 0.58 W。

8. Determine Current Sensing Resistor

Current Sense Input Threshold Voltage Limit	0.80	V
Maximum Value for R_{CS}	0.149	Ω
User Choice of R_{CS}	0.100	Ω
Maximum Power Loss at R_{CS}	0.29	W
Recommended Power Rating for R_{CS}	0.58	W

[第 9 步] 设计补偿网络

图 24 中给出了升压 PFC 功率级电路模型。MOSFET 和二极管改为无损耗电阻模型, 可以视作电压控制电流源供电的 RC 网络。

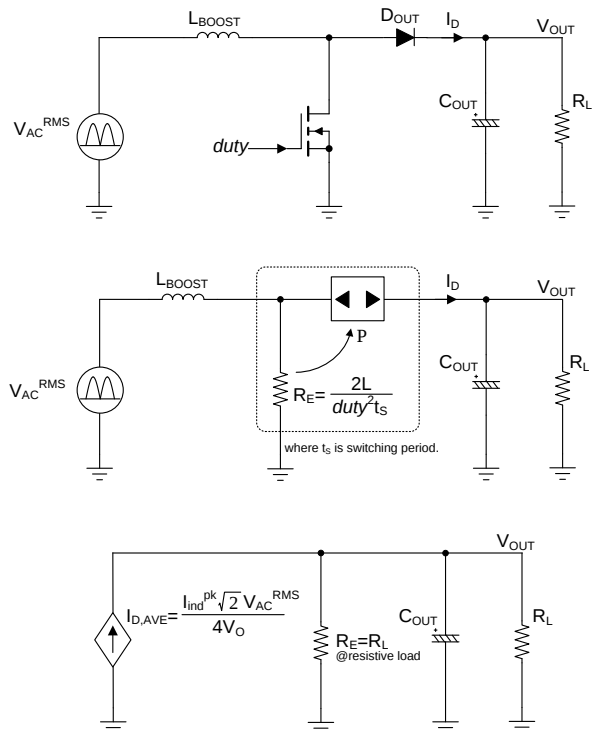


图 24. 功率电路的小信号模型

求取半个线路周期内二极管电流的平均值，图 24 中电压控制电流源的低频特性为：

$$I_{DOUT,AVE} = K_{SAW} \cdot \frac{\sqrt{2}V_{LINE}}{4V_{OUT}} \cdot \frac{\sqrt{2}V_{LINE}}{L} [A] \quad (28)$$

其中，

L 指升压电感，

V_{OUT} 指输出电压；

K_{SAW} 是锯齿波发生器的内部增益

(对于 FL7930，是 8.496×10^{-6})。

则低频、小信号、控制至输出的传递函数为：

$$\frac{\hat{V}_{OUT}}{\hat{V}_{COMP}} = K_{SAW} \cdot \frac{(V_{LINE})^2 R_L}{4V_{OUT} \cdot L} \cdot \frac{1}{1 + \frac{s}{2\pi f_p}} \quad (29)$$

其中， $f_p = \frac{2}{2\pi \cdot R_L C_{OUT}}$ 和 R_L

指给定负载情况下的输出负载电阻。

图 25 和图 26 显示了不同的输入电压和负载情况下，控制至输出的传递函数。输入电压的增加会使 DC 增益和截止频率增加，负载减轻会使 DC 增益增加。因此，反馈环路的设计应该考虑输入电压高和负载轻的最差条件。

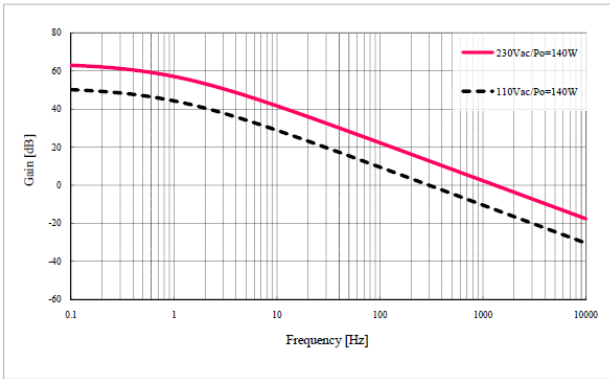


图 25. 不同输入电压下控制至输出的传递函数

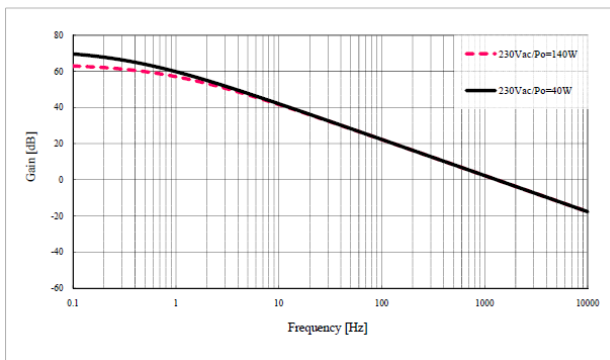


图 26. 不同负载下控制至输出的传递函数

如图 27 所示，通常选用具有高频极点的比例积分 (PI) 控制进行补偿。补偿的零点 (f_{CZ}) 带来相位增加，高频的补偿极点 (f_{CP}) 令开关纹波衰减。

补偿电路的传递函数为：

$$\frac{\hat{V}_{COMP}}{\hat{V}_{OUT}} = \frac{2\pi f_I}{s} \cdot \frac{1 + \frac{s}{2\pi f_{CZ}}}{1 + \frac{s}{2\pi f_{CP}}}$$

其中，

$$f_I = \frac{2.5}{V_{OUT}} \cdot \frac{115 \mu\text{mho}}{2\pi \cdot (C_{COMP,LF} + C_{COMP,HF})} \quad (30)$$

$$f_{CZ} = \frac{1}{2\pi \cdot R_{COMP} \cdot C_{COMP,LF}}$$

$$f_{CP} = \frac{1}{2\pi \cdot R_{COMP} \cdot \left(\frac{C_{COMP,LF} \cdot C_{COMP,HF}}{C_{COMP,LF} + C_{COMP,HF}} \right)}$$

如果 $C_{COMP,LF}$ 远大于 $C_{COMP,HF}$ ， f_I 和 f_{CP} 可以简化为：

$$f_I \cong \frac{2.5}{V_{OUT}} \cdot \frac{115 \mu\text{mho}}{2\pi \cdot C_{COMP,LF}} [Hz] \quad (31)$$

$$f_{CP} \cong \frac{1}{2\pi \cdot R_{COMP} \cdot C_{COMP,HF}} [Hz]$$

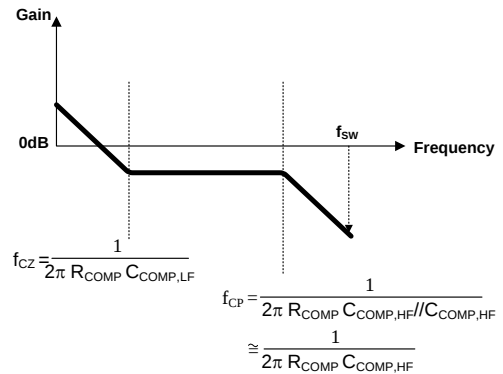
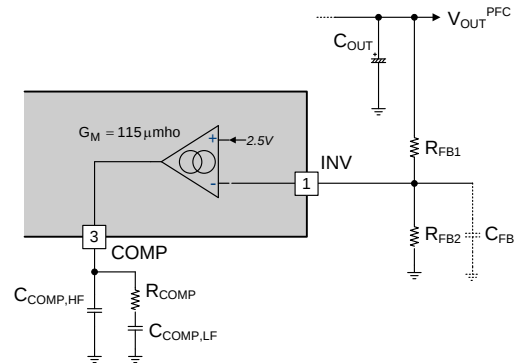


图 27. 补偿电路

选择反馈电阻对输出电压分压，使其满足内部参考电压：

$$\frac{R_{FB1}}{R_{FB1} + R_{FB2}} \cdot V_{OUT} = 2.5V \quad (32)$$

通常来说, 选取阻值较大的 R_{FB1} 来减小功耗, 同时可以增大 C_{FB} 来提高抗噪声能力。目前, C_{FB} 最大值为几个 nF。反馈环路增加一个电容, 则引入一个极点:

$$f_{FP} = \frac{1}{2\pi \cdot (R_{FB1} // R_{FB2}) \cdot C_{FB}} \quad (33)$$

$$\cong \frac{1}{2\pi \cdot R_{FB2} \cdot C_{FB}} \quad [Hz]$$

$$\text{其中, } (R_{FB1} // R_{FB2}) = \frac{R_{FB1} \cdot R_{FB2}}{R_{FB1} + R_{FB2}}$$

尽管 R_{FB1} 非常大, 由总电阻值和几个 nF 的电容合成的极点频率为几 kHz,

对控制环路响应的影响很小。

反馈环的设计过程如下:

a. 确定

定交越频率 (f_c) 为线路频率的 1/10~1/5 左右。由于功率级控制至输出传递函数在交越频率处具有 -20dB/dec 的斜率和 -90°的相位 (如图 28 所示), 需要在交越频率处设置一个零点补偿网络 (f_{cz}), 获得 45°相角裕量。电容 $C_{COMP,LF}$ 取值为:

$$C_{COMP,LF} \cong \frac{K_{SAW}(V_{LINE})^2 \cdot 2.5 \cdot 115 \mu mho}{2 \cdot V_{OUT}^2 \cdot L \cdot C_{OUT} (2\pi f_c)^2} [f] \quad (34)$$

在交越频率处设置补偿零点, 补偿电阻为:

$$R_{COMP} = \frac{1}{2\pi \cdot f_c \cdot C_{COMP,LF}} [\Omega] \quad (35)$$

b. 设

置补偿器的高频极点 (f_{cp}) 至少比 f_c 高 10 倍, 以保证它不会干扰交越频率处电压调节环路的相角裕量。而且应足够低于转换器的开关频率, 保证有效地衰减噪声。电容 $C_{COMP,HF}$ 取值为:

$$C_{COMP,HF} = \frac{1}{2\pi \cdot f_{cp} \cdot R_{COMP}} [\Omega] \quad (36)$$

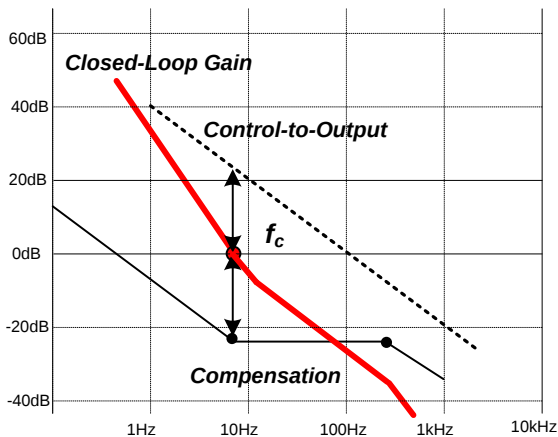


图 28. 补偿网络设计

(设计实例) 若 R_{FB1} 是 11.7MΩ, 则 R_{FB2} 为:

$$R_{FB2} = \frac{2.5V}{V_{OUT} - 2.5V} R_{FB1} = \frac{2.5}{400 - 2.5} 11.7 \times 10^6 = 73.58k\Omega$$

若交越频率 (控制带宽) 选定为 15 Hz, 则 $C_{COMP,LF}$ 为:

$$C_{COMP,LF} \cong \frac{K_{SAW}(V_{LINE})^2 \cdot 2.5 \cdot 115 \mu mho}{2 \cdot V_{OUT}^2 \cdot L \cdot C_{OUT} (2\pi f_c)^2}$$

$$= \frac{8.496 \times 10^{-6} (230)^2 \cdot 2.5 \cdot 115 \times 10^{-6}}{2 \cdot 400^2 \cdot 280 \times 10^{-6} \cdot 240 \times 10^{-6} (2\pi 15)^2} = 665nF$$

实际 $C_{COMP,LF}$ 选定为 1000 nF, 因为该值最接近成品电容中的值。 R_{COMP} 阻值为:

$$R_{COMP} = \frac{1}{2\pi \cdot f_c \cdot C_{COMP,LF}} = \frac{1}{2\pi \cdot 15 \cdot 665 \times 10^{-9}} = 15.95k\Omega$$

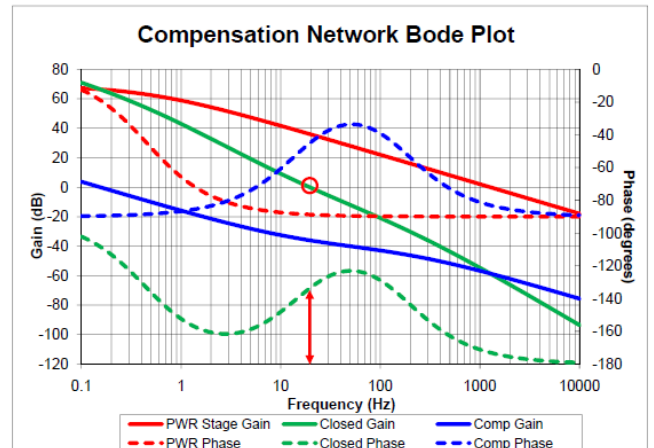
选定高频极点为 150 Hz, 电容 $C_{COMP,HF}$ 值为:

$$C_{COMP,HF} = \frac{1}{2\pi \cdot f_{cp} \cdot R_{COMP}} = \frac{1}{2\pi \cdot 150 \cdot 15.95 \times 10^3} = 66.5nF$$

这些元件使控制环路的带宽为 19.7 Hz, 相角裕量为 46°。实际带宽略大于渐进设计。

9. Design Compensation Network

Select R_{FB1}		11.7	MΩ
R_{FB2}		73.58	kΩ
Power Loss at Output Sensing Resistors		13.59	mW
Transconductance of Error Amp		115.0	μmho
User Choice of Crossover Frequency		15	Hz
Asymptotic Value for $C_{COMP,LF}$		665.09	nF
Asymptotic Value for R_{COMP}		15.95	kΩ
Asymptotic Value for $C_{COMP,HF}$		66.51	nF
User Choice for $C_{COMP,LF}$		680.00	nF
User Choice for R_{COMP}		15.00	kΩ
User Choice for $C_{COMP,HF}$		68.00	nF



[第 10 步] 选择电网滤波电容

一般采用小型旁路电容，连接在桥式整流器输出级，来滤除开关电流纹波，如图 29 所示。

由于线路频率下的线路滤波器电感阻抗与电容阻抗相比可以忽略，所以线路滤波器级的线路频率行为可以等效为图中的模型，如图 29 所示。

虽然旁路电容吸收开关纹波电流，但也会产生容性环流，该电流超前线路电压 90° ，如图 30 所示。容性环流附加到负载电流中，引起电压与电流之间的相移/位移。

该位移角为：

$$\theta = \tan^{-1} \left(\frac{\eta \cdot (V_{LINE})^2 \cdot 2\pi \cdot f_{LINE} \cdot C_{EQ}}{P_{OUT}} \right) \quad (37)$$

其中， C_{EQ} 指交流线路等效电容 ($C_{EQ} = C_{F1} + C_{F2} + C_{HF}$)。

最终位移因数为：

$$DF = \cos(\theta) \quad (38)$$

鉴于位移因数与功率因数有关，应认真选取线路侧滤波器的电容。在满载情况下，考虑最小位移因数 (DF_{MIN})，允许的有效输入电容为：

$$C_{EA} < \frac{P_{OUT}}{\eta \cdot (V_{LINE})^2 \cdot 2\pi \cdot f_{LINE}} \cdot \tan(\cos^{-1}(DF_{MIN})) [F] \quad (39)$$

确定输入电容是否过大或者 PFC

控制程序是否存在问题的一种办法是检查功率因数 (PF) 和总谐波失真 (THD)。PF

是指根据位移因数乘法运算，输入能量有效传输至负载的程度。THD

指输入电流波形劣化的比例。PFC 控制环几乎与位移因数没关系，而输入电容也几乎对输入电流波形没有影响。如果 PF 很低（理想为高），但是 THD 相当低（理想为低），可以得出结论：输入电容过高和 PFC 控制器运行正常。

（设计实例） 假定满载时最小位移因数为 0.98，等效输入电容容值由下式得出：

$$C_{EA} < \frac{P_{OUT}}{\eta \cdot (V_{LINE})^2 \cdot 2\pi \cdot f_{LINE}} \cdot \tan(\cos^{-1}(DF_{MIN}))$$

$$< \frac{140}{0.9 \cdot (264)^2 \cdot 2\pi \cdot 50} \cdot \tan(\cos^{-1}(0.96)) = 2.0565 \mu F$$

所以输入侧电容总量应小于 $2.0565 \mu F$ 。

10. Line Filter Capacitor Selection

Input Displacement Factor	0.960	
Maximum Input Capacitance ($C_{F1} + C_{F2} + C_{HF}$)	2.0565	μF

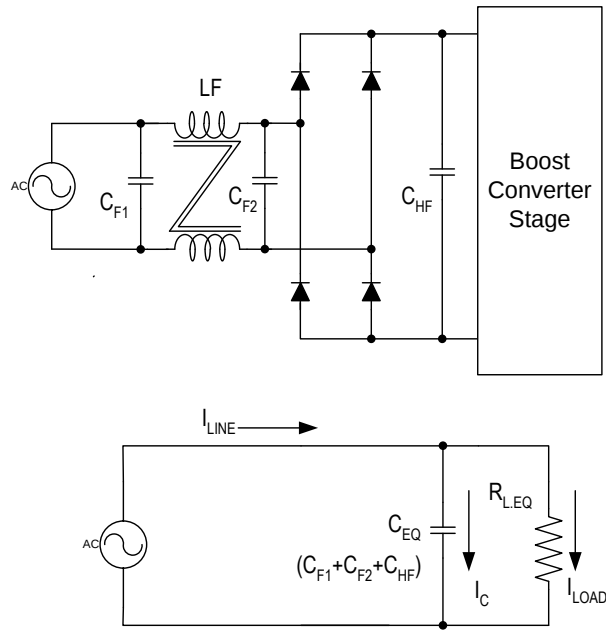


图 29. 线路滤波器等效电路

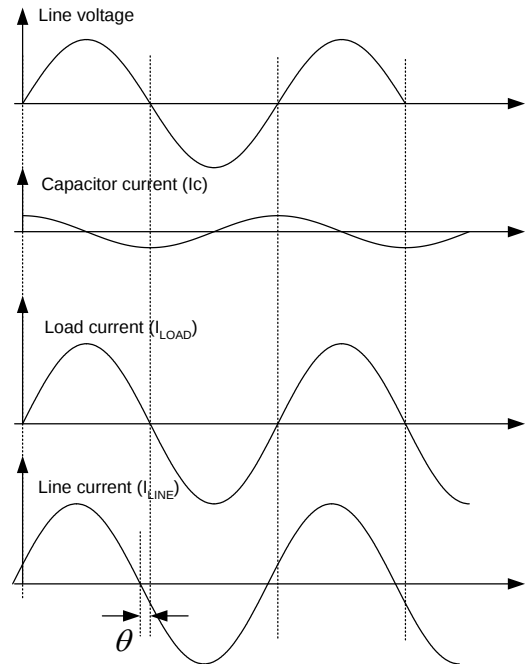


图 30. 线路电流位移

附录 1： RDY 引脚在 FL7930C 中的应用

通常来说，PFC 模块输出电压升高后，用作直流-直流转换模块的输入电压。对于某些类型的直流-直流转换器，推荐在输入电压上升到特定值后再触发转换器运行。例如，LLC谐振转换器或者正激转换器的输入电压要求被限制在某个范围内，以提升性能或确保运行稳定。

FL7930C 具有 PFC 就绪引脚，在 PFC 输出电压达到正常电平时可触发其它功率级。为达到该目的，PFC的RDY引脚可以用来作为DC-DC变换的确认信号。当PFC输出电压上升到比内部阈值电压高时，PFC RDY引脚输出被外部上拉电压拉高，反之则输出零。

$$V_{OUT,RDYL} = \frac{2.240V}{2.500V} V_{OUT} [V] \quad (40)$$

$$V_{OUT,RDYL} = \frac{1.640V}{2.500V} V_{OUT} [V]$$

其中， $V_{OUT,RDYL}$ 指可以触发 PFC RDY 引脚输出被拉高的 V_{OUT} ， $V_{OUT,RDYL}$ 指可以触发 PFC 就绪引脚输出降低至零的 V_{OUT} 电压。

若 V_{OUT} 额定值为 400 V_{DC}，则 $V_{OUT,RDYL}$ 为 358 V_{DC}，且 $V_{OUT,RDYL}$ 为 262 V_{DC}。

假定 LLC 谐振转换器连接至 PFC 输出，RDY 引脚可以用来控制 LLC 控制器的 V_{CC}，如图 31 所示。

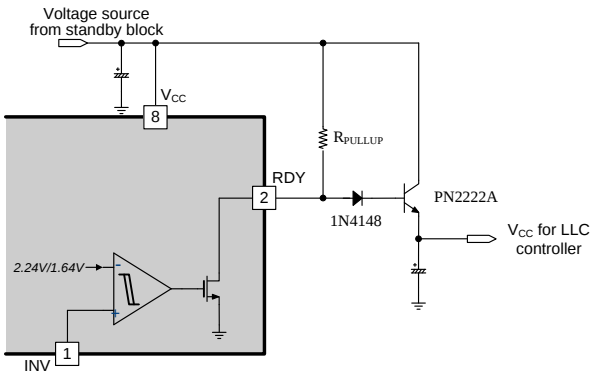


图 31. V_{CC}驱动时 RDY 应用电路

R_{PULLUP} 的选型决定于内部漏极开路 MOSFET 的电流容量，计算如下：

$$R_{PULLUP} \geq \frac{V_{PULLUP} - V_{RDY,SAT}}{I_{RDY,SK}} [\Omega] \quad (41)$$

其中， V_{PULLUP} 指上拉电压， $V_{RDY,SAT}$ 指内部 MOSFET 饱和电压， $I_{RDY,SK}$ 指内部 MOSFET 允许的拉电流。

选用快速二极管，比如 1N4148，防止发射极-基极击穿。如果没有这个二极管，当 RDY 电压被拉高后又降至 $V_{RDY,SAT}$ 时，发射极电压依然保持 LLC

控制器的工作电压，几乎所有电压都被施加到发射极和基极。击穿电流从 MOSFET 的发射极、基极和漏极流入 MOSFET

的源极。由于一般采用大容量电解电容为 V_{CC} 供电，击穿电流将长时间保持高值。这种情况下，由于外部小信号双晶体管的电流容量比内部 RDY MOSFET 的大，内部 MOSFET 可能遭到损坏。

一旦电路配置妥当，FL7930C 的 V_{CC} 电压中减去二极管正向压降和（基极电流与 R_{PULLUP} 的乘积）形成的压降，所得电压可以用作 LLC 控制器的 V_{CC} 电源。

另一个例子是，采用 RDY 作为 PFC 电压信号供次级使用。当冷阴极荧光灯（CCFL）选作 LCD 电视的背光电源时，逆变器直接接收 PFC 输出电压信号，点亮 CCFL。针对该应用，图 32 中给出合适的电路配置。

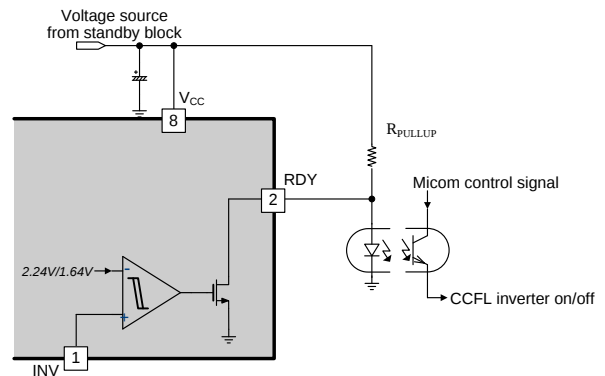


图 32. 采用光电耦合器的 RDY 应用电路

该应用电路中， R_{PULLUP} 最小值由方程式 (42) 计算得出， R_{PULLUP} 最大值由足够的电流限制，从而确保光电耦合器稳定运行。假设光电耦合典型驱动电流为 1 mA，则 R_{PULLUP} 最大值为：

$$R_{PULLUP} \leq \frac{V_{PULLUP} - V_{OPTO,F}}{1mA} [\Omega] \quad (42)$$

其中， $V_{OPTO,R}$ 指光电耦合器输入侧正向压降。

可以授权二次侧微控制器，给 CCFL 逆变器控制器发送一个触发信号。然而，在综合微控制器信号和一次侧 RDY 信号后，逆变器只能在两个信号同时满足要求条件时被触发。

附录 2：栅极驱动器设计

FL7930 直接驱动 MOSFET 栅极，支持多种栅极驱动器电路组合。图 33和图 31显示广泛使用的三种电路。

只使用一个电阻时，开通和关断路径为同一条线路，开通和关断速度不能同时改变。为了克服这个问题，通过两个电阻，可能时再附加二极管，来形成不同的路径。关断电流首先流经二极管，而不是 R_{ON} ，然后同时流过 R_{ON} 和 R_{OFF} 。因此，可以实现更快的关断速度。然而，关断路径采用内部栅极驱动器的灌电流路径时，电流受限于灌电流能力。如果添加一个PNP晶体管到MOSFET的栅极和源极之间，栅极被局部短接到源极，没有共享通向栅极驱动器的电流路径。这使得栅极放电比通过控制器控制放电更小。可以减小地电平反弹噪声和栅极驱动器的功率损耗。高速 MOSFET，如 SupreMOS®或 SuperFET™ 也使栅极速度得到提高。降低了 MOSFET 的开关损耗。于此同时，功率系统却遭受了 EMI 劣化和噪声问题，类似栅极振荡。因此，有时栅极放电电路必须采用高速特性。

直接栅极驱动中最困难和不确定的任务就是优化电路布局。栅极驱动路径从OUT引脚、电阻、MOSFET栅极和MOSFET源极到地，应该越短越好，以减少寄生电感。寄生电感可能降低MOSFET开通关断速度或者引入有害的栅极振荡。采用宽PCB走线来减少寄生电感。为了抑制这种由栅极电容以及MOSFET、内部焊线和PCB板寄生电感引起的有害栅极振荡，需要适当的电阻来匹配谐振频率处的阻抗，为了满足EMI规范，或对于冗余系统，通过在栅极驱动器和栅极间增加串联电阻，牺牲一些栅极速度。优化栅极驱动电路，需要透彻理解MOSFET的开通/关断特性，并考虑系统其他关键性能。这超出了本文讨论范围，业界文献中有大量的参考文章。

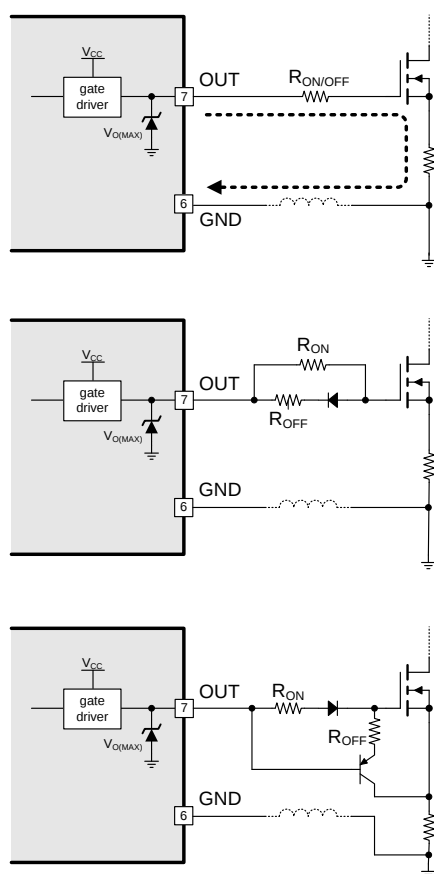


图 33. 线路滤波器等效电路

附录 3： 实验验证

为证明该应用说明书提出的设计过程的正确性，制作了设计实例中的转换器，并进行测试。全部电路元器件都严格遵循设计步骤进行选取。

图 34和图 35显示 $115V_{AC}$ 和 $230V_{AC}$ 条件下的电感器电流和输入电流。图 35显示 $95V_{AC}$ 满载条件下的启动性能。图 37 (a) 和 (b) 显示满载情况下交流输入电压逐步从 $115V$ 变为 $235V$ 以及从 $235V$ 变为 $115V$ 时，PFC 输出电压约 $35V$ 的变化。图 38 (a) 和 (b) 显示 $235V$ 时输出负载逐步从空载变为满载以及从满载变为空载时，PFC 输出电压约 $32V$ 的变化。满载时， $110V_{AC}$ 和 $230V_{AC}$ 的功率因数分别为 0.988 和 0.93 。

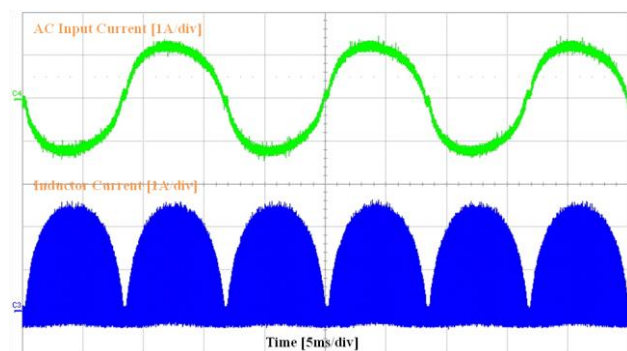


图 34. $115V_{AC}$ 时的电感电流波形

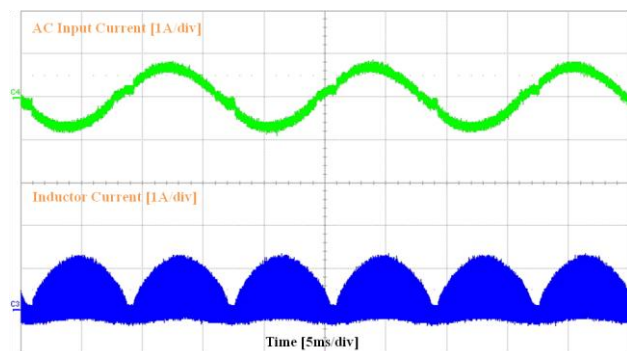


图 35. $115V_{AC}$ 时的电感电流波形

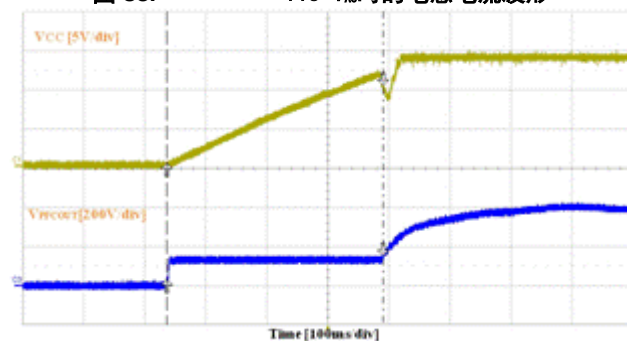
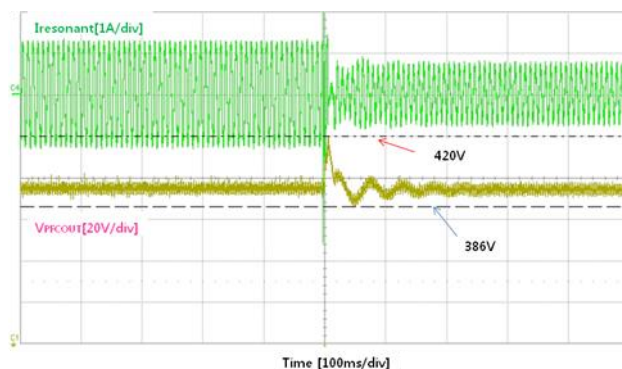
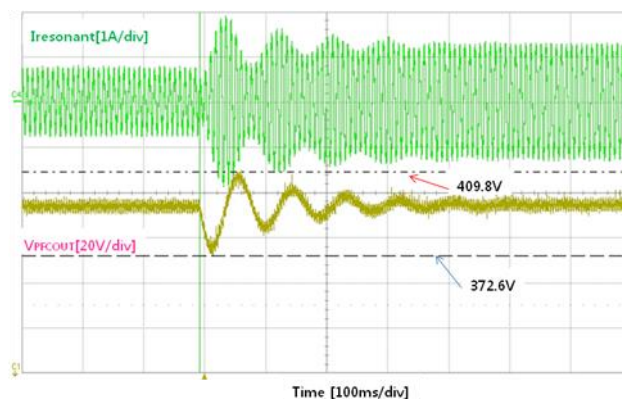


图 36. $95V_{AC}$, 满载时的启动性能

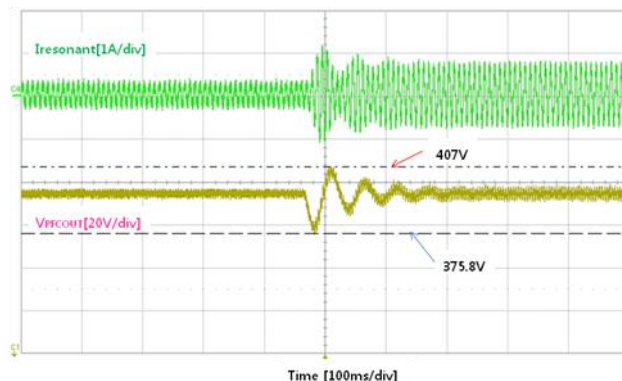


(a) 输入电压从 $115V$ 变为 $235V$

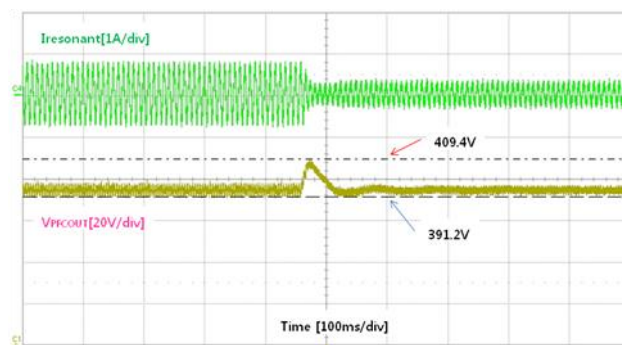


(b) 输入电压从 $235V$ 变为 $115V$

图 37. $P_o = 100W$ 时的输出动态响应



(a) 输出负载从 $0W$ 变为 $100W$



(b) 输出负载从 $100W$ 变为 $0W$

图 38. $V_{IN} = 235V_{AC}$ 时的输出动态响应

术语定义

η 表示效率。

θ 表示位移角。

ΔB 表示输出额定功率时磁芯最大磁通变化量，单位为特斯拉。

A_e 表示磁芯横截面积。

A_w 表示磁芯窗口面积。

B_{MAX} 表示最大输出功率时升压电感的最大磁通密度，单位为特斯拉。

$C_{COMP, LF}$ 表示高频补偿电容。

$C_{COMP, LF}$ 表示低频补偿电容。

C_{eff} 表示 MOSFET 漏极引脚的有效电容。

C_{EA} 表示满足给定位移因数的有效输入电容。

C_{EXT} 表示用于降低关断斜率的漏源极间外接电容。

C_{EQ} 表示等效输入电容。

C_{FB} 表示与 R_{FB2} 并联的反馈电容。

C_{OUT} 表示输入电容。

C_{OSS} 表示 MOSFET 输出电容。

C_{PAR} 表示功率 MOSFET 漏源极间寄生电容。

C_{ZCD} 表示 ZCD 引脚电容，用于提高抗噪声能力。

d_{WIRE} 表示升压电感绕线直径。

DF 表示输入电压与输入电流之间的位移因数。

f_c 表示交越频率。

f_{OP} 表示衰减开关纹波的高频补偿极点。

f_{CZ} 表示补偿零点。

f_{LINE} 表示线路频率。

f_i 表示补偿器积分增益。

f_p 表示 PFC 功率级传递函数极点频率。

f_{SW} 表示开关频率。

$f_{SW, MIN}$ 表示最小开关频率。

$I_{CS, LIM}$ 表示由感测电阻决定的逐脉冲限流值。

$I_{DOUT, AVE}$ 表示输出二极管平均电流。

$I_{IN, MAX}$ 表示交流电源插座的最大输入电流。

$I_{IN, MAXRMS}$ 表示交流电源插座的最大输入均方根 (RMS) 电流。

I_L 表示标称输出功率时的电感电流。

$I_{L, PK}$ 表示标称输出功率时的电感最大峰值电流。

$I_{L, RMS}$ 表示标称输出功率时的电感有效电流。

$I_{L, DENSITY}$ 表示升压电感线圈的电流密度。

I_{OUT} 表示升压 PFC 级的标称输出电流。

$I_{Q, RMS}$ 表示功率开关的电流有效值。

$I_{RDY, SK}$ 表示 RDY 内部 MOSFET 允许的拉电流。

K_{SAW} 表示锯齿波发生器的内部增益(对于 FL7930, 为 8.496×10^{-6})。

L 表示升压电感的感值。

N_{AUX} 表示升压电感辅助绕组匝数。

$N_{升压}$ 表示升压电感初级绕组匝数。

N_{WIRE} 表示升压电感绕线的股数。

P_{DOUT} 表示输出二极管损耗。

P_{OUT} 表示升压 PFC 电路的标称输出功率。

$P_{Q, CON}$ 表示功率 MOSFET 的导通损耗。

$P_{Q, SWOFF}$ 表示功率 MOSFET 的关断损耗。

$P_{Q, DISCHARGE}$ 表示功率 MOSFET 漏源极间电容放电引起的损耗。

P_Q 表示功率 MOSFET 总损耗，由 $P_{Q, CON}$ 、 $P_{Q, SWOFF}$ 和 $P_{Q, DISCHARGE}$ 构成。

P_{RCS} 表示电流感测电阻引起的功耗。

R_{COMP} 表示补偿电阻。

R_{CS} 表示功率 MOSFET 的电流感测电阻。
 $R_{DS, ON}$ 表示功率开关的静态漏源极导通电阻。
 R_{FB1} 表示 INV 引脚和输出电压之间的反馈电阻。
 R_{FB2} 表示 INV 引脚和地之间的反馈电阻。
 R_L 表示给定负载条件下输出负载阻值。
 R_{PULLUP} 表示 RDY 引脚与上拉电压之间的上拉电阻。
 R_{ZCD} 表示连接至 ZCD 引脚的电阻，用于优化 THD。
 t_{HOLD} 表示要求的保持时间。
 t_{OFF} 表示电感电流复位时间。
 $t_{ON, MAX}$ 表示内部固定的最大导通时间。
 $t_{ON, MAX1}$ 表示可编程最大导通时间。
 V_{COMP} 表示补偿引脚电压。
 $V_{CS, LIM}$ 表示功率 MOSFET 电流感测限制电压。
 $V_{DROP, DOUT}$ 表示二极管正向压降。
 $V_{IN}(t)$ 表示整流后线路电压。
 $V_{IN, PK}$ 表示线路电压幅值。
 V_{LINE} 表示线路电压有效值。
 $V_{LINE, MAX}$ 表示最大线路电压有效值。
 $V_{LINE, MIN}$ 表示最小线路电压有效值。
 $V_{LINE, OVP}$ 表示线路过压保护 (OVP) 触发点电压有效值。
 $V_{OPTO, F}$ 表示光电耦合的输入正向压降。
 V_{OUT} 表示 PFC 输出电压。
 $V_{OUT, MIN}$ 表示保持时间内允许的最小输出电压。
 $V_{OUT, RDYH}$ 表示触发 PFC RDY 输出拉高的 V_{OUT} 。
 $V_{OUT, RDL}$ 表示触发 PFC RDY 输出拉低至零的 V_{OUT} 。
 $\Delta V_{OUT, RIPPLE}$ 表示输出电压纹波峰峰值。
 V_{PULLUP} 表示 RDY 引脚上拉电压。
 $V_{RDY, SAT}$ 表示 RDY 引脚内部饱和电压。
 V_{REF} 表示反馈输入的内部参考电压。
 $V_{OVP, MAX}$ 表示过压保护最大容限电压。
 $V_{ST, COUT}$ 表示输出电容的电压应力。
 $V_{ST, Q}$ 表示功率 MOSFET 的电压应力。

参考文献

- [1] [飞兆数据表 FAN9612, 交错式双通道 BCM PFC 控制器](#)
- [2] [飞兆数据表 FL7930临界传导模式 PFC 控制器](#)
- [3] [飞兆应用指南 AN-6027, 采用 FAN7530 的功率因数校正电路的设计](#)
- [4] [飞兆应用指南 AN-8035, 采用 FAN7930 的功率因数校正电路的设计](#)
- [5] [飞兆应用指南 AN-6086, 采用 FAN9612 的交错式 BCM PFC 的设计考虑](#)
- [6] Robert W. Erikson, Dragan Maksimovic, “功率电子基础”, 第二版, Kluwer Academic Publishers, 2001。

相关数据表

[FL7930 — 临界传导模式 PFC 控制器](#)

[FAN9611/FAN9612 — 交错式双通道 BCM PFC 控制器](#)

[1N/FDLL 914/A/B / 916/A/B / 4148 / 4448 小信号二极管](#)

[PN2222A/MMBT2222A/PZT2222A NPN 通用放大器](#)

[FDP12N60NZ — 600 V N 沟道 MOSFET, UniFET™](#)

[FFPF08H60S — 8 A, 600 V 超快速整流器](#)

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada

Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910

Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local
Sales Representative