



Is Now Part of



ON Semiconductor®

To learn more about ON Semiconductor, please visit our website at
www.onsemi.com

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

AN-9077

MotionSPM[®] 7 系列用户指南

目录

1	引言	2	5.2.5 选择自举电阻	12	
1.1.	设计理念	2	5.3. 最小脉冲宽度	13	
1.2.	特性	2	5.4. 互锁功能	13	
2	产品选择	2	5.5. 选择 CFOD	13	
2.1.	订购信息	2	5.6. 短路测试	13	
2.2.	产品系列	2	6	应用示例	14
3	封装	3	6.1. 通用应用电路示例	14	
3.1.	内部电路图	3	6.2. 取样电阻的布线建议	15	
3.2.	引脚描述	3	6.3. 缓冲电容	15	
3.3.	封装结构	5	6.4. PCB 布局指南	15	
3.4.	封装外形	5	6.5. 热性能	16	
3.5.	标识规格	5	6.6. 热仿真	16	
4	集成功能和保护电路	6	6.6.1 $R_{\theta JCB}$ 和 $R_{\theta JA}$ 的条件	16	
4.1.	HVIC 内部结构	6	6.6.2 $R_{\theta JCB}$ 仿真	16	
4.2.	输入信号电路 ($V_{IN(H)}$, $V_{IN(L)}$)	6	6.6.3 $R_{\theta JA}$ 仿真	17	
4.3.	功能与 控制电源电压	6	6.7. 评估测试	18	
4.4.	欠压闭锁保护 (ULVO)	7	6.8. 系统性能	20	
4.5.	短路保护	7	7	封装和安装指南	20
4.5.1	短路保护时序	7	7.1. 装运规范	20	
4.5.2	选择电流感测取样电阻	8	7.1.1 搬运	20	
5	关键参数设计指南	9	7.1.2 存储	20	
5.1.	热感测单元 (TSU)	9	7.1.3 环境	20	
5.2.	自举电路设计	10	7.1.4 电击 (触电)	21	
5.2.1	自举电路的工作原理	10	7.1.5 电路板涂覆	21	
5.2.2	自举电容的初次充电	11	8	装箱规格	22
5.2.3	自举电容的选型	12	9	相关资源	24
5.2.4	选择自举二极管	12			

1 引言

本应用指南描述 Motion SPM® 7 系列。本应用指南应与相关资源部分所列的数据表、参考设计以及其它相关应用指南配合使用。

1.1. 设计理念

Motion SPM 7 系列的关键设计目标是在装配空间有限时提供紧凑而可靠的变频器设计解决方案。也可对小功率电机驱动应用提供节能解决方案，如风扇或泵。

SPM 7 系列 MOSFET 降低了体二极管的反向恢复电荷，最大限度地减少了开关损耗，并支持快速开关操作。采用优化的栅极电阻选项使电磁干扰 (EMI) 噪声保持在合理的范围内，并通过先进的 MOSFET 设计管理反向恢复特性的柔度。

SPM 7 系列有六个快速恢复 MOSFET (FRFET®) 和一个三相 HVIC。这些 MOSFET 和 HVIC 不以分立器件的形式提供。相比基于 IGBT 的功率模块或绝缘硅片模块，基于 FRFET 的功率模块具有更佳的可耐用性和更大的安全工作区 (SOA)。

基于 FRFET 的功率模块相比基于 IGBT 的模块在轻载效率方面具有巨大的优势，因为晶体管两端的压降随电流下降而线性下降；而 IGBT V_{CE} 饱和电压保持在阈值电平。某些应用除短时瞬态外，要求器件持续工作在轻载条件下，并且提升轻载条件下的效率是节能的关键因素。冰箱、循环水泵和某些电风扇就是最好的例子。

在 HVIC 应用的温度感测功能强化了系统可靠性。同时提供与 HVIC 温度成比例的模拟电压，用于监控模块温度和针对过温情况实施必要的保护。

1.2. 特性

详细特性和集成功能如下：

- 250 V/ 500 V 3 相 FRFET 变频器包括 HVIC
- 最大值 $R_{DS(ON)}$ - FSB70325; 1.4 Ω , FSB70625; 0.8 Ω , FSB70250; 3.4 Ω , FSB70550; 1.85 Ω
- 来自低侧 MOSFET 的单独源极开路引脚用于实现三相电流感测
- 有源高压接口，与 3.3 / 5 V 逻辑配合使用
- 施密特触发器输入
- 针对低电磁干扰进行优化
- HVIC 内置温度感测用于温度
- 监控
- HVIC 可实现栅极驱动和欠电压保护
- 互锁功能
- 隔离额定值：1500 VRMS / 最小值
- 湿度敏感等级 (MSL) 3
- 符合 RoHS 标准

2 产品选择

2.1. 订购信息

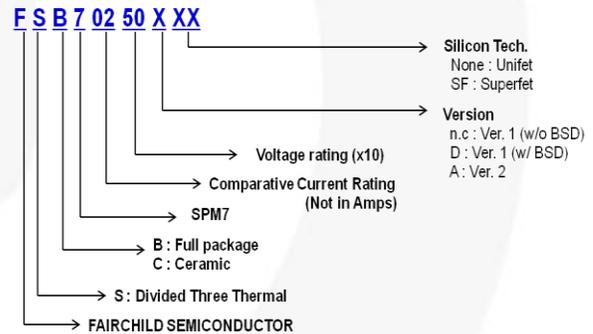


图 1. 订购信息

2.2. 产品系列

表 1 显示不带封装选项的基础产品系列。

表 1. 产品系列

器件编号	BV_{DSS}	额定电流				$R_{\theta JCB}$ (典型值)
		I_{D25}	I_{DP}	$R_{DS(ON)}$ (典型值)	$R_{DS(ON)}$ (最大值)	
FSB70325	250	4.1	8.2	1.1	1.4	2.0
FSB70625	250	6.9	13.9	0.7	0.8	1.2
FSB70250	500	3.3	6.7	2.5	3.4	1.2
FSB70450	500	4.8	9.7	1.9	2.2	0.9
FSB70550	550	5.3	10.6	1.6	1.85	0.9

建议使用在线损耗和温度仿真工具、运动控制设计工具 (<http://www.fairchildsemi.com/support/design-tools/motion-control-design-tool/>)，为应用选择合适的 SPM 产品。

3 封装

3.1. 内部电路图

内部电路图如图 2 所示。来自 HVIC 的 V_{TS} 引脚提供温度感测信号。

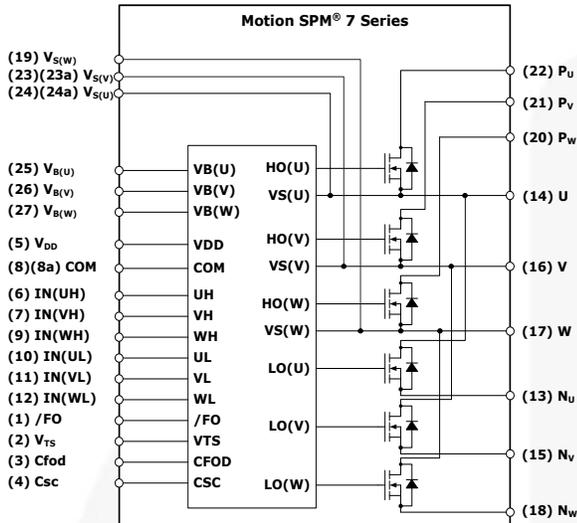


图 2. Motion SPM 7 系列的电路图

3.2. 引脚描述

图 3 显示引脚位置和名称。后续章节中的图 5 显示了该模块内部布局的更多详情。

表 2 中提供了详细功能描述。

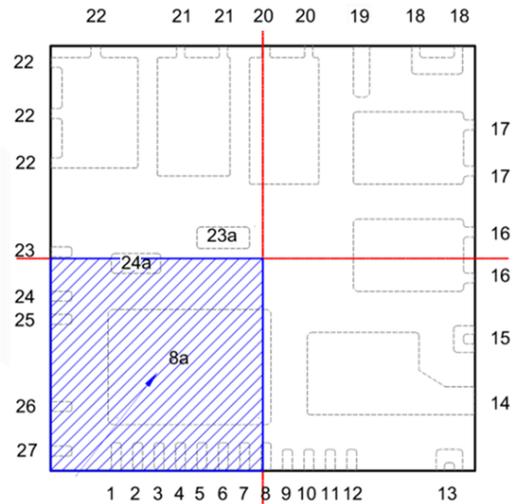


图 3. 引脚映射（俯视图）

表 2. 引脚描述

引脚号	名称	引脚描述
1	/FO	故障输出
2	V_{TS}	以电压形式输出 HVIC 温度
3	Cfod	用于故障输出持续时间的电容
4	CSC	用于短路检测输入的电容（低通滤波器）
5	V_{DD}	驱动 IC 和 MOSFET 的电源偏置电压
6	IN_UH	高侧 U 相的信号输入
7	IN_VH	高侧 V 相的信号输入
8 (8a)	COM	电源（公共）地
9	IN_WH	高侧 W 相的信号输入
10	IN_UL	低侧 U 相的信号输入
11	IN_VL	低侧 V 相的信号输入
12	IN_WL	低侧 W 相的信号输入
13	N_U	U 相的直流负端
14	U	U 相输出
15	N_V	V 相的直流负端
16	V	V 相输出
17	W	W 相输出
18	N_W	W 相的直流负端
19	$V_{S(W)}$	W 相 MOSFET 驱动的高侧偏压的接地
20	P_W	W 相的正极直流母线输入
21	P_V	V 相的正极直流母线输入
22	P_U	U 相的正极直流母线输入
23(23a)	$V_{S(V)}$	V 相 MOSFET 驱动的高侧偏压接地
24(24a)	$V_{S(U)}$	U 相 MOSFET 驱动的高侧偏压接地
25	$V_{B(U)}$	U 相 MOSFET 驱动的高侧偏压
26	$V_{B(V)}$	V 相 MOSFET 驱动的高侧偏压
27	$V_{B(W)}$	W 相 MOSFET 驱动的高侧偏压

驱动高侧 MOSFET 的高侧偏置电压引脚/驱动高侧 MOSFET 的高侧偏置电压接地引脚

引脚: $V_{B(U)} - U, V_{S(U)}, V_{B(V)} - V, V_{S(V)}, V_{B(W)} - W, V_{S(W)}$

- 这些是驱动电源引脚，为高侧 MOSFET 提供栅极驱动电源。
- 自举方案的优势是无需单独的外部电源即可驱动高侧 MOSFET。
- 每个自举电容在其对应的低侧 MOSFET 导通状态时通过 V_{DD} 电源充电。
- 为防止电源电压的噪声和纹波造成器件故障，应将具有低等效串联电阻 (ESR) 和串联电感 (ESL) 且品质良好的滤波电容尽量靠近这些引脚安装。

驱动 IC 和 MOSFET 的电源偏置电压

引脚: V_{DD}

- 这是内置 IC 的电源控制引脚。
- 此引脚应在外部连接。
- 为了防止电源电压的噪声和纹波引起的故障，高品质滤波电容（低 ESR，低 ESL）应该靠近这些引脚安装。

低侧公共接地引脚

引脚: COM

- 共用引脚 (COM) 连接内部 IC 的控制接地。
- 重要事项**
寄生电感会产生开关噪声，为了不干扰模块的正常运行，主电源电流不应当流过此引脚。

信号输入引脚

引脚: $IN_{(UL)}, IN_{(VL)}, IN_{(WL)}, IN_{(UH)}, IN_{(VH)}, IN_{(WH)}$

- 这些引脚控制 MOSFET 的工作。
- 电压输入信号激活这些端子，并内部连接施密特触发器电路。
- 这些引脚的逻辑信号为有源高电平：当有足够的逻辑电压施加到相关输入引脚时，MOSFET 开启。
- 所有输入的走线都必须尽量短，以保护模块不受噪声影响。
- RC 滤波器可用于减少信号振荡或输入信号的走线可能拾取的噪声。

模拟温度感测输出引脚

引脚: V_{TS}

- 这表示使用模拟电压的 HVIC 的温度。HVIC 自身会有一定程度的功率损耗，但 MOSFET 产生的热量是导致 HVIC 温度上升的主要原因。
- V_{TS} 与温度特性如图 14 所示。

正极直流母线引脚

引脚: P_U, P_V, P_W

- 是变频器的直流母线正极电源引脚。
- 连接高侧 MOSFET 的集电极。
- 这些引脚应该在外部接线。
- 为了抑制由于直流母线走线或 PCB 布局电感导致的浪涌电压，在靠近此引脚的地方连接一个平滑滤波电容。通常建议使用金属薄膜电容。

直流母线电压负端引脚

引脚: N_U, N_V, N_W

- 连接变频器直流母线电压负端引脚（功率地）。
- 这些引脚连接到每相的低侧 MOSFET 源极。

变频器功率输出引脚

引脚: U, V, W

- 变频器输出引脚连接至变频器负载，如电机。

短路电流感测引脚

引脚: CSC

- 应该在此引脚和低侧接地 COM 之间连接一个可感测电流的取样电阻，检测短路电流（参见图 12）。
- 取样电阻必须与应用场合的检测电流水平相匹配。RC 滤波器应连接至 CSC 引脚以消除噪声。
- 应尽量缩短 CSC 引脚与取样电阻之间的连线长度。

故障输出引脚

引脚: /FO

- 故障输出报警引脚。当 SPM 处于故障状态时，有源低输出电平会施加到此引脚上。
- 警报条件为短路 (SC) 或低侧偏压欠压 (UV) 操作。
- 这是集电极开路输出，应当通过约 4.7 kΩ 的电阻上拉至 5 V 逻辑电源。

故障保护持续时间选择引脚

引脚: C_{FOD}

- 此引脚用于选择故障保护脉冲长度。
- 应当在此引脚和 COM 之间连接一个外接电容来设置故障保护脉冲长度。
- 故障保护脉冲宽度 t_{FOD} ，取决于 C_{FOD} 的电容值，如下列近似值：

$$C_{FOD} = 24 \times 10^{-6} \times t_{FOD} [F] \quad (1)$$

4 集成功能和保护电路

4.1. HVIC 内部结构

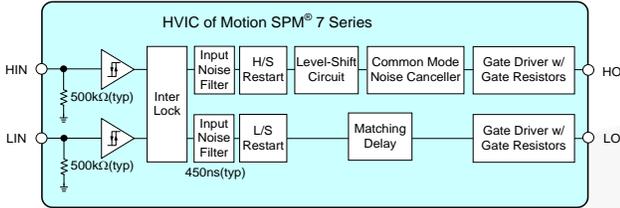


图 7. HVIC 内部框图

图 7 显示 Motion SPM 7 系列的 HVIC 内部结构框图。栅极信号输入引脚有内部 500 kΩ 下拉电阻。弱下拉电阻可减少待机功耗。若担心由于布局产生的噪声导致器件故障，则建议靠近模块输入引脚放置额外的下拉电阻，如 4.7 kΩ 电阻。也可使用 RC 滤波器而非下拉电阻，减少噪声的同时还能降低窄脉冲。请记住，该滤波器会产生某些 PWM 伏秒失真，因为开/关阈值电平在电源电压范围内非对称。

4.2. 输入信号电路 ($V_{IN(H)}$, $V_{IN(L)}$)

图 8 显示从 MCU 到 Motion SPM 7 系列的 PWM 输入接口电路示例。输入逻辑为高电平有效，并且由于内置下拉电阻为 500 kΩ，通常便不需要外部下拉电阻。

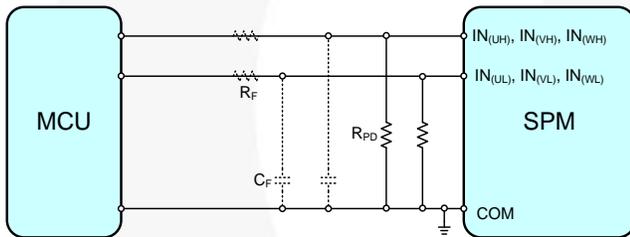


图 8. 推荐 MCU I/O 接口电路

输入引脚的最大额定电压见表 3。每个输入端的 RC 耦合（图 8 中以虚线表示）可能随具体应用中的 PWM 控制方案和 PCB 布局的接线阻抗而有所变化。

表 3. 输入引脚最大额定值

符号	项目	条件	额定值	单位
V_{DD}	控制电源电压	施加于 V_{DD} - COM 之间	20	V
V_{IN}	输入信号电压	施加于 $IN(xH) - COM$, $IN(xL) - COM$ 之间	$-0.3 \sim V_{DD} + 0.3$	V

Motion SPM 7 系列采用高电平有效输入逻辑。在电源启动或关断期间，这可消除控制电源和输入信号之间的时序限制。此外，各输入电路中内置了下拉电阻。因此，通常不需要外部下拉电阻，且外部元件数较少。HVIC 内的输入噪声滤波器可抑制短脉冲噪声，并防止 MOSFET 出现故障及产生过多开关损耗。此外，通过降低输入信号的开启和关断阈值电压（如表 4 所示），可直接连接至 3.3 V 类 MCU 或 DSP。

表 4. 输入阈值电压额定值
(在 $V_{DD}=15\text{ V}$, $T_J=25^\circ\text{C}$ 时)

符号	项目	条件	最小值	最大值	单位
V_{IH}	开启阈值电压	$IN(UH), IN(VH), IN(WH) - COM$		2.4	V
V_{IL}	关断阈值电压	$IN(UL), IN(VL), IN(WL) - COM$	0.8		V

如图 7 所示，输入信号端集成了 500 kΩ（典型值）下拉电阻。因此，在 MCU 输出和 Motion SPM® 输入之间使用外部滤波电阻时，应注意 SPM® 输入端的信号压降，以满足导通阈值电压要求。例如， $R=100\ \Omega$ 和 $C=1\ \text{nF}$ 可用于图 8 中的虚线部分。

4.3. 功能与控制电源电压

Motion SPM 7 系列的控制和栅极驱动电源通常由 15 V 单直流电源提供，该电源连接模块 V_{DD} 和 COM 引脚。若要正常工作，该电压应调节至 $15\text{ V} \pm 10\%$ ，且其电源电流应 $>260\ \mu\text{A}$ （仅限 SPM 产品）。0 描述各种控制电源电压下的 SPM 器件特性。控制电源应采用低阻抗电解电容和连接至引脚的高频去耦电容很好地滤波。

电源的高频噪声可能造成内部控制 IC 故障，并产生错误的故障信号。为了避免这一问题，电源最大纹波应 $\leq \pm 1\ \text{V}/\mu\text{s}$ 。此外，可能需要在控制电源两端连接一个 24 V/1 W 齐纳二极管，防止恶劣工作条件下浪涌的破坏作用。

尤为重要，所有控制电路和电源应参考模块的 COM 引脚，而非 N 电源引脚。通常，最好让公共参考 (COM) 端作为 PCB 板的地平面。

主控电源也应该连接自举电路，为高侧栅极驱动建立浮动电源。

当控制电源电压 (V_{DD} 和 V_{BS}) 降至低于欠压闭锁 (UVLO) 电平时，HVIC 关闭 MOSFET，同时忽略栅极控制输入信号。

表 5. 控制电压范围与器件的工作情况

控制电压范围	器件功能的工作情况
0 ~ 5 V	控制 IC 不工作。UVLO 和故障输出不工作。主 P-N 电源上的 dv/dt 噪声可能触发 MOSFET。
5 ~ 10 V	控制 IC 开始工作。由于设置了 UVLO，无论何种控制输入信号，MOSFET 栅极均会被拉低。
10 ~ 13.5 V	UVLO 清零。MOSFET 根据控制栅极输入而工作。驱动电压低于建议范围； $R_{DS(ON)}$ 和开关损耗高于正常情况。
13.5 ~ 16.5 V_{DD}	正常工作。推荐的工作条件。
16.5~20 V 用于 V_{DD} 16.5~20 V 用于 V_{BS}	MOSFET 依然工作。因为驱动电压高于建议范围，MOSFET 开关更快。可能增加系统噪声。并可能增加峰值短路电流。
超过 20 V	模块内的控制电路可能受损。

4.4. 欠压闭锁保护 (ULVO)

三相 HVIC 具有欠压闭锁功能，防止 MOSFET 在栅极驱动电压不足的情况下工作。这种保护的时序图如图 9 和图 10 所示。

- a1: 控制电源电压升高：电压达到 UV_{BSR} 之后，电路立刻开始工作。
- a2: 正常操作：MOSFET 启动并承载电流。
- a3: 欠压检测 (UV_{BSD})。
- a4: 无论控制输入条件为何，MOSFET 均关闭，但无故障输出信号。
- a5: 欠压闭锁被清除 (UV_{BSR})。
- a6: 正常操作：MOSFET 启动并承载电流。
- b1: 控制电源电压升高：电压上升到 UV_{DDR} 后，当施加下一个输入时，电路开启。
- b2: 正常操作：MOSFET 启动并承载电流。
- b3: 欠压检测 (UV_{DDD})。
- b4: 无论控制输入条件为何，MOSFET 均关闭，和故障输出信号变低。
- b5: 欠压闭锁被清除 (UV_{DDR})。
- b6: 正常操作：MOSFET 启动并承载电流。

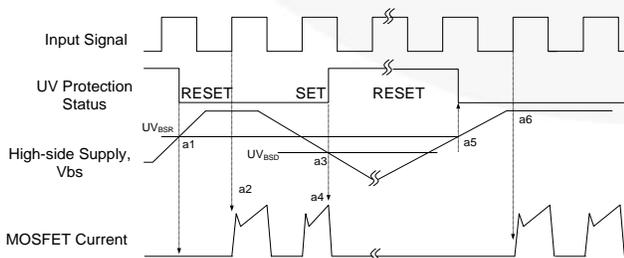


图 9. UVLO [高侧]时序图

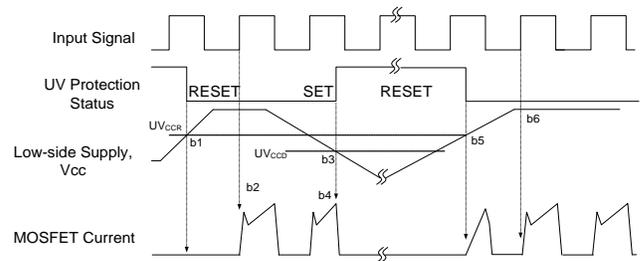


图 10. UVLO [低侧]时序图

4.5. 短路保护

4.5.1 短路保护时序

HVIC 有一个内置短路功能。IC 监控 CSC 引脚上的电压，如果此电压超过 $V_{SC(ref)}$ （在器件数据手册中指定），则故障信号置位，且六个 MOSFET 关闭。最大短路电流一般取决于栅极电压。较高栅极电压产生较大短路电流。为了防止这种潜在问题，一般将最大短路跳变电平设置为低于标称额定集电极电流的 1.7 倍。LVIC 短路保护时序图参见图 11（带外部取样电阻和 RC 连接）。

- c1: 正常操作：MOSFET 导通并加载电流
- c2: 短路电流检测（SC 触发器）。
- c3: 硬 MOSFET 栅极中断。
- c4: MOSFET 关断。
- c5: 故障输出定时器开始工作：故障输出信号的脉冲宽度通过外部电容 C_{FO} 设置。
- c6: 输入低：MOSFET 处于关断状态。
- c7: 输入高：MOSFET 处于“导通”状态，但在故障输出激活期间 MOSFET 不会导通。
- c8: MOSFET 处于关断状态。

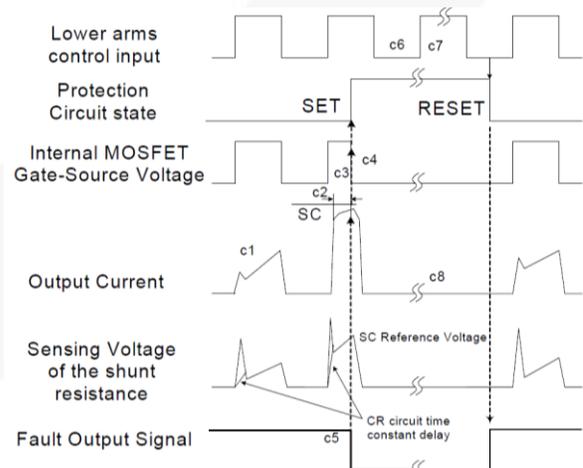


图 11. 短路保护时序图

4.5.2 选择电流感测取样电阻

图 12 显示 SC 保护电路示例，采用一个 1 取样电阻。直流母线的 N 端线路电流被检测出，保护性工作信号通过 RC 滤波器。如果电流超过 SC 参考电平，则六个 MOSFET 的所有栅极都关闭，并将 FO 故障信号传输至 CPU。由于 SC 保护是非重复性的，应当在发出 FO 故障信号后立即停止 MOSFET 操作。

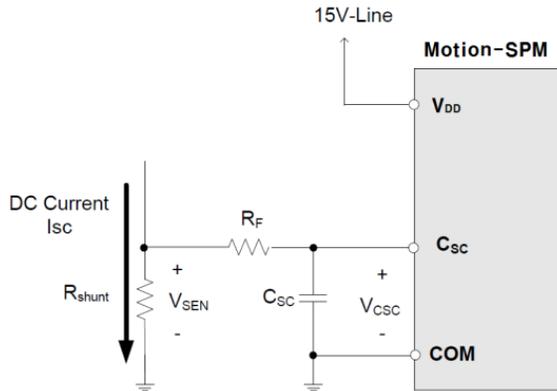


图 12. 短路保护电路带 1 分流电阻的示例

通过比较外部分流电压与 LVIC 中的参考 SC 跳变电压，在短路条件时触发内部保护电路。然后，驱动 IC 中断低侧 MOSFET 栅极来停止 MOSFET 操作。电流感测电阻值通过下列公式计算：

$$R_{SHUNT} = \frac{V_{SC(REF)}}{I_{SC}} \quad (2)$$

其中， $V_{SC(REF)}$ 是 HVIC 中的 SC 参考电压。

为了防止与短路电路故障相关的噪声，需要一个 RC 滤波器（参考上面的 R_F C_{SC} ）。RC 时间常数取决于噪声持续时间和 MOSFET 耐受能力。建议设在 $1.5 \sim 2 \mu s$ 范围内。

如果外部取样电阻压降超过 SC 保护电平，此电压通过 RC 滤波器应用至 C_{SC} 引脚。滤波器延迟时间 (t_1) 用于将 C_{SC} 引脚电压升高至参考 SC 保护电平。表 6 显示 SC 保护电平的规格。IC 有一个 550 ns 的内部延迟 (t_2)，包括内部滤波时间（一般是 400 ns）。

因此，从检测到 SC 跳变电流到 MOSFET 栅极关闭的总时间为：

$$T_{TOTAL} = t_1 + t_2 \quad (3)$$

表 6. SC 保护参考电平 $V_{SC(REF)}$

项目	最小值	典型值	最大值	单位
SC 跳变电平 $V_{SC(REF)}$	0.45	0.50	0.55	V

三取样电阻更为复杂，与一个取样电阻电路相比，需要考虑的因素更多。三取样电路因为可以感测单相电流而大受欢迎。该电路经济高效，而且电流感测性能良好。

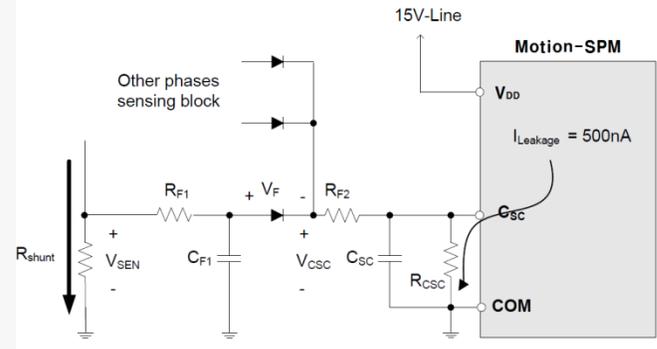


图 13. 短路保护电路带 3 取样电阻的示例

图 13 显示采用二极管进行短路检测的典型电路。在使用这一电路时应考虑更多因素。注意，因为 V_F 的功耗和温度依赖性，此电路不足以精确检测过电流。

短路感测信号延迟增加。增加了一个 $R_{F1} \times C_{F1}$ 时间常数延迟 (t_3)，因此，总延迟为：

$$T_{TOTAL} = t_1 + t_2 + t_3 \quad (4)$$

添加的二极管用于阻止来自 C_{SC} 引脚的 IC 泄漏电流（约为 500 nA）。如果将此电流施加到电容 C_{SC} 上， V_{CSC} 会升高至更高值，并导致 SPM 停止选通，即使在正常情况下。为了补偿此 SC 电流感测的电压的损失， R_{CSC} 必须与 C_{SC} 并联。 R_{CSC} 的建议值约为 47 k Ω 。

短路时，必须考虑将二极管压降设为短路保护参考电平。公式为：

$$V_{SEN} = V_{CSC} + V_F \quad (5)$$

5 关键参数设计指南

5.1. 热感测单元 (TSU)

功率器件的结温不应超过最大结温。即使数据表上指定的 T_{JMAX} 与实际 T_{JMAX} (电源设备受损) 存在差异, 也应确保结温低于 T_{JMAX} 。

热感测单元 (TSU) 利用基于晶体管 V_{be} 温度依赖性的技术; 温度升高 1°C , V_{be} 下降 2 mV 。

TSU 模拟电压输出反映 Motion SPM 7 系列产品中 HVIC 的温度。VTS 电压输出和 HVIC 温度之间的关系见图 14。它没有任何自我保护功能, 因此应根据应用要求正确使用。MOSFET 温度和 HVIC 温度之间存在延时, 因此, 在瞬态条件下, 当温度急剧上升时, 很难迅速做出响应, 如直通事件。尽管 TSU 有一定的限制, 还是能够强化系统可靠性。

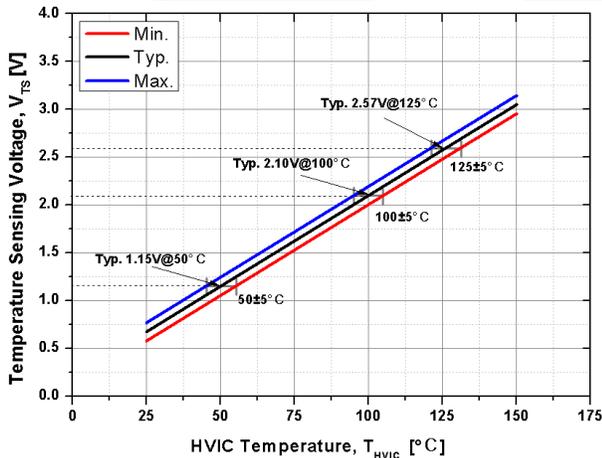


图 14. 温度与 V_{TS}

图 14 显示 V_{TS} 电压与 V 相 HVIC 温度之间的关系。可表述为:

$$V_{TS} = 0.019 \times T_{HVIC} + 0.2 \text{ [V]} \quad (6)$$

工艺变化导致的 V_{TS} 的最大变化为 $\pm 0.095\text{ V}$, 等效于 $\pm 5^{\circ}\text{C}$ 。无论温度如何变化, 该值都不变, 因为三条线斜率相等。若已知环境温度 (如通过系统中的 NTC), 则可测量 V_{TS} , 以便在电极开始工作前调解失调值。

随着温度进一步下降到 0°C 以下, V_{TS} 也随之线性下降, 直至达到零伏。若 HVIC 的温度上升到 150°C 以上——即高于最大工作温度, 则 V_{TS} 理论上会上升到 5.2 V , 直到内部齐纳二极管对其箝位。

图 15 显示 IC 内部 TSU 的等效电路图, 以及典型应用图。该输出电压通过内部齐纳二极管箝位至 5.2 V , 但如果 MCU 的模数转换器最大输入范围低于 5.2 V , 则应当在 A/D 输入引脚和 MCU 模拟地引脚之间连接一个外部齐纳二极管。可使用放大器改变模数转换器的电压输入范围, 以获得更佳的温度分辨率。建议在 V_{TS} 和 COM (接地) 之间添加一个 1000 pF 的陶瓷电容以改进 V_{TS} 稳定性。

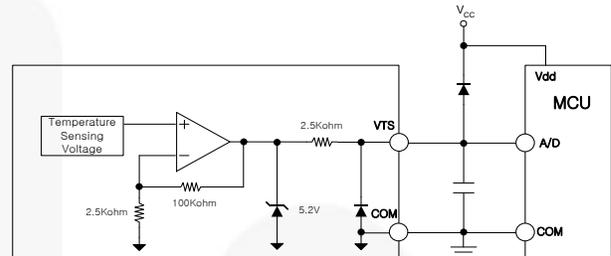


图 15. 内部电路图, TSU 接口电路

图 16 和图 17 显示 V_{TS} 引脚在 25°C 的源电流能力, 以及测试方法。 V_{TS} 电压随源电流升高而下降。因此, 连接 V_{TS} 引脚的负载应尽可能小, 以便保持精确的电压输出电平而无衰减。

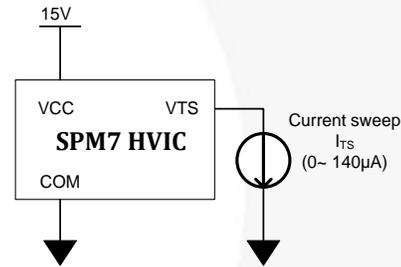


图 16. 测试方法

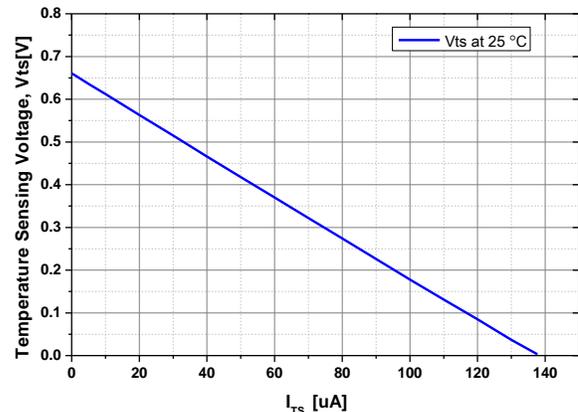


图 17. V_{TS} 的负载变化

图 18 显示代表 HVIC 的温度和其它测量温度之间在实际应用条件下关系的测试结果。采用特别工具包来测量真正的结温, 该温度与壳体温度和 P 引脚 (P_u , P_v , P_w) 温度近似。

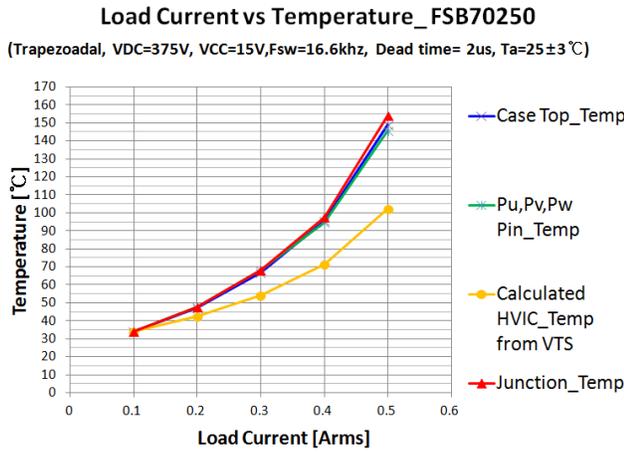


图 18. 负载电流与温度（无散热器）

MOSFET 结温与 HVIC 温度的差距随着相应的负载电流而逐渐增加。根据实验判断，可通过计算 HVIC 温度来估计 MOSFET 结温，如图 19 所示。但是，系统条件（如热损耗）可以改变曲线。

因此，有必要根据设定的应用条件进行资料记录。如图 18 所示，若没有连接外部散热器，则实际结温与测量的壳体温度或 P 引脚 (Pu, Pv, Pw) 温度相似。

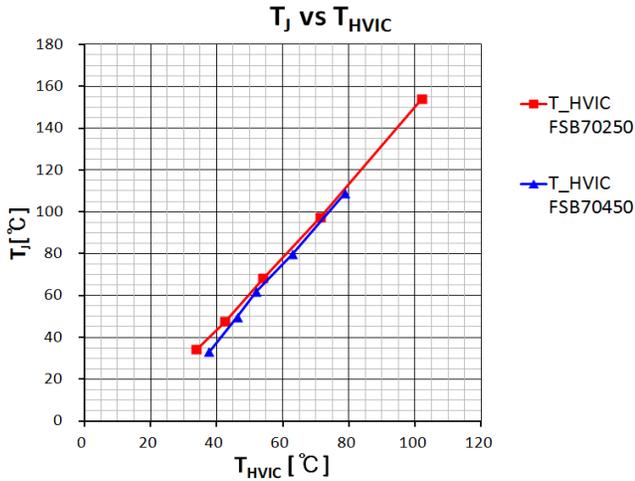


图 19. T_J 与 T_{HVIC}（无散热器）

图 20 是过温保护电路示例。带滞回的比较器用于生成低有源信号，微处理器可读取该信号。基于此信号，微处理器可禁用或使能 PWM 输出。作为示例，计算电阻值，以设置 100°C 时的阈值电平上限，以及 80°C 时的阈值电平下限，使比较器输出电压 V_O 与图 21 中的波形匹配。

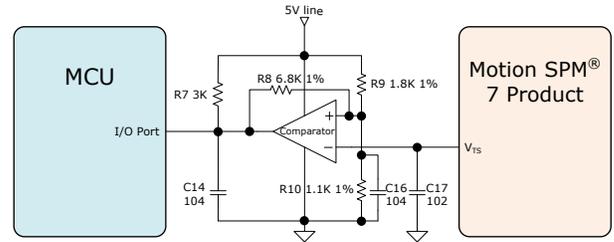


图 20. 过温保护示例采用 TSU（跳变电平）

当温度低于 80°C 时；比较器的集电极开路输出 V_O 应保持高电平。要使 V_O 在 100°C 时过渡到低电平，V_{REF} 应下降至 2.10 V 以下，V_{TS} 电压在 100°C。

$$\frac{1}{\frac{1}{R_9} + \frac{1}{R_7 + R_8}} = R_1' \frac{R_{10}}{R_1' + R_{10}} \times 5 = V_{ref} = 2.099V \quad (7)$$

当温度高于 100°C 时，V_O 应该保持低电平。要使 V_O 在 80°C 时过渡到高电平，V_{REF} 应高于 1.724 V，V_{TS} 电压在 80°C。

$$\frac{1}{\frac{1}{R_{10}} + \frac{1}{R_8}} = R_2' \frac{R_2'}{R_9 + R_2'} \times 5 = V_{ref} \geq 1.724V \quad (8)$$

两个公式中有四个变量，因此，需要设置这两个变量。R7, V_O 的上拉电阻，可以选择 3 kΩ。R2 可为 1.1 kΩ（考虑到 V_{REF} 低于电源电压的一半，本例中为 5 V），而 R9 必须大于 R10。

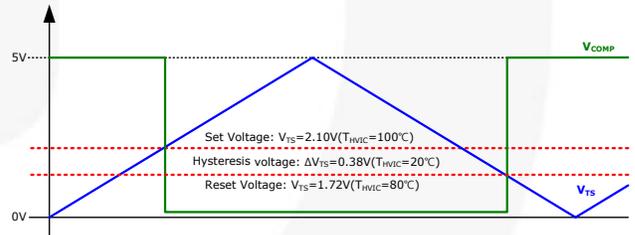


图 21. 比较器输出，滞后采用 TSU

5.2. 自举电路设计

5.2.1 自举电路的工作原理

V_{BS} 电压 (V_{B(U,V,W)} 和 V_{S(U,V,W)} 之间的压差)，为运动 SPM 7 系列中的 HVIC 提供电源。该电源范围必须是 13.5 V~16.5 V，以确保 HVIC 可完全驱动高侧 MOSFET。V_{BS} 的欠压闭锁保护确保当 V_{BS} 下降至特定电压以下，HVIC 不会驱动高侧 MOSFET。此功能防止 MOSFET 在高功耗模式下工作。

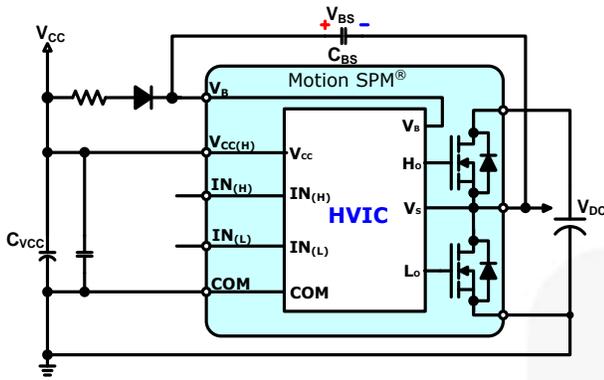


图 22. HVIC 电源 (V_{BS}) 的自举电路

V_{BS} 浮动电源可通过多种方式产生，包括图 22 中所示的自举法。该方法具有简洁和廉价的优点。但是，由于自举电容需要时间补充电荷，导致占空比和导通时间受到限制。自举电源由自举二极管、电阻、和电容、组成，如图 22 所示。

自举电路的电流路径如图 23 所示。如 V_S 下拉至地（通过低侧电源设备或负载），通过来自 V_{DD} 电源的自举二极管 (D_{BS}) 和电阻 (R_{BS}) 为自举电容 (C_{BS}) 充电。

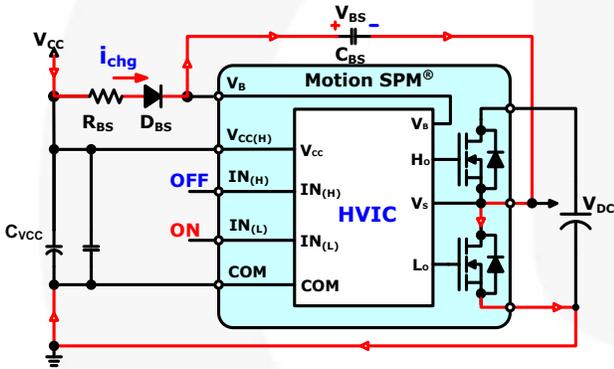


图 23. 自举电路充电路径

5.2.2 自举电容的初次充电

低侧 MOSFET 应有足够的导通时间，以便 PWM 开始正常工作前对自举电容完全充电。图 24 显示初始自举充电序列的示例。V_{DD} 创建后，V_{BS} 应利用低侧 MOSFET 导通来充电。PWM 信号通常由中断产生，定时器以基于开关载波频率的固定间隔触发该中断。因此，需要在不产生互补高侧 PWM 信号的情况下保持该结构。

V_{DD} 的电容应足够为 V_{BS} 的所有三相充满电容。V_{BS} 达到欠压闭锁复位电平之前，若开始正常的 PWM 工作，则高侧 MOSFET 不会在不产生任何故障信号的情况下进行相应的开关操作。在某些应用中，这可能导致电机启动失败。

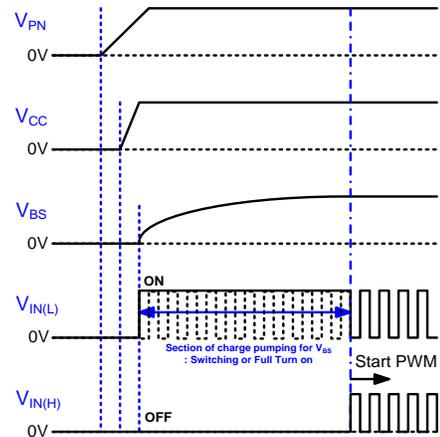


图 24. 自举电路初次充电时序

若三相同时充电，流经单个取样电阻的初始充电电流可能超过过流保护电平。因此，自举电容的初始充电时间应该各自独立，如图 25 所示。

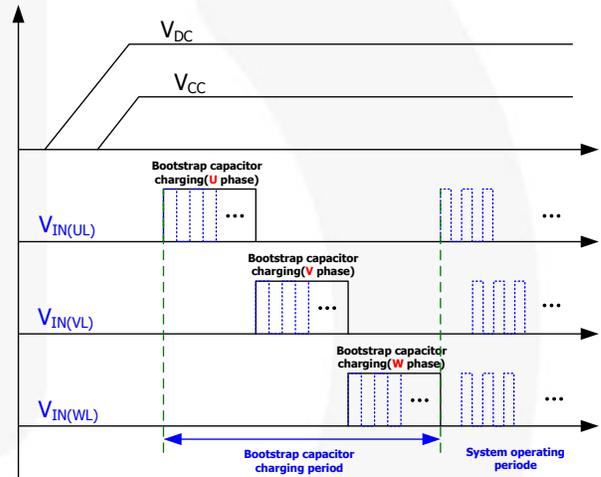


图 25. 建议的初始自举电容充电序列

需要足够长的低侧 MOSFET 导通时间才能为初始自举充电的自举电容完全充电。

在 Motion SPM®7 系列中，初始充电时间 (t_{charge}) 可通过下列公式计算：

$$t_{charge} = C_{BS} \times R_{BS} = \frac{1}{\delta} \times In \frac{V_{CC}}{V_{CCg} - V_{BS(min)} - V_F - V_{LS}} \quad (9)$$

其中：

- V_F: 自举二极管两端的正向压降；
- V_{BS} (最小值)：自举电容的最小值；
- V_{LS}: 低侧 MOSFET 或负载两端的压降；以及
- δ: PWM 的占空比。(0 - 1)。

5.2.3 自举电容的选型

Motion SPM[®]7 系列的自举电容可通过下列方式计算：

$$C_{BS} = \frac{Q_{BS}}{\Delta V_{BS}} \quad (10)$$

其中：

Q_{BS} = C_{BS} 的总充电量；

ΔV_{BS} = C_{BS} 的可允许压降（电压纹波）。

（自举电容所需的）总栅极充电 Q_{BS} 可通过计算：

$$Q_{BS} = Q_g + (I_{LK,D} + I_{LK,C} + I_{QBS}) \times t_{ON} + Q_{LS} \quad (11)$$

其中：

Q_g = 导通高端 MOSFET 的栅极充电；

$I_{LK,D}$ = 自举二极管漏电流；

$I_{LK,C}$ = 自举电容漏电流，如果并非电解电容则可忽略；

I_{QBS} = 栅极驱动 IC 的静态电流；

t_{ON} = 高侧 MOSFET 的最大导通脉冲宽度；以及

Q_{LS} = 每周期所需的电平转换电荷。

对于 FSB70325，最小 C_{BS} 计算如下：

$$C_{BS_min} = \frac{Q_{BS}}{\Delta V_{BS}} = \frac{Q_g + Q_{LS} + (I_{LK,D} + I_{LK,C} + I_{QBS}) \times t_{ON}}{\Delta V_{BS}} \quad (12)$$

$$= \frac{50nC + (100\mu A + 0 + 70\mu A) \times 200\mu s}{0.1V} = 0.84\mu F$$

→ 2 倍以上 (2X) → 2.2 μF

其中：

V_{DD} = 15 V；

自举二极管 = US1J；

$Q_g + Q_{LS}$ = 近似 50 nC（设计值）；

$I_{LK,D}$ = 100 μA （数据手册的最大值）；

$I_{LK,C}$ = 0（陶瓷电容）；

I_{QBS} = 70 μA （数据手册的最大值）；

t_{ON} = 200 μs （因系统而不同）；以及

ΔV_{BS} = 0.1 V（因系统而不同）。

建议 C_{BS} 一般是 C_{BS_min} 的 2 倍。

该电容值可根据开关频率、使用的电容类型和建议的 V_{BS} 电压（13.5~16.5 V，参见数据手册）而改变。上述结果是计算示例，可根据实际控制方法和元件的寿命进行相应改变。

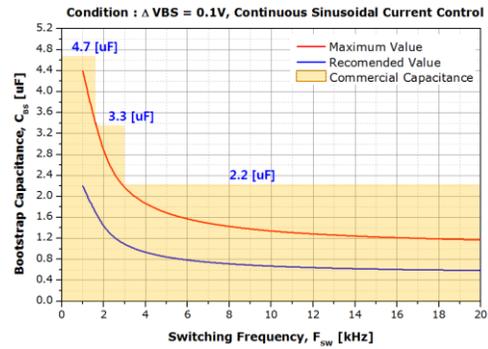


图 26. 自举电容的容值依赖开关频率变化

自举电容应始终置于尽量接近 SPM 引脚的位置。至少应使用一个本地去耦低 ESR 电容。例如，一个靠近 SPM 的独立陶瓷电容在使用电解电容作为自举电容时是必须的。即使自举电容不是陶瓷或钽电容，也应当足以用于本地去耦。

5.2.4 选择自举二极管

高侧 MOSFET 或体二极管导通时，自举二极管 (D_{BS}) 支持整个总线电压。建议使用耐受电压高于 600 V 的二极管。该二极管必须能够快速恢复（恢复时间 < 100 ns），这样才能使自举电容回馈至 V_{DD} 电源的电荷数量最少。同样，如果电容必须长时间储存电荷，高压反向泄漏电流很重要。

5.2.5 选择自举电阻

必须与自举二极管添加串联电阻， R_{BS} ，以减缓 dV_{BS}/dt ，此电阻决定为自举电容充电的时间。如果低侧 MOSFET 的最小导通脉冲宽度或高侧 MOSFET 的最小关断脉冲宽度为 t_O ，则自举电容必须在此期间充电 ΔV 。因此，自举电阻值的计算如下：

$$R_{BS} = \frac{(V_{CC} - V_{BS}) \times t_O}{C_{BS} \times \Delta V_{BS}} \quad (13)$$

自举电路的电流路径如图 27 所示。如 V_S 下拉至地（通过低侧电源设备或负载），自举电容， C_{BS} ，通过来自 V_{DD} 电源的自举二极管 D_{BS} 和电阻 R_{BS} 充电。

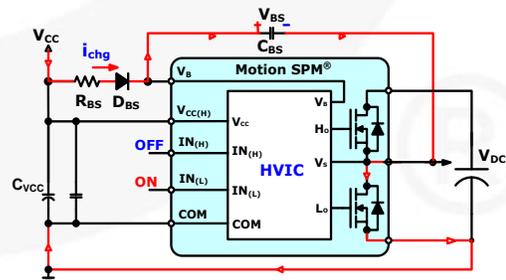


图 27. 在启动端的充电自举电容

5.3. 最小脉冲宽度

如图 28 所示，输入噪声滤波器（带 450 ns 时间常数）筛选了比时间常数更窄的脉冲。电平转换器和其他电路中的额外传播延迟以及栅极充电时间共同防止 Motion SPM 7 系列响应窄输入脉冲。

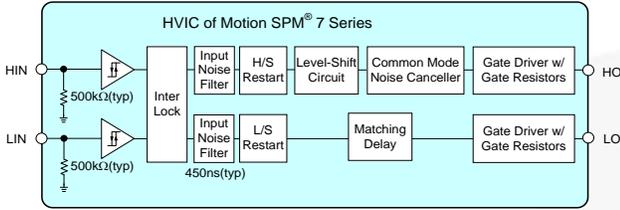


图 28. 信号输入引脚的内部结构

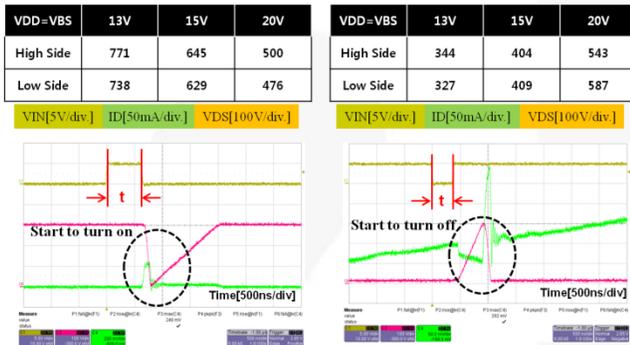


图 29. 短脉冲输入的测试结果

5.4. 互锁功能

在高和低侧输入（HIN 和 LIN）被同时置于高电平状态时，Motion SPM@7 系列产品的互锁功能可防止直通现象。

首个输入信号有防止直通的优先级。表 7 和图 31 显示了基于 SPM 的单引线框图（图 30）的互锁功能的特性。

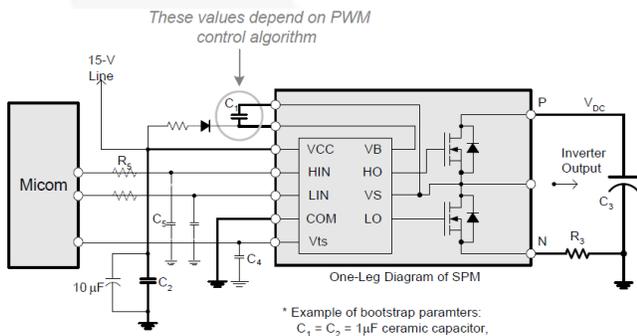


图 30. Motion SPM® 7 系列的单引线框图

表 7. 变频器输入的逻辑表

HIN	LIN	输出	状态
0	0	Z	2 个 MOSFET 关
0	1	0	低侧 MOSFET 开
1	0	V _{DC}	高侧 MOSFET 开
1	1	禁止	互锁（参见图 31）
打开	打开	Z	与 (0,0) 相同

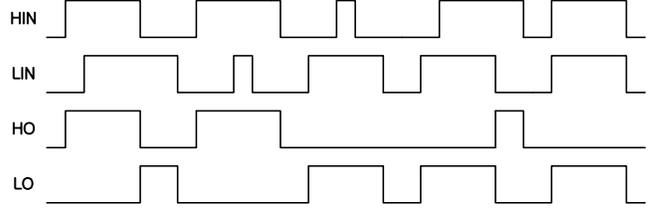


图 31. HVIC 输入和输出时序

5.5. 选择 CFOD

C_{FOD} 和 COM 引脚之间连接的外部电容决定故障输出持续时间 (t_{FOD})。t_{FOD} 可通过下列近似值公式计算：

$$t_{FOD} = C_{FOD} / (24 \times 10^{-6}) [s] \quad (14)$$

5.6. 短路测试

Motion SPM 7 系列具有 MOSFET，在发生短路情况时，比基于 IGBT 的模块更为坚固。图 32 是测量短路耐受时间的测试电路和测量时使用的术语定义。低侧 MOSFET 使用引线短路，并打开高侧器件。

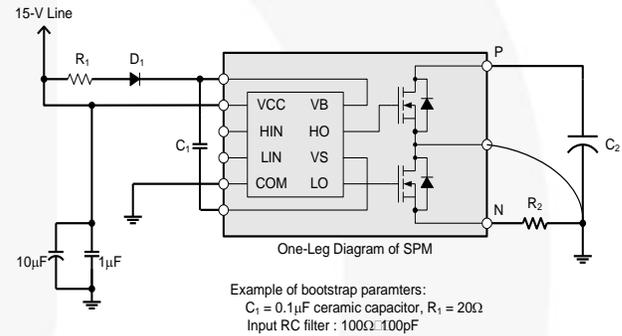
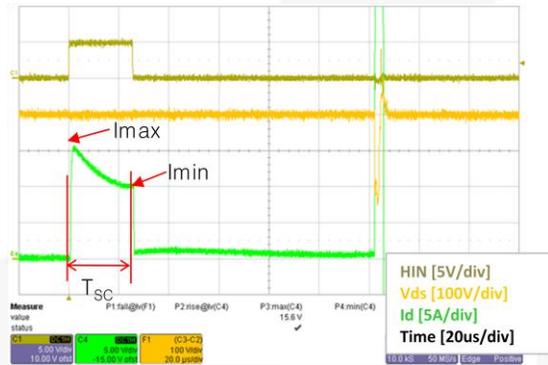


图 32. 短路耐受时间测试电路



T _J [°C]	V _{DC} [V]	V _{DD} [V]	I _{MAX} [A]	I _{MIN} [A]	T _{SC} [µs]
150.0	400.0	20.0	15.6	10.0	25.0

图 33. 在最坏情况下的 FSB70250 的 SCWT

图 33 是在短路条件 V_{DC}=400 V, V_{DD}=V_{BS}=20 V, T_C=T_J=150°C 时 FSB70250 的波形。即使在极端条件下，FSB70250 表明短路耐受时间 (t_{sc}) 比 IGBT 模块更长。

6 应用示例

6.1. 通用应用电路示例

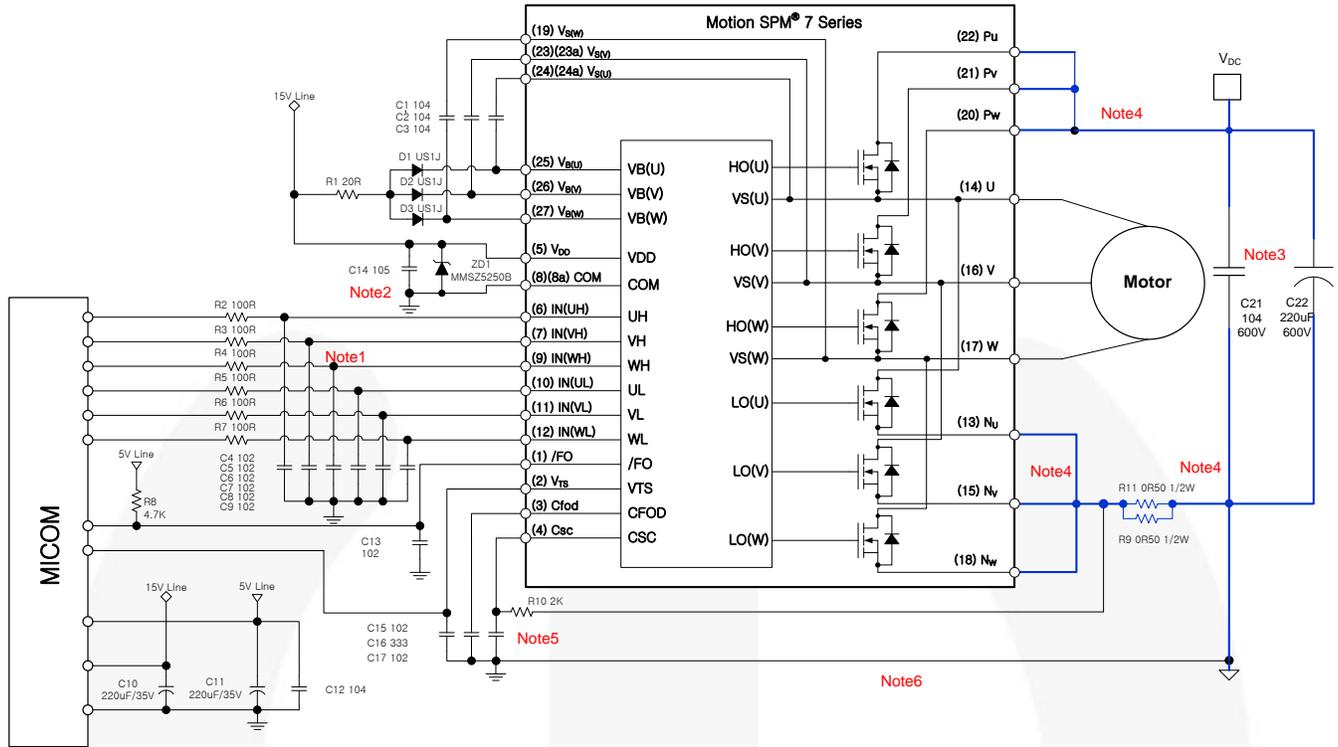


图 34. 应用电路示例

注意：

1. 微处理器和功率模块之间应采用短的走线。如有必要，可对栅极信号采用 RC 滤波器，抑制电源走线的耦合噪声，并消除极窄的脉冲。若要使输入信号兼容开启和关闭阈值电压，则必须选择 RC 值。请记住，此 RC 滤波器可能会改变 PWM 时序和伏秒结果。
2. 每个 HVIC 都需要有一个 1 μ F 陶瓷电容，靠近 V_{DD} 引脚放置，并且可能的话，靠近 Com 引脚，以便提供瞬时功率。10 μ F 电解电容可向模块提供稳定的 V_{DD} 电压。可并联一个齐纳二极管，确保 V_{DD} 不会超过浪涌事件的特定电压。
3. 应当在紧靠模块的 P 和取样电阻 R9 和 R11 接地端之间放置一个约 0.1~0.22 μ F 的高频非感性电容 C21。
4. 直流总线电容 C22 和模块之间作为主电源路径的 PCB 走线应尽可能短，以便尽可能减少寄生电感相关噪声。这些走线以蓝色表示。
5. 电流反馈走线应直接连接取样电阻（开尔文连接），以获得清晰、无失真信号。
6. 电源地和信号地需连接到同一点，防止电源噪声干扰控制信号。

6.2. 取样电阻的布线建议

外部电流感测电阻用于检测相位电流。取样电阻和 SPM 引脚之间较长的布线会导致大浪涌电压，可能损坏 IC，并使感测信号失真。若要降低布局电感，取样电阻和 SPM 引脚之间的布线应尽量短。取样电阻和功率模块引脚之间的寄生阻抗应低于 10 nH，即走线宽度为 3 mm，长度为 20 mm，厚度为 1 oz。

6.3. 缓冲电容

如图 35 所示，应谨慎布局缓冲电容，有效抑制浪涌电压。一般建议采用 0.1~0.22 μF 缓冲电容。若缓冲电容安装在位置 A，如图 35 所示，则由于电容和模块间走线的寄生阻抗，它无法有效抑制浪涌电压。若电容安装在位置 B，则会更有效地抑制浪涌，因为缓冲电容直接连接模块的电源引脚。然而，若单个取样电阻用于相位电流重建或过流保护，则取样电阻两端电压无法正确反映模块消耗的直流总线电流信息，由此导致电流反馈信号失真。“C”位置的浪涌抑制效果比位置“A”好，而且不会影响电流感测信号的精度。所以，一般选用位置“C”。

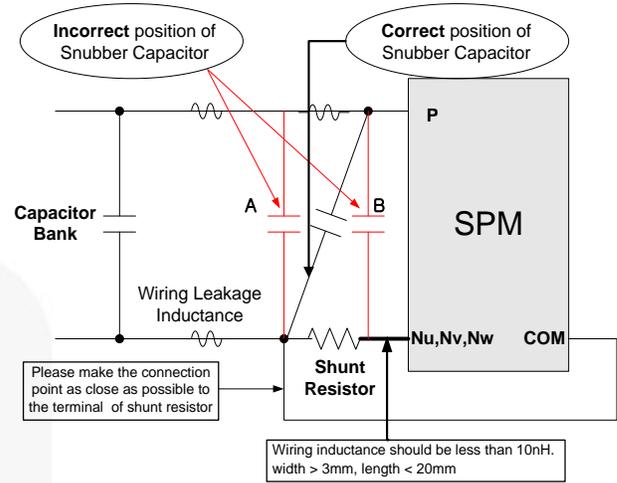


图 35. 取样电阻和缓冲电容的布线建议

6.4. PCB 布局指南

图 36 显示测试板的 PCB 布局。图 37 显示实际测试板。Motion SPM 7 系列的紧凑尺寸是克服这类设计中机械难题的关键。更多指南，请参见 [RD-356](#)。

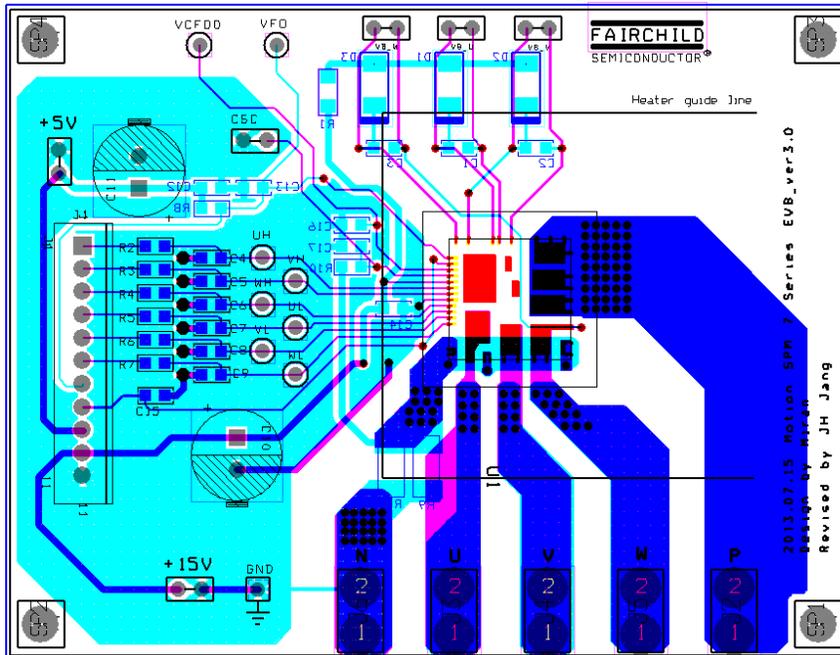


图 36. PCB 布局实例

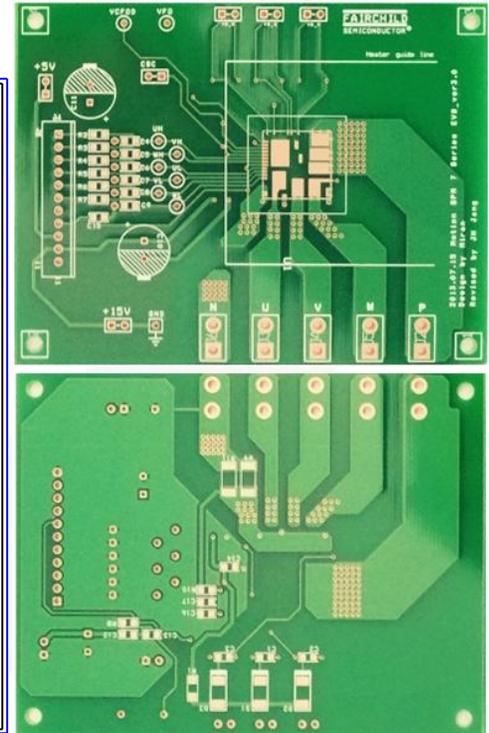


图 37. 测试板

6.5. 热性能

图 38 显示 Motion SPM 7 系列（散热片置于 PCB 底部）的热等效电路。即使没有散热片，PCB 也可充当散热片。在这种情况下， T_J 可通过下列方式计算：

$$T_J = P_D \times R_{\theta CB} + T_{CB} \tag{15}$$

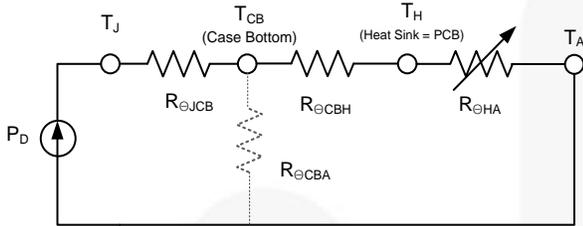


图 38. 底部带散热片的热等效电路

6.6. 热仿真

6.6.1 $R_{\theta JCB}$ 和 $R_{\theta JA}$ 的条件

为了研究 Motion SPM 7 系列的热特性，应该考虑变量条件。下列 $R_{\theta JCB}$ 和 $R_{\theta JA}$ 的仿真结果采用了测试板、焊接空隙和 PCB 模式等变量因素。

热测试板规格的一般性描述如表 8 所示。

表 8. 热测试板的规格

类别	热测试板规格
整体尺寸	114.3 * 76.2 * 1.6 mm ³
走线宽度	0.25 mm ± 10%，对于 ≥ 0.5 mm 引脚间距；引脚宽度，对于 < 0.5 mm 引脚间距
走线厚度	信号：2 oz (0.07 mm ± 20%)，功率/接地：1 oz (0.035 mm +0/-20%)
埋地平面尺寸	74 x 74 mm ²
走线间距 (间隙)	2.54 mm
扇出走线长度	最小值 25 mm
评论	PKG 长度 < 27 mm

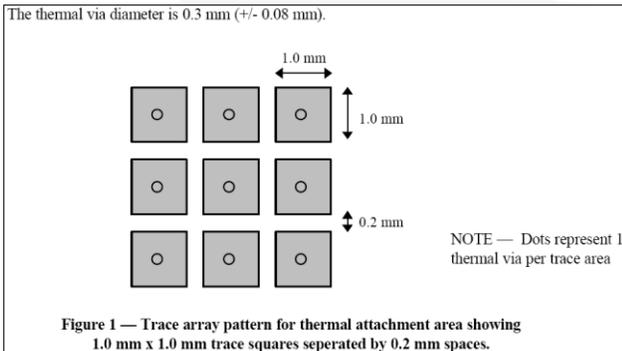


图 39. 热附件的走线阵列模式



图 40. 走线的垂直结构

6.6.2 $R_{\theta JCB}$ 仿真

$R_{\theta JCB}$ 的分析模式和临界条件：

- 三维模式、稳态分析
- 流、热传递和辐射解决方案
- 简化模式
- 基于 Mil Std 883C 的方案 1012；微电子设备的特性

图 41 显示 $R_{\theta JCB}$ 在理想条件下无限冷却时的建模。

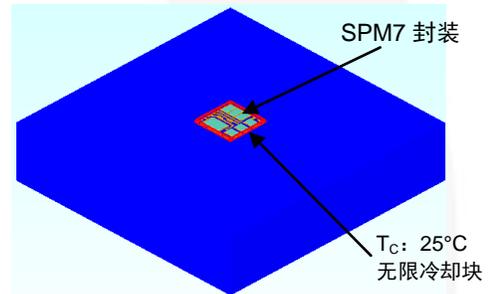


图 41. $R_{\theta JCB}$

表 9 和表 10 建模了显示仿真分析结果。焊接空隙部分是芯片尺寸的 0 ~ 20%。

表 9. 1 芯片放热时的焊接空隙与 $R_{\theta JCB}$

焊接空隙	1 芯片放热时的 $R_{\theta JCB}$ [°C/W]		
	低侧	高侧	HVIC
无空隙	1.073	1.073	0.386
2%	1.225	1.224	0.513
4%	1.358	1.354	0.617
6%	1.476	1.475	0.704
8%	1.596	1.592	0.804
10%	1.722	1.732	0.895
12%	1.826	1.824	0.979
14%	1.956	1.964	1.052
16%	2.044	2.036	1.149
18%	2.182	2.180	1.225
20%	2.316	2.312	

表 10. 在总计芯片放热时的焊接空隙与 $R_{\theta JCB}$

焊接空隙	$R_{\theta JCB}$ (总计芯片放热 [$^{\circ}C/W$])		
	低侧	高侧:	HVIC
无空隙	1.073	1.074	0.386
2%	1.225	1.226	0.513
4%	1.359	1.354	0.617
6%	1.476	1.477	0.702
8%	1.596	1.594	0.801
10%	1.722	1.736	0.895
12%	1.828	1.830	0.977
14%	1.958	1.970	1.049
16%	2.046	2.040	1.145
18%	2.184	2.184	1.220
20%	2.318	2.318	1.307

- 简化模式
- 基于 JEDEC 51-2、集成电路热测试方法环境条件 - 自然对流（静止空气）
- 多个热测试板选择：
 - 1s0p（一个信号层和零功率层），带铜平面（最小值和每个 MOSFET 74mm² 焊盘布局, JESD51-3）
 - 1s2p（一个信号层和两个功率层）带铜平面（每个 MOSFET, JESD51-7 的最小值和 74mm² 焊盘布局）

图 43 和图 44 显示热测试板的尺寸。

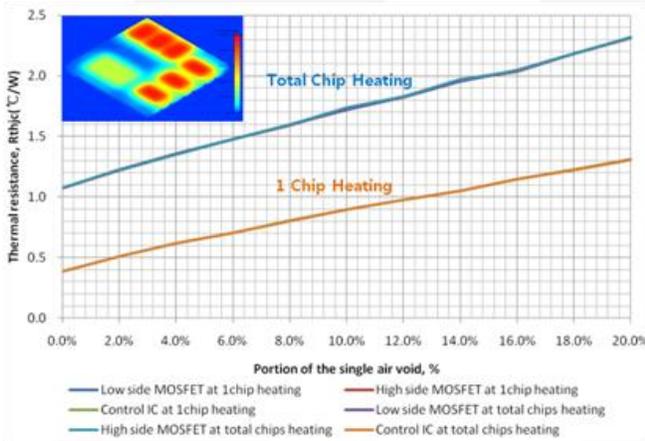


图 42. 焊接空隙与 $R_{\theta JCB}$

6.6.3 $R_{\theta JA}$ 仿真

SPM7 安装于在 JEDEC 中指定的 PCB 上，以模拟 $R_{\theta JA}$ 。 $R_{\theta JA}$ 的分析模式和临界条件是：

- 三维模式、稳态分析
- 流、热传递和辐射解决方案

表 11. 焊接空隙与 $R_{\theta JA}$ (1s0p PCB)

焊接空隙	$R_{\theta JA}$ (1s0p PCB, 带最小 Cu 走线布局, 总计芯片放热 (壳体 1) [$^{\circ}C/W$])			$R_{\theta JA}$ (1s0p PCB, 带用于 MOSFET 的 74 mm ² Cu 走线布局, 总计芯片放热 (壳体 2) [$^{\circ}C/W$])		
	低侧	高侧	HVIC	低侧	高侧	HVIC
无空隙	253.1	281.5	1441.7	183.9	199.0	1423.7
4%	253.1	281.7	1441.6	183.9	199.0	1423.7
10%	253.2	282.1	1441.6	183.9	199.3	1423.7
14%	253.4	282.3	1441.6	184.1	199.6	1423.6
20%	253.7	282.5	1441.6	184.4	199.8	1423.6

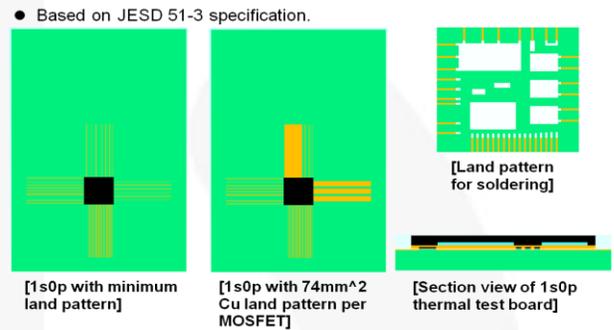


图 43. 热测试板 (JESD51-3)

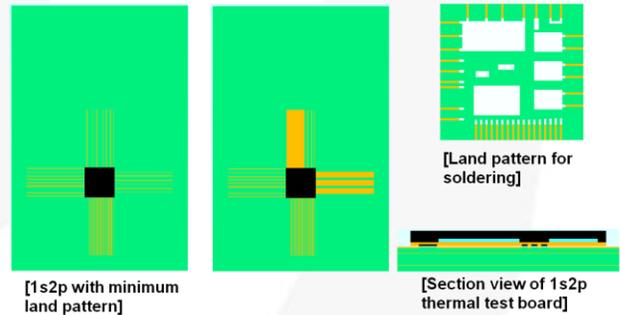


图 44. 热测试板 (JESD51-7)

表 12. 焊接空隙与 $R_{\theta JA}$ (1s2p PCB)

焊接空隙	$R_{\theta JA}$ (1s2p PCB, 带最小铜走线布局, 总计芯片放热 (壳体 3) [$^{\circ}C/W$])			$R_{\theta JA}$ (1s2p PCB, 带用于 MOSFET 的 74 mm ² 铜走线布局, 总计芯片放热 (壳体 4) [$^{\circ}C/W$])		
	低侧	高侧	HVIC	低侧	高侧	HVIC
无空隙	112.0	118.6	1390.8	92.8	96.8	1549.6
4%	112.3	118.8	1390.8	92.8	96.8	1549.6
10%	112.6	119.2	1390.8	93.2	97.1	1549.6
14%	112.8	119.4	1390.8	93.4	97.3	1549.6
20%	113.1	119.6	1390.8	93.7	97.5	1549.6

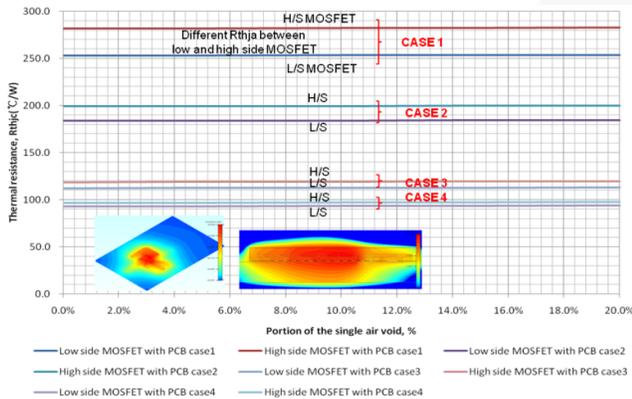


图 45. 焊接空隙与 $R_{\theta JA}$

如仿真结果所示，环氧树脂空隙似乎不是 SPM 7 系列热性能的重要危险因素。在仿真测试中，因环氧树脂焊接空隙造成的 $R_{\theta JA}$ 增加部分比总 $R_{\theta JA}$ 值小。在实际评估中，焊接空隙观察效果如图 45 所示。

另外，观察到窄铜布局宽度导致 $R_{\theta JA}$ 增加。高侧和低侧 MOSFET 之间的 $R_{\theta JA}$ 差异被吸收。

6.7. 评估测试

评估测试的条件如下：

- $V_{DC} = 300 V, V_{DD} = V_{BS} = 15 V, f_{SW} = 16.6 kHz$
- PWM 方法: SVPWM
- 输出电流 = 0.3/0.4/0.5 Arms
- 无散热器
- 测试板: FR4, 2 层, 1 oz & 2 oz.

图 46 和图 47 显示测试板布局。

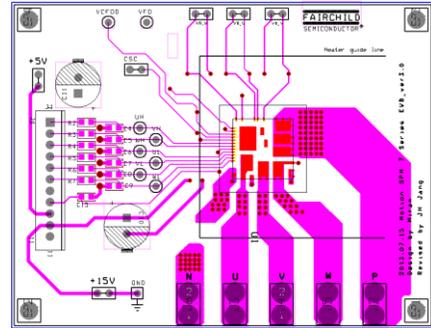


图 46. 测试板的上端

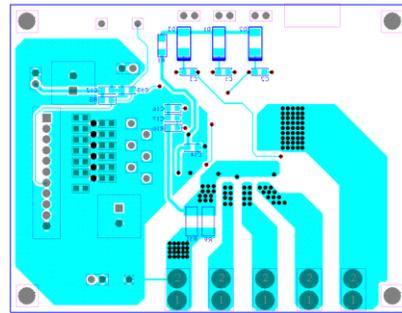


图 47. 测试板的底端

图 48 显示评估测试的测试基准。

壳体上端的温度通过红外线摄像机测量以评估铜厚度和焊接空隙的影响。

如表 13 所示，增加铜布局厚度可降低壳体温度，因为可以减少热阻。

如表 14 所示，增加焊接空隙可以小幅度增加壳体温度。

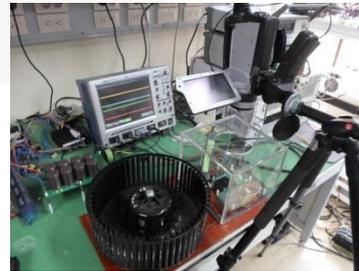
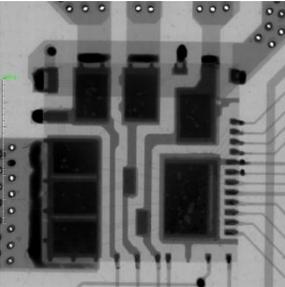
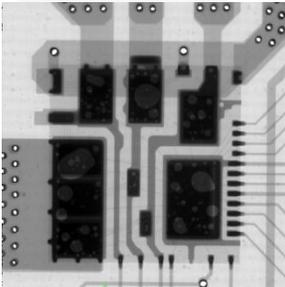
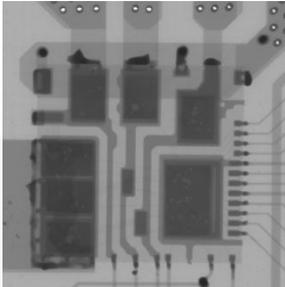
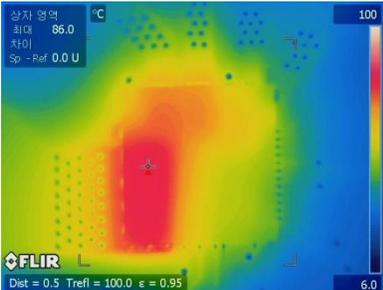
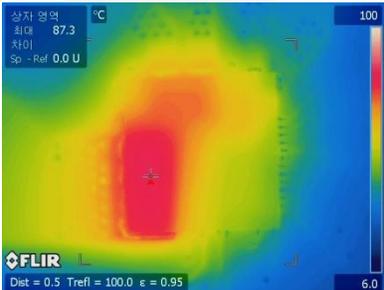
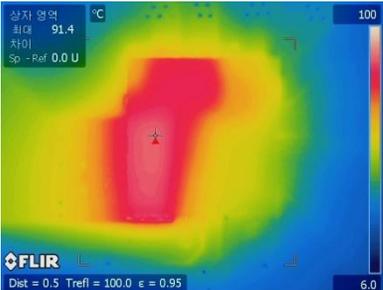


图 48. 测试基准

表 13. Cu 厚度影响

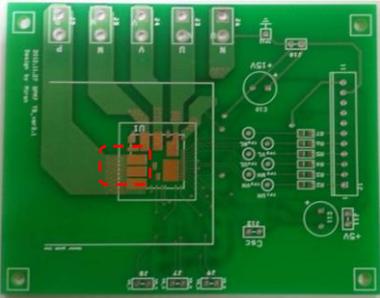
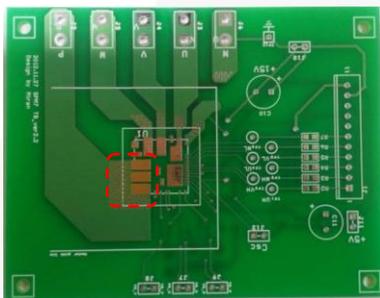
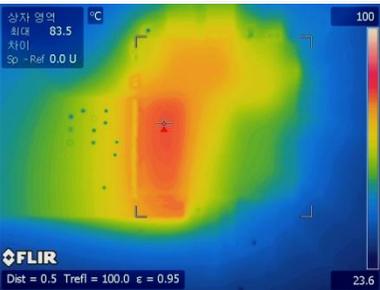
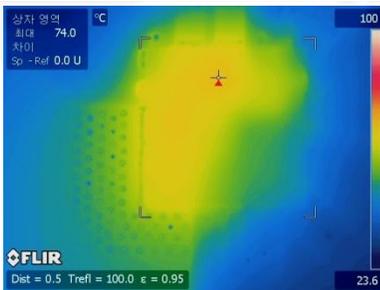
铜厚度	0.3 Arms	0.4 Arms	0.5 Arms
1 oz	69.2°C	91.5°C	
2 oz	58.8°C	75.3°C	100°C

表 14. 焊接空隙影响 ($I_{rms} = 400 \text{ mA}$, 1 oz, $T_A=21^\circ\text{C}$ 时)

小空隙 (<15%)	大空隙 (15~35%)	最坏情形 (>90%)
86°C	87.3°C	91.4°C
		
		

如表 15 所示，增加 P（正直流总线）铜布局面积可降低壳体温度，因为减少了热阻。

表 15. 布局宽度影响 ($I_{rms} = 400 \text{ mA}$, 1 oz, $T_A=21^\circ\text{C}$ 时)

窄宽度 (10 mm)	宽宽度 (20 mm)
83.5°C	74°C
	
	

6.8. 系统性能

为了比较 Motion SPM 7 系列与竞争对手的产品，我们使用一个空调内机的风扇电机进行了对比测试。

图 49 表示单个功率器件的功耗，如 MOSFET 或 IGBT。与竞争产品相比，在相同的工作条件下，FSB70550 显示最低的传导损耗和开关损耗。较低的功率损耗意味着更佳的系统节能。

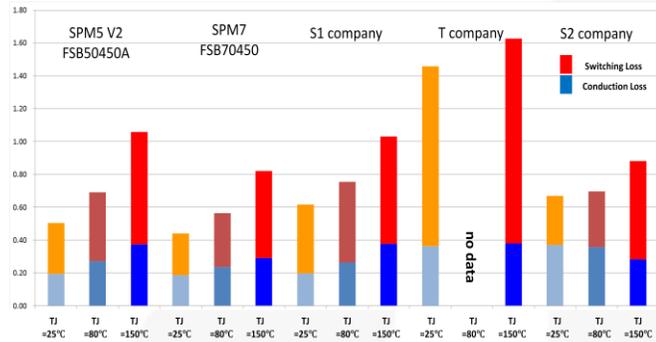


图 49. Single MOSFET/IGBT 功率损耗比较
(仿真条件: $V_{DC}=300\text{ V}$, $V_{DD}=15\text{ V}$, $f_{SW}=16.6\text{ kHz}$, SVPWM, $M_1=0.8$, $PF=0.9$, $I_o=500\text{ mArms}$)

图 50 显示测试基准设置和外壳温度的对比结果。与竞争部件相比，在相同工作条件下，FSB70550 显示了卓越的热性能。

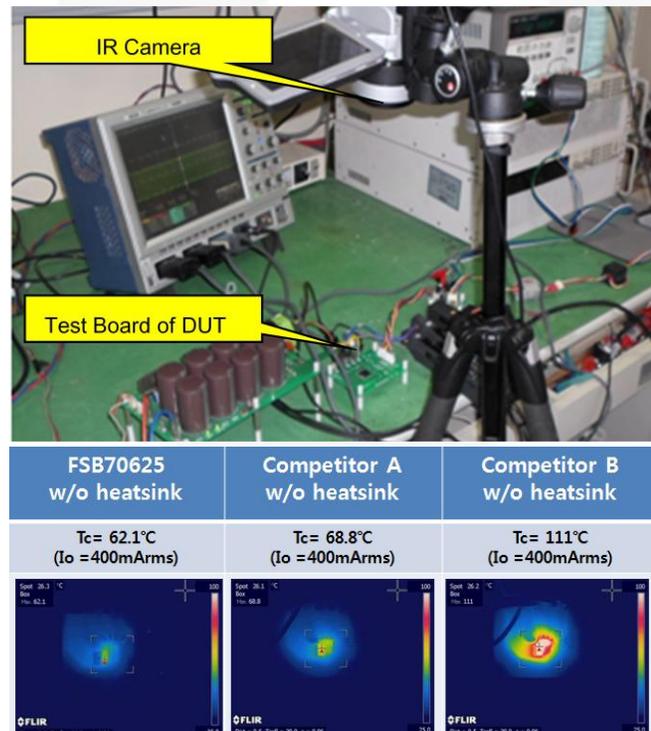


图 50. Motion SPM 7 系列和竞争产品的外壳温度对比 (测试条件: $V_{DC} = 150\text{ V}$, $V_{DD} = 15\text{ V}$, $f_{SW} = 20\text{ kHz}$, PWM Method = SVPWM, $DT=2\text{ }\mu\text{s}$, 伺服电机)

7 封装和安装指南

7.1. 装运规范

使用半导体时，因不当装运而对设备造成的热和/或机械应力可能导致电气特性和/或可靠性的大幅降低。

7.1.1 搬运

小心搬运器件和包装材料。为避免器件损坏，不要投掷器件。在运送过程中，确保器件不受机械冲击和振动。防止器件受潮，潮气会对封装造成负面影响（消除抗静电剂的功效）。请将器件置于导电托盘上。当搬运器件时，手持包装，切勿接触引脚，特别是栅极端子。按照正确方向放置包装箱。颠倒放置，倾斜或者施加不均匀的压力，都可能导致电极端子变形或树脂外壳损坏。投掷或者下抛包装箱很可能破坏器件。包装箱受潮可能造成器件在操作中故障。在雨天或雪天搬运时，注意不要淋湿包装箱。

7.1.2 存储

器件存储时，不能暴露在潮气或阳光下。（在雨天或雪天时请特别谨慎）。

放置器件包装箱时，正面朝上。垂直堆放包装箱。切勿将包装箱侧放。

贮藏地方的温度控制在 5°C 至 35°C ，湿度控制在 40% 至 75%。

切勿存储在含有害（尤其是腐蚀性的）气体，或有灰尘的环境中。

确保贮藏地方保持恒温。温度的迅速改变会使器件受潮，导致引脚氧化或腐蚀，否则会导致引脚可焊性下降。

重新包装器件时，请使用防静电的箱子。不用的器件空置时间不能超过一个月。

器件存储时，切勿对其施加外部压力或负荷。

7.1.3 环境

注意，产品从防潮包装箱取出来之后，存在受潮的风险。

随着作业环境中湿度的下降，由于摩擦，人体和其它绝缘体将带有静电电荷。推荐工作环境的湿度控制在 40% 至 60% 之间。

确保工作区域内所有的设备、夹具和工具全部接地。

请在工作区域地面上使用导电垫，或采取其它适当措施，以便地表面接地，防止静电。

工作台表面覆盖一层导电垫，并且接地，以分散桌面的静电。工作台表面不能是低电阻的金属材料，否则当被充电的器件接触桌面时，会引起快速静电放电。

确保工作椅子有一层抗静电纺织品覆盖，并且通过接地链连接到地上。

在贮藏架的表面安装抗静电垫。

为了器件运输和暂时贮藏，须使用由抗静电材料或能够分流静电的材料制成的容器，以分散静电。

确保与器件包装箱接触的手推车表面由能够传导静电的材料制成，并且通过接地链连接到地表面。

操作员必须穿抗静电的衣服和能导电的鞋子（或腿带或脚带）。

操作员必须戴上通过约 1 MΩ 的电阻器连接到地的手腕带。

若使用的镊子可能接触到器件的接线端，请使用抗静电的镊子，避免使用金属镊子。如果被充电的器件接触这样低电阻工具，会发生迅速放电。当使用真空镊子时，请使用连接到专门地、能导电的夹具夹在镊子的顶部，以防止静电。

存储已安装器件的电路板时，请使用木板容器或袋子来防止静态充电。为了防止摩擦产生静电/放电，请分离放置，不要直接叠放。

保证带入静电控制区的物品（例如夹板）由防静电材料制造。

为了预防身体与器件直接接触，确保穿戴防静电手指套或手套。

7.1.4 电击（触电）

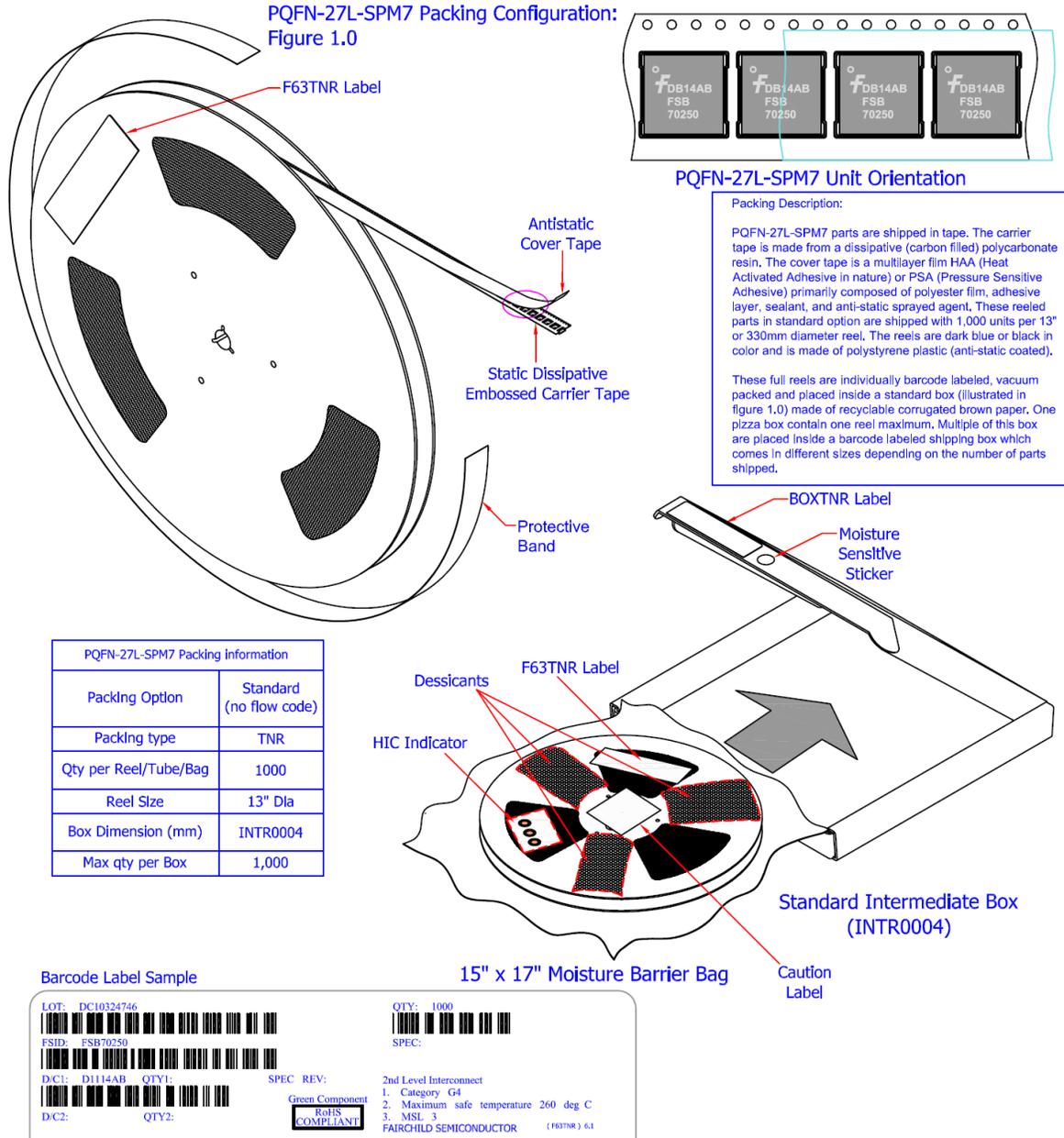
正在进行电气特性测量的器件会引起电击（触电）的危险。切勿接触这些器件，除非测量设备处于断电状态。

7.1.5 电路板涂覆

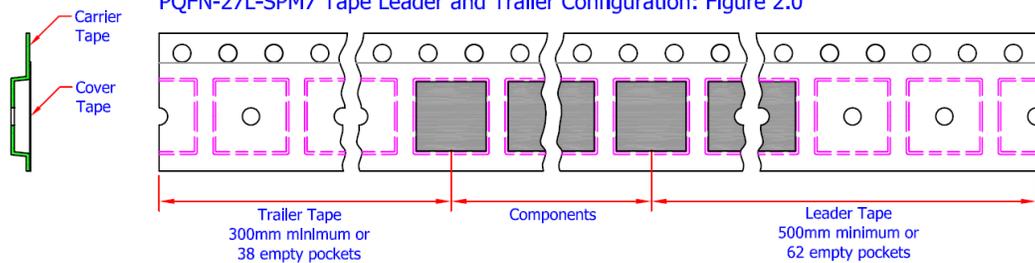
在要求高可靠性的设备中或在极端环境（存在湿气、腐蚀性气体或灰尘）下使用器件时，应对电路板做涂覆保护。然而，在涂覆电路板之前，您必须小心地检查压力影响和可能带来的污染。根据经验，在大多数情况下，有很多不同类型的涂面树脂可供选择。但是，因为安装器件的电路板的用途多种多样，电路板的因素，如板大小，板厚度也不同，器件的相互影响等也不同，预测半导体将要承受的热应力和机械应力实际上是不可能的。

8 装箱规格

Motion SPM 7 系列以卷带形式装箱。有关详细信息可参考图 51。



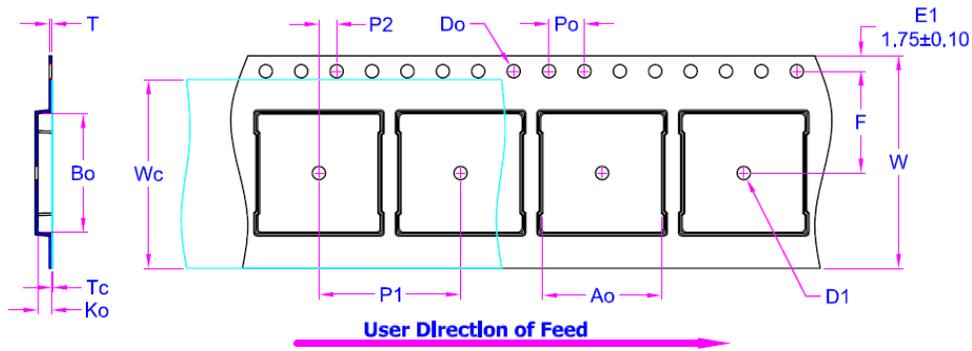
PQFN-27L-SPM7 Tape Leader and Trailer Configuration: Figure 2.0



NOTES:

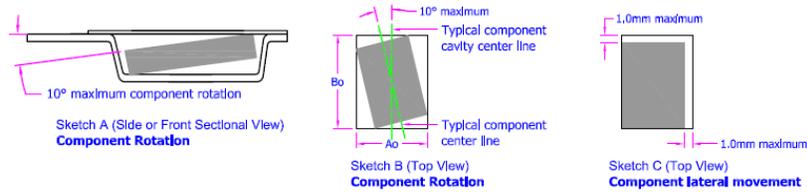
- A. ALL DIMENSIONS ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED
- B. DRAWING FILENAME: PKG-PQFN27AREV1

PQFN-27L-SPM7 Embossed Carrier Tape Configuration: Figure 3.0

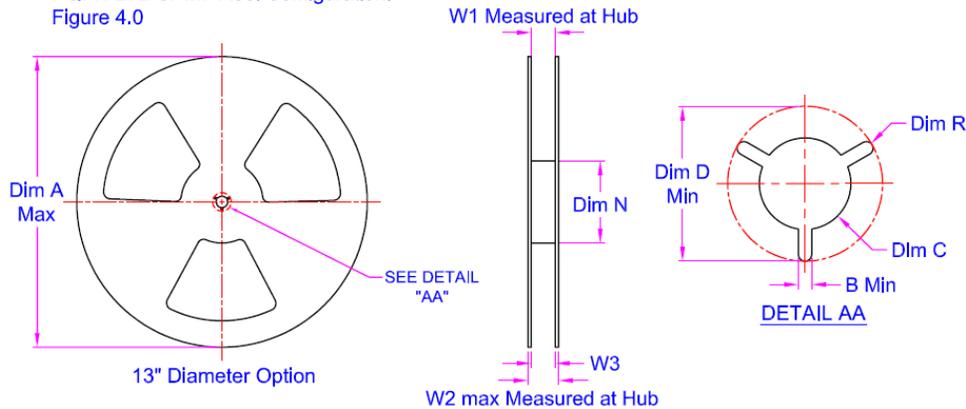


Dimensions are in millimeters															
Pkg type	Ao	Bo	W	Do	D1	E1	F	P1	P2	Po	Ko	K1	T	Wc	Tc
PQFN-27L-SPM7	13.40 ±0.10	13.40 ±0.10	24.00 +0.20 -0.10	1.50 +0.10 -0.00	1.50 Min	1.75 ±0.10	11.50 ±0.10	16.00 ±0.10	2.00 ±0.10	4.00 ±0.10	1.60 ±0.10	2.70 ±0.10	0.30 ±0.05	21.30 ±0.10	0.05 ±0.01

Notes: Ao, Bo, and Ko dimensions are determined with respect to the EIA/Jedec RS-481 rotational and lateral movement requirements (see sketches A, B, and C). Camber requirement is also compliant to above mentioned standards.



PQFN-27L-SPM7 Reel Configuration: Figure 4.0



Dimensions are in millimeters										
Tape Size	Reel Option	Dim A	Dim B	Dim C	Dim D	Dim N	Dim R	Dim W1	Dim W2	Dim W3 (LSL-USL)
24mm	13" Dia	330	2.0	13+0.5/-0.2	20.8	100	0.5B	24.4+2/-0	28.44	23.9-27.4

NOTES:

- A. ALL DIMENSION ARE IN MILLIMETERS UNLESS OTHERWISE SPECIFIED
- B. DRAWING FILE NAME: PKG-PQFN27AREV2
- C. PLASTIC REEL W1 DIMENSION CONTROL LIMIT OF; 8MM REEL = ±1.0MM AND 12MM REEL AND ABOVE = ±1.5MM

图 51. 装箱信息

封装图纸作为一项服务，提供给考虑飞兆半导体元件的客户。具体参数可能会有变化，且不会做出相应通知。请注意图纸上的版本和/或日期，并联系飞兆半导体代表核实或获得最新版本。封装规格并不扩大飞兆公司全球范围内的条款与条件，尤其是其中涉及飞兆公司产品保修的部分。

随时访问飞兆半导体在线封装网页，可以获取最新的封装图纸：

<http://www.fairchildsemi.com/dwg/PQ/PQFN27A.pdf>

如需目前的封装容器规格，请访问飞兆在线封装网页：

http://www.fairchildsemi.com/packing_dwg/PKG-PQFN27A.pdf

9 相关资源

[AN-9078 — Motion SPM® 7 系列表面贴装的指南](#)

[RD-356 — Fairchild Motion SPM® 7 系列参考设计](#)

[FSB70325 — Motion SPM® 7 系列](#)

[FSB70625 — Motion SPM® 7 系列](#)

[FSB70250 — Motion SPM® 7 系列](#)

[FSB70450 — Motion SPM® 7 系列](#)

[FSB70550 — Motion SPM® 7 系列](#)

[SPM® 模块设计指南](#)

[运动控制设计工具](#)

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com
Order Literature: <http://www.onsemi.com/orderlit>
For additional information, please contact your local
Sales Representative