Is Now Part of

ON Semiconductor®

To learn more about ON Semiconductor, please visit our website at
www.onsemi.com

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

AN-6300

FAN6300 / FAN6300A / FAN6300H
高度集成的准谐振PWM控制器

摘要

本应用指南介绍使用准谐振PWM控制器的功率转换设计详细方法，相比传统采用固定开关频率的硬开关转换器，该设计具有更高的效率、更佳的EMI性能。本应用指南中根据设计指南设计的具有详细参数的案例，可以演示控制器性能。

引言

高度集成的FAN6300/A/H PWM控制器的一些特色可以增强反激式转换器性能。FAN6300/A应用于最大工作频率低于100kHz的准谐振反激式转换器，而FAN6300H适合190kHz左右的高频操作。内置的高压(HV)启动电路可提供更大的启动电流，以减少控制器的启动时间。当VDD电压超过工作阈值电压，HV启动功能就会立即断开以降低功耗。内部谷底电压检测器可确保功率系统在宽范围线路电压下能够以准谐振状态运行，减少开关损耗以最大限度降低功率MOSFET漏极上的开关电压。

为最大限度地降低待机功耗和提高轻载效率，该器件采用了专有的绿色模式功能，提供关断时间调制以减小开关频率，并扩大谷底电压切换范围，以最大限度地降低开关电压。

FAN6300/A/H控制器提供多种保护功能。逐脉冲电流限制功能可确保系统具有固定的峰值电流限度，即使发生短路亦然。一旦反馈环路中出现开路故障，内部保护电路便会立即终止PWM输出。此外，只要V_{DD}降低到关断阈值电压以下，该控制器也会禁用PWM输出。栅极输出被钳制在18V以保护功率MOSFET在栅极-源极出现高压时不被损坏。而最小t_{OFF}时间限制能防止系统频率过高。如果DET引脚达到OVP条件，或者内部OTP被触发，功率系统将进入锁死模式，直到交流电源断开为止。

© 2009 飞兆半导体公司

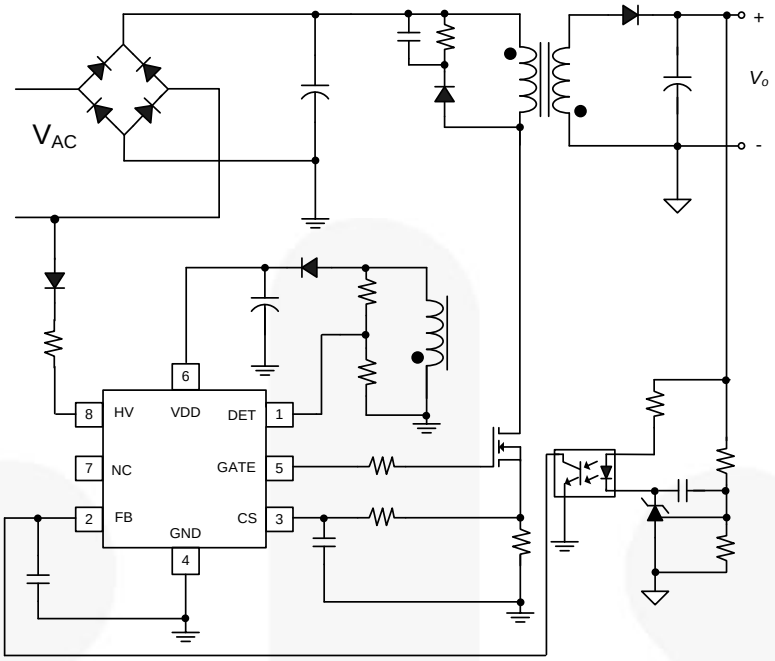

图 1. 基本准谐振转换器

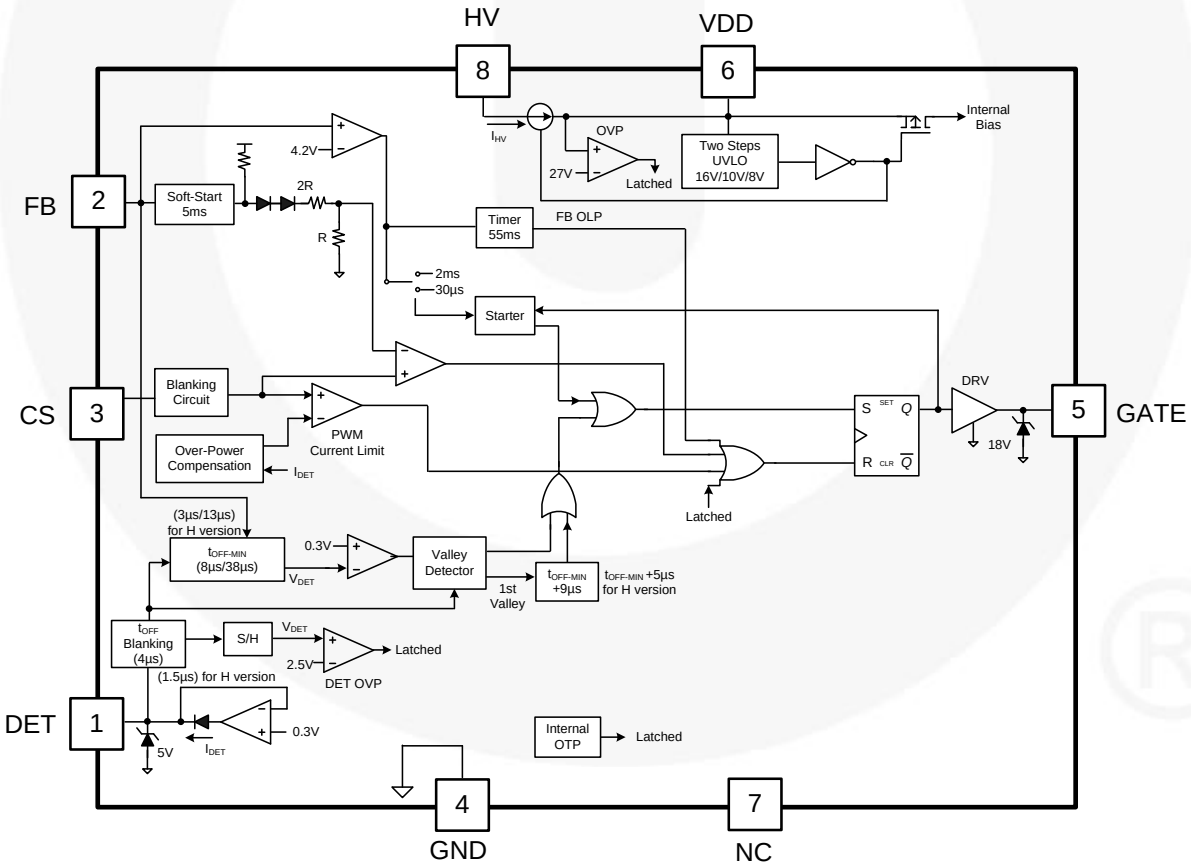

图 2. 功能框图

变压器初级端电感设计步骤

在本节中，使用作为参考的图 1的原理图对设计步骤进行介绍。

[a] 定义系统规格

- 线路电压范围（$V_{in,min}$和$V_{in,max}$）
- 最大输出功率(P_o)。
- 输出电压(V_o)和最大输出电流(I_o)
- 估算效率(η)

必须先估算功率转换效率，才能计算最大输入功率。在NB适配器应用中，典型效率为85%~90%。

得到效率估算值后，最大输入功率可由下式给出：

$$P_{in} = \frac{P_o}{\eta} \quad (1)$$

[b] 估算反映输出电压

图 3显示的是准谐振反激式转换器的漏极电压典型波形。MOSFET关断时，直流链路电压(V_o)、输出电压(V_o)和肖特基二极管正向压降(V_d)反映到初级端，并施加在MOSFET上。MOSFET上的最大标称电压(V_{ds})为：

$$V_{ds,max} = V_{in,max} + n(V_o + V_d) \quad (2)$$

其中，变压器初级端到次级端的匝数比定义为n和V_{ds}，由等式2指定。

通过增加n的值，可减少MOSFET的容性开关损耗和导通损耗。但是，这样做会增加MOSFET上的电压应力，如图 3所示。因此，确定n时，需在MOSFET电压裕量和效率之间作出权衡取舍。通常认为V_{ds}的关断电压尖峰为100V，因此$V_{ds,max}$设计为490~550V左右（MOSFET额定电压的75~85%）。

[c] 确定变压器初级端电感(L_P)

图 4显示的是QR转换器中MOSFET漏电流(I_{ds})、次级端二极管电流(I_d)和MOSFET漏电压(V_{ds})的典型波形。在t_{OFF}持续期间，电流流过次级端整流二极管。当I_d下降到零时，V_{ds}开始随MOSFET有效输出电容和初级端电感(L_P)之间的谐振频率下降。为实现最少的开关损耗，FAN6300/A/H设计为当V_{ds}到达其最小电压$V_{in}-n(V_o+V_d)$时使MOSFET导通。

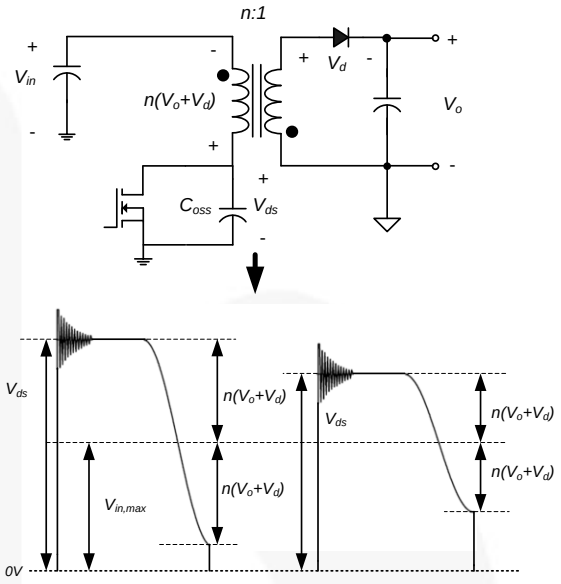

图 3. QR工作时MOSFET漏电压的典型波形

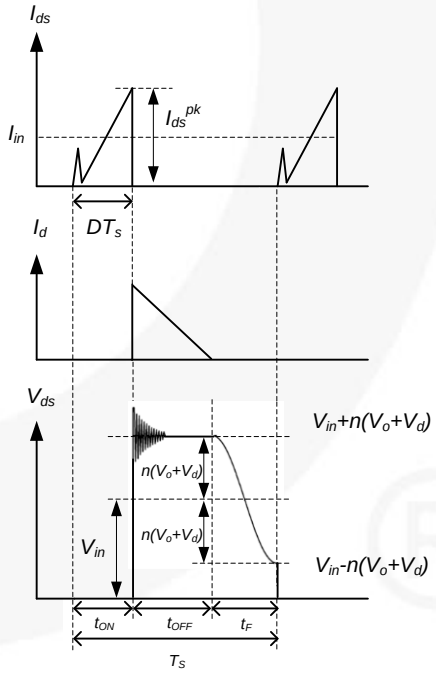

图 4. QR工作时的典型波形

确定初级端电感(L_P)之前应先确定下列变量：

- **最小开关频率($f_{s,min}$)：** 最小输入电压和满载条件下可实现最大平均输入电流。同时，在QR工作期间，开关频率具有最小值。
- **MOSFET漏电压的下降时间(t_f)：** 如图 4所示，MOSFET漏电压下降时间为MOSFET有效输出电容和初级端电感谐振周期的一半。若增加的谐振电容与C_{oss}并联连接，可增加 t_f ，同时减少EMI。然而，这会迫使开关损耗增加。NB适配器应用的t_f典型值约为0.5~1μs。

确定$f_{s,min}$和t_f之后， 最大占空比可由下式计算得出：

$$D_{max}=\frac{n(V_o+V_d)}{n(V_o+V_d)+V_{in}}\times(1-f_{s,min}\times t_f) \quad (3)$$

其中，$V_{in,min}$在低压线路和满载条件下指定。根据等式1，最大平均输入电流$I_{in,max}$可由下式确定：

$$I_{in,max}=\frac{V_oI_o}{V_{in,min}\eta} \quad (4)$$

根据图 3，$I_{in,max}$可由下式获得：

$$I_{in,max}=\frac{1}{2}D_{max}I_{ds,max}^{pk} \quad (5)$$

$I_{ds,max}^{pk}$可由下式确定：

$$I_{ds,max}^{pk}=\frac{V_{in,min}D_{max}}{L_mf_{s,min}} \quad (6)$$

在等式5中，以等式6替换$I_{ds,max}^{pk}$，然后结合等式4和等式5获得L_P：

$$L_P=\frac{(V_{in,min}D_{max})^2}{2P_{in}f_{s,min}} \quad (7)$$

其中，P_{in}和D_{max}分别在等式1和等式3中指定，$f_{s,min}$是最小开关频率。

一旦确定L_P，标称工作条件下的MOSFET RMS电流值可由下式获得：

$$I_{ds,max}^{rms}=\sqrt{\frac{D_{max}}{3}}I_{ds,max}^{peak} \quad (8)$$

[d] 确定合适的磁芯和初级端最小匝数

设计变压器时，应考虑正常工作条件下的最大通量密度摆幅(B_{max})。正常工作时的最大磁通密度摆幅与磁芯的磁滞损耗有关，瞬态时的最大磁通密度摆幅与磁芯饱和有关。

根据法拉第定理，变压器初级端最小匝数可由下式给出：

$$N_{P,min}=\frac{L_PI_{ds,max}^{pk}}{B_{max}A_e}\times10^6 \quad (9)$$

其中，
L_P 由等式7指定；
$I_{ds,max}^{pk}$ 是由等式6指定的峰值漏电流；
A_e 是磁芯横截面积（单位：mm^2）；
B_{max}是最大通量密度摆幅（单位：特斯拉）。

通常B_{max}可以选用0.25~0.30 T。

确定辅助绕组的匝数

辅助绕组匝数(N_a)可由下式获得：

$$N_a=\frac{V_{DD}+V_{D1}}{V_o+V_d} \quad (10)$$

其中：
V_{DD} 是VDD引脚的工作电压；
V_{D1} 是 D_1 正向压降（见图 5）；
V_o和V_d可由等式2确定。

确定启动电路

电源开启时，内部电流（典型值为1.2mA）对电容C_1进行充电（通过正向二极管D_2和启动电阻R_{HV}）。在启动序列中，大电容的V_{AC}提供1.2mA左右的启动电流，并对C_1电容充电。R_{HV}和D_2串联连接，可直接通过V_{AC}连接HV引脚。VDD引脚达到启动阈值电压V_{DD-ON}后，FAN6300/A/H会开始驱动MOSFET。HV启动电路关断，并且D_1在主变压器将电能传送给次级端和辅助绕组时开启。

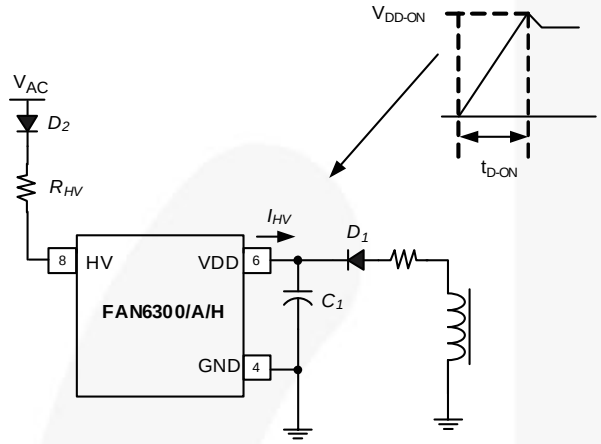

图 5. 用于功率传输的启动电路

最大上电延迟时间由下式确定：

$$t_{D-ON} = \frac{C_1 \times V_{DD-ON}}{1.2mA} \quad (11)$$

其中，V_{DD-ON}是FAN6300/A/H导通阈值电压，而t_{D-ON}是转换器的上电延迟时间。

若需更短的启动时间，则推荐使用两步启动电路，如图 6所示。在该电路中，可使用较小的C_1电容减少启动时间。启动后，为FAN6300/A/H提供支持的电能主要来自较大电容：C_2。

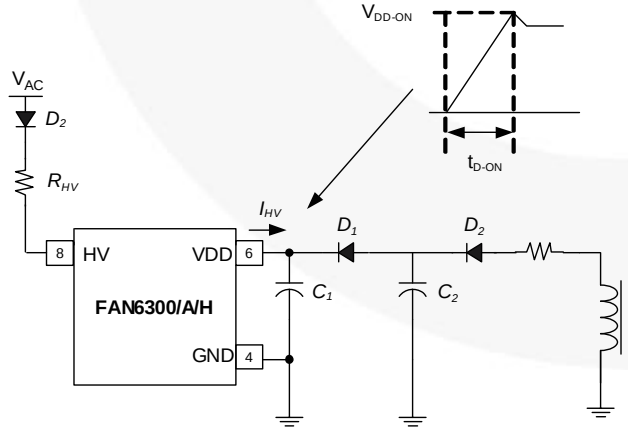

图 6. 提供功率的两步式电路

如果电源电流来自变压器，则它会从HV引脚消耗约1μA的漏电流。R_{HV}的最大功耗为：

$$P_{R_{HV}} = I_{HV-LC(typ.)}^{2} \times R_{HV} \quad (12)$$

其中，I_{HV-LC}是从HV引脚消耗的电源电流。

$$P_{R_{HV}} = 1\mu A^2 \times 100K\Omega \cong 0.1\mu W \quad (13)$$

FAN6300/A/H的VDD引脚连接电压检波器，可确保芯片具有驱动MOSFET的足够功率。图 7显示的是导通和关断阈值电平的迟滞。

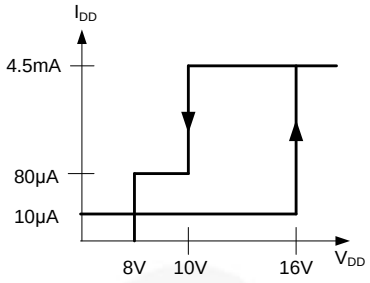

图 7. UVLO规格

导通和关断阈值在内部分别固定为 16V 和 10V。启动时，C_1必须充电至 16V，才能使能 IC。电容在主变压器的辅助绕组可提供电能之前会持续提供 V_{DD}。在启动序列中，V_{DD}不得低于 10V。

若次级输出短路电路或反馈环路开路，则FB引脚电压会快速上升至开环电压$V_{FB-OPEN}$。若FB电压仍然保持在V_{FB-OLP}以上并且持续时间为t_{D-OLP}，FAN6300/A/H会停止发射输出脉冲。如需在短路或开环条件下进一步限制输入功率，则可以使用特殊的两步式UVLO机制延长V_{DD}电容的放电时间。在图 8中，两步式UVLO机制可降低工作电流，并将V_{DD}电压拉向V_{DD-OFF}。该灌电流在V_{DD}降低至V_{DD-OFF}以下时禁用。V_{DD}电压再次充电至V_{DD-ON}。由于采用两步式UVLO机制，短路或开环条件下的平均输入功率得到极大降低。发出栅极脉冲时，会使能启动定时器$t_{STARTER}$（每周期30μs）。30μs启动定时器在启动时使能，并直到建立输出电压后关断，此时反馈电压(V_{FB})大于4.2V。

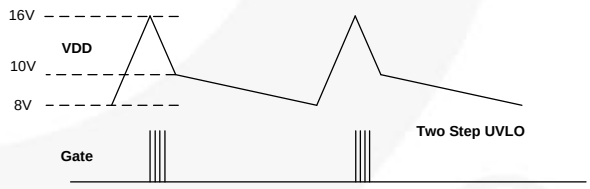

图 8. FAN6300/A/H UVLO效应

检测引脚电路

图 9 显示的是DET引脚电路 DET引脚通过R_{DET}和R_A连接辅助绕组。分压器用于实现下列功能：

- 检测开关波形的谷底电压，实现谷底电压开关。该功能可确保QR工作，最大程度减低开关损耗和减少EMI。

- 产生失调，补偿峰值限流的阈值电压，提供恒定的功率限值。当PWM信号使能时，产生的失调与输入电压相一致。
- 电压比较器和2.5V基准电压提供输出OVP保护。分压比可确定在哪个输出电压电平处停止栅极信号。

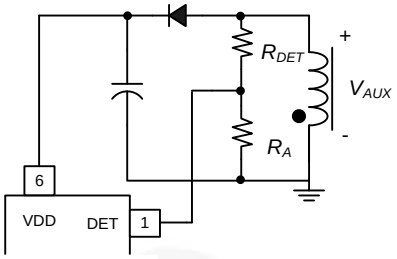

图 9. 检测引脚选择

首先，确定分压电阻的分压比。分压比可确定在哪个输出电压电平处停止栅极信号。在图 10中，采样电压V_S为：

$$V_S = \frac{N_A}{N_S} \cdot V_O \cdot \frac{R_A}{R_{DET} + R_A} < 2.5V \quad (14)$$

其中，N_A是辅助绕组的匝数，N_S是次级绕组的匝数。

图 11显示的是使用辅助绕组检测 V_o 时的输出电压 OVP 检测模块。正常条件下，V_S 设计为低于 2.5V。V_S 标称电压设计为基准电压(2.5V)的 80%左右，因此 V_S 的建议值为 1.9V~2.1V。在关断序列之后，输出过压保护根据采样电压的大小而工作。4μs 屏蔽时间可忽略漏电感振铃。如果 DET 引脚触发 OVP 条件，或者内部 OTP 被触发，功率系统将进入锁存模式，直到交流电源断开为止。

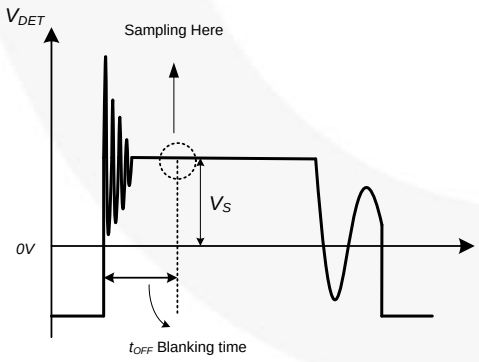

图 10. 关断序列之后4μs（H版本为1.5μs）消隐时间结束后的电压采样。

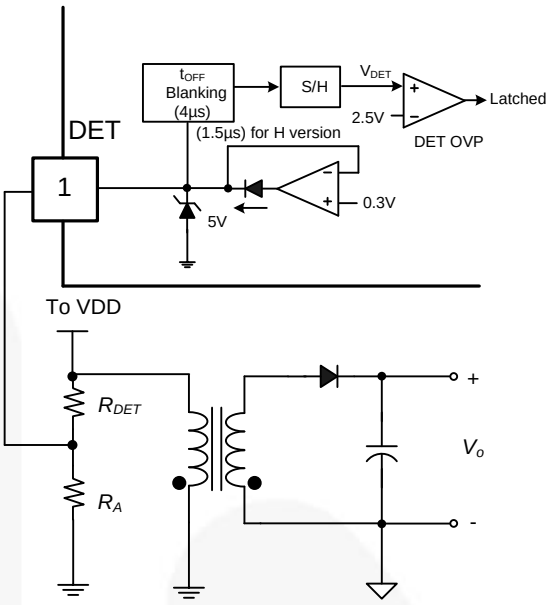

图 11. 输出电压OVP检测模块

一旦次级端开关电流放电至零电平，便在DET引脚上生成一个谷底信号。通过检测切换波形的波谷电压，实现谷底电压开起 若辅助绕组V_{AUX}上的电压为负，（如图 9中的定义），则DET引脚电压箝位至0.3V。建议R_{DET}的范围为150k至220k，以便实现谷底电压开关。确定平台电压V_S（图 10）之后，可通过等式14计算R_A 。

图 12显示的是FAN6300/A/H的内部谷底检测模块。内部定时器（最小t_{OFF}时间）可防止系统频率过高。首次谷底开关在最小t_{OFF}时间8μs（H版本为3μs）计时后激活。图 13显示的是具有首次谷底开关的典型漏电压波形。

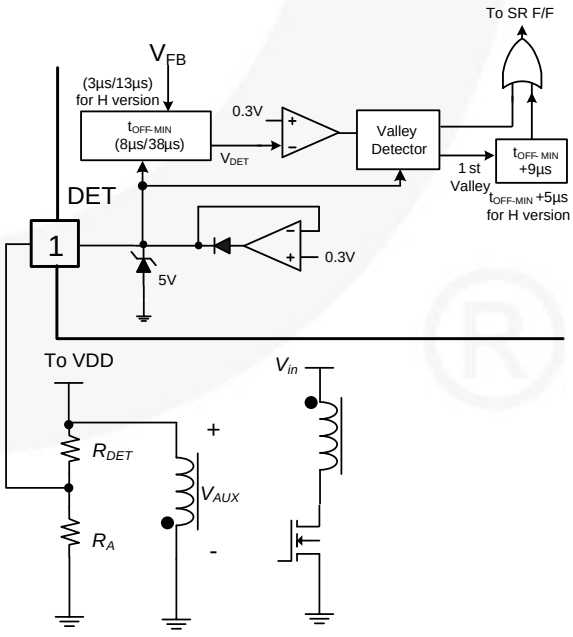

图 12. 谷底检测模块

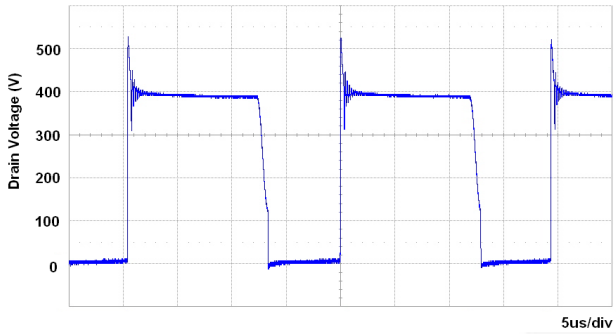

图 13. 第一谷底开关

专有绿色模式功能提供可在轻负载条件下线性降低开关频率的关断时间调制。选用电压反馈环路的V_{FB}信号作为参考电压。在图 14中，一旦V_{FB}低于2.1V，$t_{OFF-MIN}$时间便会随V_{FB}的降低而线性增加。只有当$t_{OFF-MIN}$时间结束时，谷底电压检测信号才会开始。因此，谷底检测电路在$t_{OFF-MIN}$时间结束前一直处于激活状态，这样可降低开关频率，同时扩展谷底电压开关。在极轻负载条件下，$t_{OFF-MIN}$结束后，可能无法检测谷底电压。此时，内部$t_{TIME-OUT}$信号会在9μs（H版本为5μs）延迟后启动一个新周期。图 15和图 16显示的是两种不同的情况。

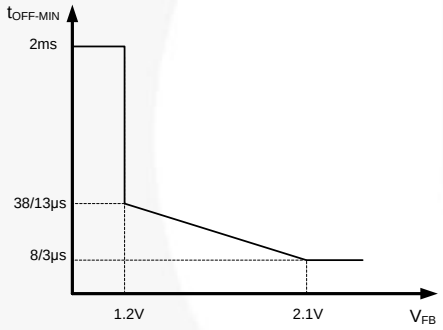

图 14. V_{FB}与 $t_{OFF-MIN}$的关系曲线

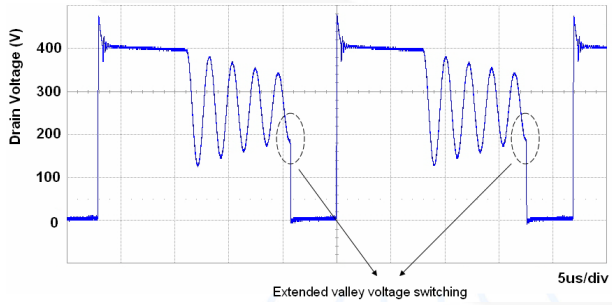

图 15. 扩展波谷电压检测模式下QR工作波形

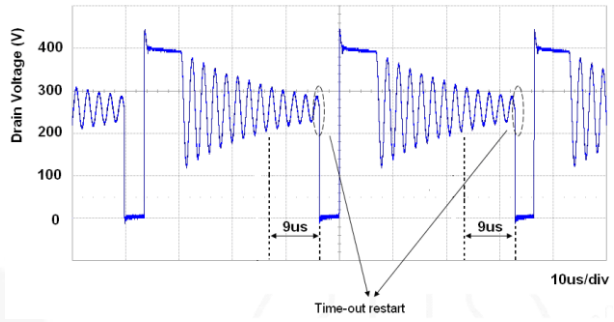

图 16. 内部t_{TIME_OUT}在未能检测谷底电压后会启动新周期（FAN6300H为5μs延迟）

图 17显示的是V_{FB}与 PWM频率的关系曲线，其中$f_{s,min}$是最小输入电压和满载条件下的最小开关频率，$f_{s,max}$是首次谷底开关期间的最大开关频率，$f_{s,g}$是9μs（H版本为5μs）定时器使能时的最小频率。输出负载逐渐小于最大负载时，V_{FB}会变得更低。当V_{FB}低于2.1V时，绿色模式功能激活；从而t_{OFF}时间得到线性扩展。反激式转换器被迫进入非连续导通模式(DCM)；因此，开关频率f_s可在MOSFET漏电压于进一步扩展的谷底电压（第2个谷底、第3个谷底、第4个谷底、第5个谷底，以此类推）处开关时降低。 $f_{s,g}$高于20kHz，以防音频噪声。 一旦转换器进入深度DCM模式，V_{FB}便低于1.2V。同时，2ms定时器$t_{STARTER}$使能，f_s约为500Hz，以便节能。

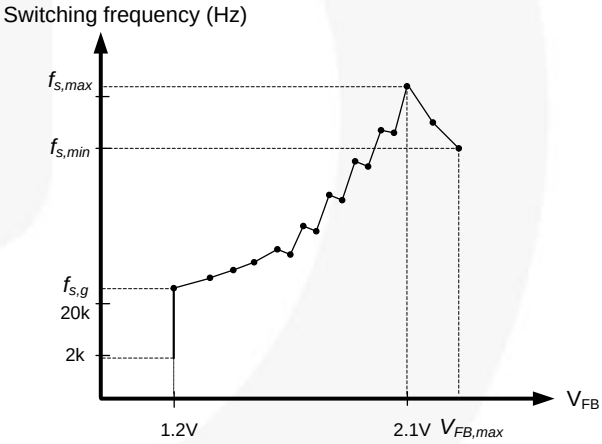

图 17. V_{FB}与 开关频率的关系曲线

R_{DET}可确定扩展谷底开关能力。R_{DET}典型值为150k-220kΩ。较小的R_{DET}值可增强扩展谷底开关能力，并进而能开关扩展谷底电压。在不同应用中，MOSFET漏电压下降时间（t_f，见图 4）可能会使谷底开关电压不精确。调节R_{DET}值，或在DET引脚和GND引脚之间连接一个C_A电容，这样可能会对谷底开关电压很有用。C_A的建议值低于22pF。

R_{DET}还会影响高压/低压线路恒定功率限制。为了补偿交流输入宽范围的波动变化，DET引脚产生失调电压来补偿峰值限流的阀值电压，以此提供恒定的功率限度。当PWM信号使能时，产生的失调与输入电压相一致。这导致在高电源电压输入时比低电压输入时的电

流限度更低。在固定负载条件下，R_{DET}的值越高，CS限值也越高。

设计反馈控制

FAN6300/A/H设计用于峰值电流模式控制。通过电流感测电阻R_S可在外部实现电流-电压转换。正常工作下，FB电平可控制峰值电感电流I_{PK}：

$$I_{PK} = \frac{V_{FB} - 1.2}{3 \times R_S} \quad (15)$$

其中，V_{FB}是FB引脚电压。

当V_{FB}低于1.2V时，会使能启动定时器$t_{STARTER}$（每周期为500μs）。

图 18是一种典型的反馈电路，主要由分流稳压器和光电耦合器组成。R_1和R_2构成用于输出电压调节的分压器。R_3和C_1针对控制环路补偿进行了调节。将小数值RC滤波器（如R_{FB} =10Ω、C_{FB} = 10nF）放置在FB引脚和GND之间，可进一步提高稳定性。FB引脚的最大拉电流为1.2 mA。该光耦必须能够灌入该电流，才能在空载时拉低FB 电平。偏置电阻R_b的电阻值可由下式确定：

$$\frac{V_O - V_D - V_Z}{R_b} \cdot K \geq 1.2\text{mA} \quad (16)$$

其中，
V_D是光耦的压降，约为 1.2V；
V_Z是最小工作电压，对于分流调节器为2.5V；
K是光电耦合器的电流传输比（CTR）。

对于输出电压 V_O = 5V 且 CTR=100%，R_b最大值为860Ω。

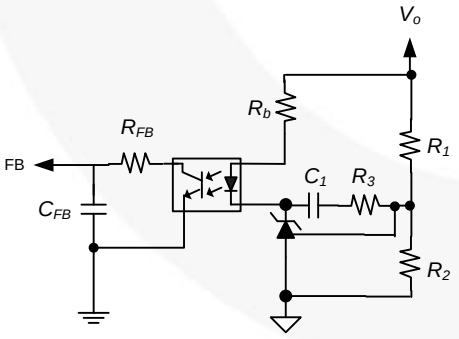

图 18.反馈电路

屏蔽时间（LEB）

电流感测电阻R_S上存在与MOSFET电流成比例的电压信号。每次开启MODFET，二极管反向恢复特性、MOSFET输出电容和二极管都会感应一个尖峰，该效应会无可避免地出现在感测信号中。引入约300ns的前沿消隐时间是为了避免尖峰提前关断MOSFET。在SENSE引脚和R_S之间只需使用小数值RC滤波器（如100Ω + 470pF） 建议针对R_S采用非感性电阻。

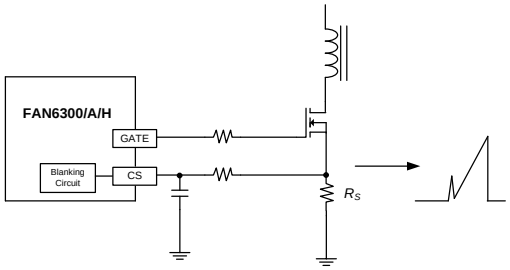

图 19. 导通尖峰

输出驱动器/软驱动

输出级采用快速图腾柱驱动器，可直接驱动 MOSFET 栅极。它还采用了电压钳位齐纳二极管，保护 MOSFET 不受非预期过驱电压的损坏。输出电压箝位在 18V。内部下拉电阻用于避免启动前的栅极浮空状态。通过集成电路控制开关开启时上升时间的压摆率，可能无需外部电阻 R_G就可降低开关噪声，提高电磁干扰(EMI)性能。

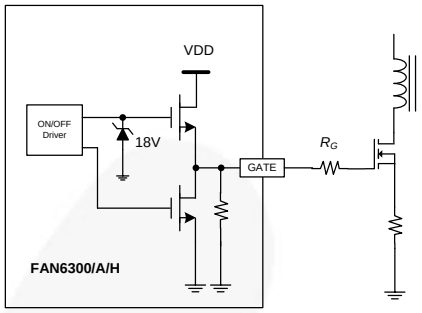

图 20. 栅极驱动

变压器结构

漏电感影响

图 21显示的是MOSFET漏极端子的实际波形。关断MOSFET时，会因变压器漏电感而在漏极端子上产生电压尖峰(V_{spike})。漏电感计算起来并非那么容易，但通过三明治绕法使其最小 同时，辅助绕组上的电压波形与MOSFET漏极端子上的波形相似。这些尖峰电压会对V_{DD}电容产生额外的电能，从而破坏V_{DD}电压和输出电压之间的关系。

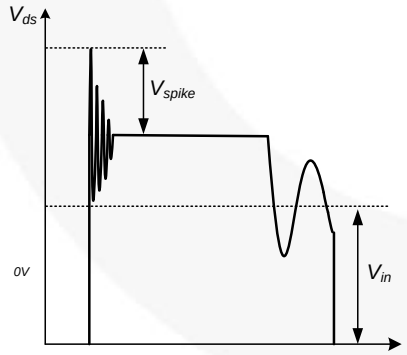

图 21. MOSFET漏电压波形

通常采用的有以下两种变压器结构：

A类结构：

A类结构是一种交错多层绕组方法。电源常用的结构是把次级绕组夹在初级端两半边之间，尤其当输出功率很大时。辅助绕组通过初级绕组之间厚度的增加而位于顶层。该操作可降低漏电感，同时增加初级绕组和次级绕组之间的耦合。它还可以提高转换效率，减少因变压器漏电感而引起的MOSEFT上的电压尖峰。但是，它能轻松反映辅助绕组上的电压尖峰，使轻负载和重负载条件下的V_{DD}电压出现较大偏差。

B类结构：

另一种传感器结构采用堆栈式绕组方法，通常用于输出功率较小的开关电源。相比A类结构，该方法在初级绕组和次级绕组之间的耦合效果较差，因此，MOSFET上的电压尖峰更高，转换效率更低。

图 22显示的是针对交错多层绕组修改的A类结构。辅助绕组和次级绕组位于初级绕组两半边之间。采用这种方法，可在轻负载和重负载条件下实现更小的V_{DD}电压偏差。同时，输出电压OVP电平也更精确。因此，建议用于适配器的变压器结构如图 22所示。

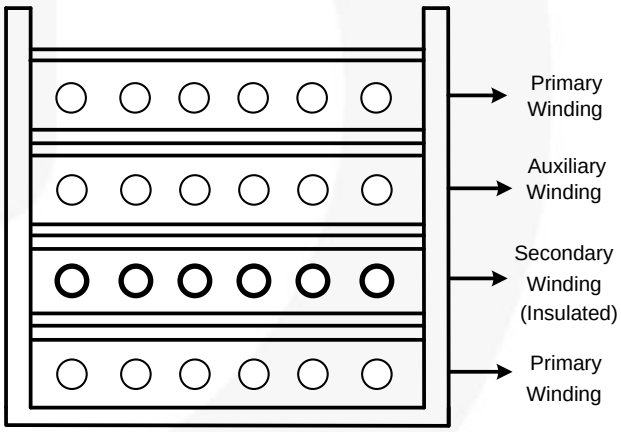

图 22. 交错多层绕组结构

实验室说明

更改或焊接/去焊接电源之前，可通过外部泄放电阻对初级电容放电。否则，在此过程中PWM IC可能会被外部高电压所破坏。

该器件对静电放电(ESD)敏感。为了提高产量，应依据 ANSI ESD S1.1、ESD S1.4、ESD S7.1、ESD STM 12.1 以及 EOS/ESD S6.1 标准，对生产线采取 ESD 防护。

印刷电路板布局

电流、电压和开关频率使印刷电路板布局和设计成为非常重要的问题。良好的PCB布局可最大限度地减少过多的电磁干扰(EMI)，并可防止电源在浪涌/ESD测试期间中断。

布局指南：

- 要实现更好的EMI性能并减少线路频率纹波，桥式整流器的输出应当首先连接到电容C_{bulk}，然后连接到开关电路。
- 初级端高频电流环路为 **C_{bulk} – 变压器 – MOSFET – R_S – C_{bulk}**。该电流环路包围的面积应尽可能的小。保持走线（特别是4→1）尽量短、直、宽。与MOSFET漏极和RCD缓冲器有关的高压走线应远离控制电路，以防止不必要的干扰。如果针对MOSFET使用了散热片，则建议将该散热片接地。
- 如3所示，应首先连接控制电路的地线，然后再连接其他电路。
- 如2所示，由**变压器辅助绕组（D_1和C_1）**封闭的区域也应小一些。将C1靠近FAN6300/A/H放置，以实现良好去耦。

针对接地连接有两种各有利弊的建议：

- GND3→2→4→1：避免感测信号和常见阻抗干扰的可行方法。
- GND3→2→1→4：ESD测试时，若电源无法接地，则该路径更好。ESD放电电荷自次级端通过变压器杂散电容首先到达GND2。然后，电荷从GND2 到达GND1，再返回市电电源处。控制电路不可放置在放电路径上。针对共模扼流圈进行尖端放电可降低高频阻抗，增加ESD抗扰度。
- 如果需要一个Y电容连接初级端和次级端，可将此Y电容连接至**C_{bulk}的正极(V_{DC})**。如果该Y电容连接初级端GND，则应将其直接连接C_{bulk}（GND1）的负极。该Y电容的尖端放电同样有助于抑制ESD。然而，根据安全要求，两端点之间的爬电距离应当至少为5mm。

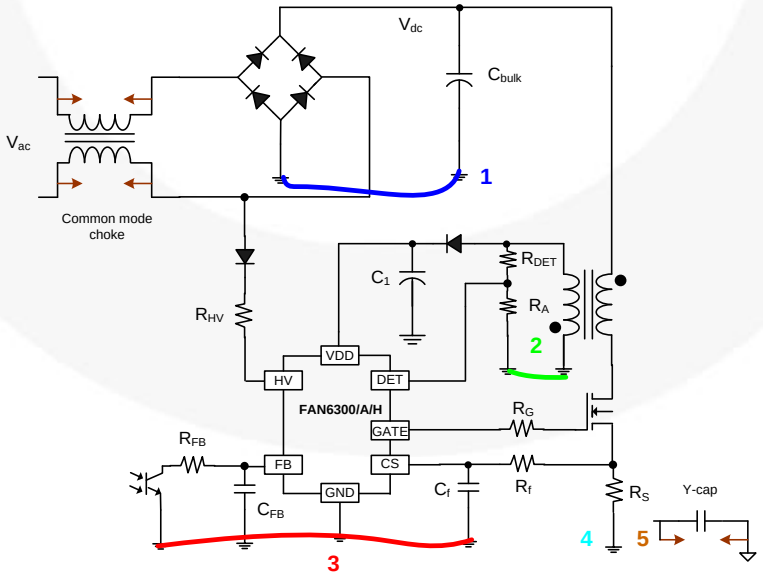

图 23.布局思路

设计范例

本节介绍使用QR PWM控制器FAN6300/A/H和临界导通模式PFC控制器FAN6961的90W (19V/4.74A)适配器设计示例。PFC输出电压在低交流输入电压时为260V，在高交流输入电压时为400V。根据技术规格，所有的关键元件都经过了处理，并且给出了最终的测量结果。

表 1. 系统指标

输入	
输入电压范围	90~264V_{AC}
线路频率范围	47~63Hz
输出	
输出电压(V_o)	19V
输出功率(P_o)	90W
最小开关频率($f_{s,min}$)	50kHz

根据设计准则，关键参数的计算与总结如表 2所示。

表 2. 关键系统参数

D_{max}	0.327	n	6.8
$I_{ds,max}^{pk}$	2.429A	L_P	700μH
$V_{in,min}$	260V	$V_{in,max}$	400V
$V_{ds,max}$	533.28V	V_d	0.6V
t_f	0.6μs	η	0.87
N_P	34T	N_S	5T
N_{AUX}	4T		

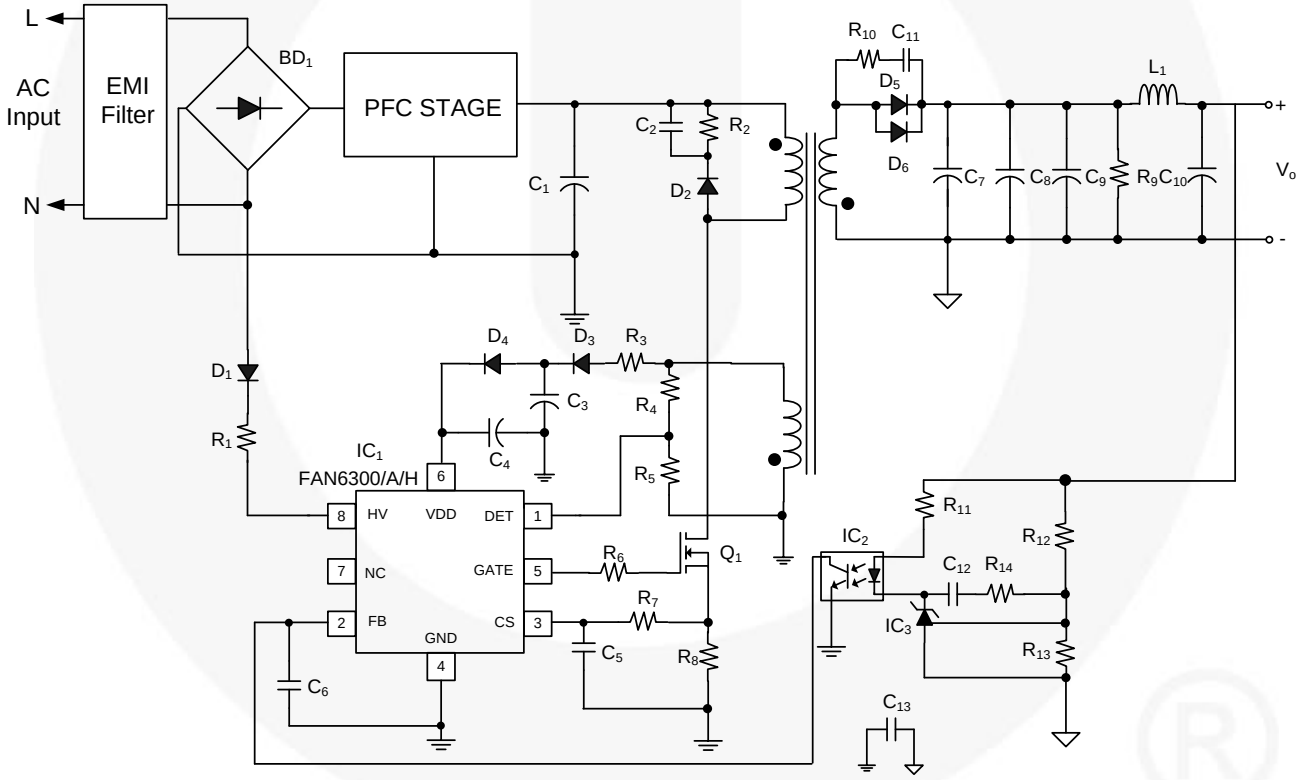

图 24. 完整电路图

表 3. 材料单

部件	数值	备注	部件	数值	备注
电阻			**MOSFET**		
R_1	100k	1/4W	Q_1	FDP15N65	15A/650V
R_2	68k	2W	**电感**		
R_3	0Ω	1/4W	L_1	3μH	
R_4	180k	1/4W	**IC**		
R_5	27k	1/4W	IC_1	FAN6300/A/H	
R_6	10Ω	1/4W	IC_2	PC817	
R_7	100Ω	1/4W	IC_3	TL431	
R_8	0.2Ω	2W	**二极管**		
R_9	47k	1/4W	D_1	0.5A/600V	
R_{10}	33Ω	1/2W	D_2	BYV95C	
R_{11}	220Ω	1/4W	D_3	FR103	
R_{12}	68k	1/4W	D_4	1N4148	
R_{13}	10k	1/4W	D_5	20A/100V	肖特基二极管
R_{14}	1.6k	1/4W	D_6	20A/100V	肖特基二极管
			BD_1	4A/600V	桥式二极管
电容					
C_1	68μF	450V	C_{12}	22nF	
C_2	3.3nF	630V	C_{13}	222P/250V	Y电容
C_3	47μF	50V			
C_4	10μF	50V			
C_5	470pF				
C_6	47nF				
C_7	1000μF	25V			
C_8	470μF	25V			
C_9	470μF	25V			
C_{10}	470μF	25V			
C_{11}	1nF	1kV			

© 2009 飞兆半导体公司

相关数据表

FAN6300 — 高度集成的准谐振电流PWM控制器

DISCLAIMER
FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY
FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION.
As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

ON Semiconductor and ON are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent−Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:
Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303−675−2175 or 800−344−3860 Toll Free USA/Canada
Fax: 303−675−2176 or 800−344−3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800−282−9855 Toll Free USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81−3−5817−1050

ON Semiconductor Website: **www.onsemi.com**

Order Literature: http://www.onsemi.com/orderlit

For additional information, please contact your local Sales Representative