



Is Now Part of



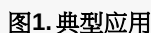
ON Semiconductor®

**To learn more about ON Semiconductor, please visit our website at
www.onsemi.com**

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

用FAN6756控制具有超低待机功耗的反激式电源

本应用指南通过列举将FAN6756用于反激式电源的示例介绍逐步设计。其中包括变压器设计和外部元器件选择。



2. 设计考虑因素

在本节中，使用作为参考的图1的原理图对设计步骤进行介绍。输出功率为65 W / 19 V的离线反激式开关模式电源(SMPS)被选作为设计示例。有关反激式变压器设计的详细说明，请参见AN-4140 — 采用飞兆电源开关(FPS™)的离线反激式转换器的变压器设计考虑因素。

第1步 - 估算额定输入功率(P_{IN})

定义参数：

- 标称输出功率： P_O^{NOM}
- 最大负载时的估算效率： η

设计提示：

- 如果无参考数据可用，那么对于低压输出应用，可设置 $\eta = 0.7-0.75$ ；
对于高压输出应用，可设置 $\eta = 0.8-0.85$ 。

设计范例

- $P_O^{NOM} = 65\text{W}$ (19 V / 3.42 A)
- $\eta = 0.85$

$$P_{IN} = \frac{P_O^{NOM}}{\eta} = \frac{65}{0.85} = 76.5 \text{ (W)}$$

第2步 - 确定输入电容(C_{IN})和输入电压范围(V_{IN}^{MIN} 、 V_{IN}^{MAX})

定义参数：

- 线路电压范围： V_{LINE}^{MIN} 和 V_{LINE}^{MAX}
- 线路频率： f_L
- 线路电压的纹波系数(D_{CH})，如图2中所定义。

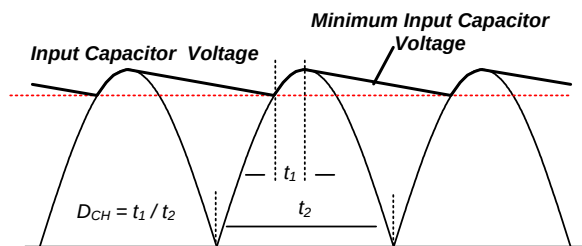


图2. 输入电容电压波形

设计提示：

- 在峰值输入功率条件下，对于通用输入电压范围(85 - 265V_{RMS})，通常按照1.5-2 μF 选择输入电容；对于欧洲电压输入电压范围(195V-265 V_{RMS})，通常按照0.7-0.8 μF 选择输入电容。
- D_{CH} 与输入电容的选择有关。通常设为0.2。

设计范例

- $V_{LINE}^{MIN} = 90 \text{ V}_{RMS}$, $V_{LINE}^{MAX} = 264 \text{ V}_{RMS}$
- $f_L = 60 \text{ Hz}$
- $D_{CH} = 0.2$
- $C_{IN} = 120 \mu\text{F}$

$$V_{IN}^{MIN} = \sqrt{2 \cdot (V_{LINE}^{MIN})^2 - \frac{P_{IN} \cdot (1 - D_{CH})}{C_{IN} \cdot f_L}}$$

$$= \sqrt{2 \cdot (90)^2 - \frac{76.5 \cdot (1 - 0.2)}{120 \times 10^{-6} \cdot 60}} = 88\text{V}$$

$$V_{IN}^{MAX} = \sqrt{2} \cdot V_{LINE}^{MAX} = \sqrt{2} \cdot 264 = 373\text{V}$$

第3步 - 确定最大占空比(D_{MAX})和标称MOSFET电压(V_{DS}^{NOM})

定义参数：

- 初级端绕组的反映输出电压(V_{RO})如图3所示。

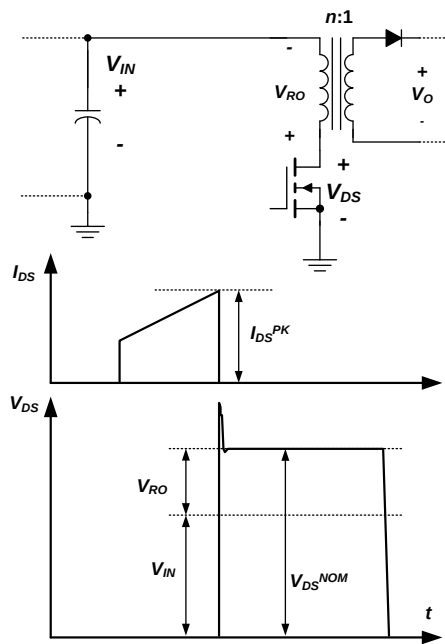


图3. 典型的MOSFET V_{DS} 波形

设计提示：

- V_{RO} 应根据MOSFET和输出整流二极管上电压应力之间的权衡确定。
- 对于通用输入范围，通常选择650 V MOSFET。由于 V_{IN}^{MAX} 为373 V，因此 V_{RO} 应设为70-100 V左右，以使 V_{DS}^{NOM} 为440 - 470 V，即MOSFET电压额定值的68 - 72%。
- 降低漏电感有助于减少 V_{DS} 上的电压尖峰，因为电压尖峰与变压器的漏电感成正比。

设计范例

- $V_{RO} = 95 \text{ V}$

$$D_{MAX} = \frac{V_{RO}}{V_{RO} + V_{IN}^{MIN}} = \frac{95}{95 + 88} = 0.52$$

$$V_{DS}^{NOM} = V_{IN}^{MAX} + V_{RO} = 373 + 95 = 468 \text{ (V)}$$

第4步 - 确定变压器初级端电感 (L_M)

定义参数:

- 初级端开关电流的纹波系数: K_{RF} , 如图4中所定义。
- 最大负载下的开关频率: f_s^{MAX}

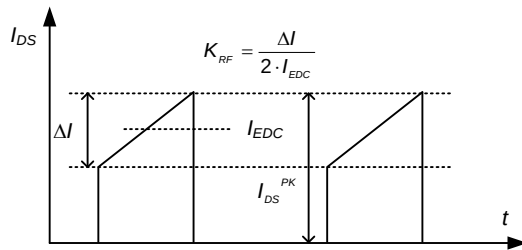


图4. 典型的MOSFET电流波形

设计提示:

- 纹波系数 K_{RF} 与变压器尺寸以及MOSFET电流RMS值密切相关。
- K_{RF} 值越小, RMS电流值越低, 从而会减少导通损耗; 然而, K_{RF} 过小会增加变压器尺寸。
- 出于实际考虑, 对于通用输入范围, 合理的 K_{RF} 值为0.3-0.6; 对于欧洲输入范围, 合理的 K_{RF} 值为0.4-0.8。

设计范例

- $K_{RF} = 0.41$
- $f_s^{MAX} = 65 \text{ kHz}$

$$L_M = \frac{(V_{IN}^{MIN} \cdot D_{MAX})^2}{2 \cdot P_{IN} \cdot f_s^{MAX} \cdot K_{RF}} = \frac{(88 \cdot 0.52)^2}{2 \cdot 76.5 \cdot 65 \times 10^3 \cdot 0.41} = 513 \text{ (}\mu\text{H)}$$

第5步 - 计算MOSFET的RMS电流值 (I_{DS}^{RMS})

定义参数:

- MOSFET电流平均值: I_{EDC}
- MOSFET电流纹波: ΔI , 如图4所示。

设计范例

$$I_{EDC} = \frac{P_{IN}}{V_{IN}^{MIN} \cdot D_{MAX}} = \frac{76.5}{88 \cdot 0.52} = 1.67 \text{ (A)}$$

$$\Delta I = \frac{V_{IN}^{MIN} \cdot D_{MAX}}{L_M \cdot f_s^{MAX}} = \frac{88 \cdot 0.52}{513 \times 10^{-6} \cdot 65 \times 10^3} = 1.372 \text{ (A)}$$

$$I_{DS}^{RMS} = \sqrt{\left[3 \cdot (I_{EDC})^2 + \left(\frac{\Delta I}{2} \right)^2 \right] \cdot \frac{D_{MAX}}{3}} = \sqrt{\left[3 \cdot (1.67)^2 + (0.686)^2 \right] \cdot \frac{0.52}{3}} = 1.24 \text{ (A)}$$

第6步 - 确定感测电阻值 (R_{SENSE})

由于 R_{SENSE} 值的确定与限流电平 V_{LIMIT} 有关, 因此有必要了解 V_{LIMIT} 特性。如图 5 所示, V_{LIMIT} 由交流线路峰值电压 V_{LINE}^{PK} 的检测值确定。线路电压通过 R_{HV} 和内部电阻 R_{LS} 采样。 V_{LIMIT} 的方程式由下式给出:

$$V_{LIMIT} = \frac{V_{LIMIT-H} - V_{LIMIT-L}}{2} \cdot \frac{R_{LS}}{R_{HV}} \cdot V_{LINE}^{PK} + \frac{3 \cdot V_{LIMIT-L} - V_{LIMIT-H}}{2} \quad (1)$$

其中, $V_{LIMIT-H}$ 和 $V_{LIMIT-L}$ 分别是 V_{LINE}^{PK} 为 366 V 和 122 V 时的限流电平。

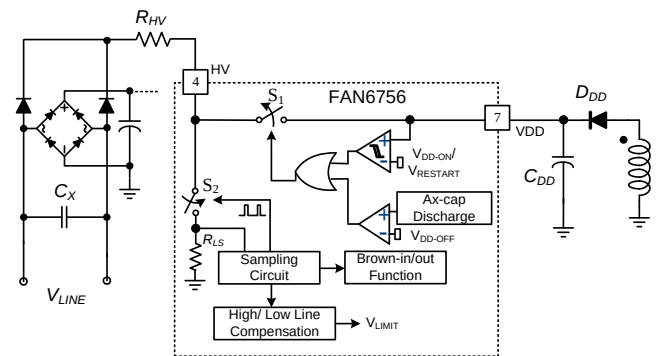


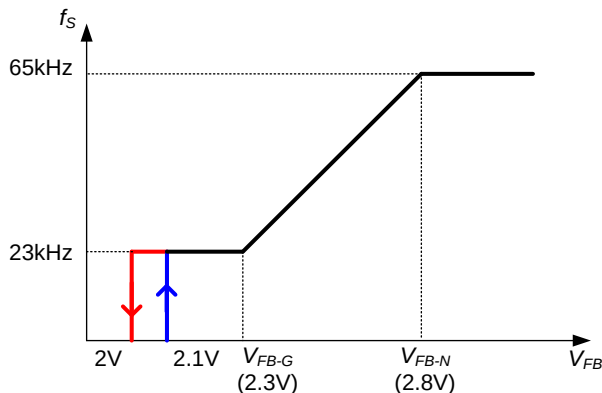
图5. HV引脚功能框图

定义参数:

- 输入电压峰值: V_{LINE}^{PK}
- V_{LINE}^{PK} 为 366 V 时的限流电平: $V_{LIMIT-H}$
- V_{LINE}^{PK} 为 122 V 时的限流电平: $V_{LIMIT-L}$
- HV 引脚电阻: R_{HV}
- 内部采样电阻: R_{LS}
- 开关频率: f_s
- MOSFET 峰值电流: I_{DS}^{PK}
- 过功率保护 (OPP) 时的 MOSFET 峰值电流: I_{DS-OPP}^{PK}
- OPP 时的输出功率: P_{O-OPP}

设计提示:

- R_{SENSE} 确定时需考虑逐脉冲限流阈值。
- 设置 P_O^{OPP} 为标称输出负载的115~135%。首先从最小输入电压和200 k Ω R_{IV} 电阻开始, 然后检查整个线路电压范围内的过功率保护电平。最后, 微调 R_{SENSE} , 使 P_O^{OPP} 处于 P_O^{NOM} 的115~135%范围内。
- 图6显示的是FAN6756的频率调制曲线。若系统在降频区(从 V_{FB-N} 到 V_{FB-G}) 工作, 则峰值电流的估算将更为复杂, 因为开关频率随反馈电压 V_{FB} 而变化。因此, 当输出功率接近 P_O^{OPP} 时, 确保 V_{FB} 高于 V_{FB-N} 。此外, 高压/低压线路补偿更为精确, 因为 V_{FB} 超过 V_{FB-N} 时, 开关频率在高压线路和低压线路中相同。

图6. V_{FB} 与 PWM 开关频率**设计范例**

- $V_{LIMIT-H} = 0.39 \text{ V}$
- $V_{LIMIT-L} = 0.46 \text{ V}$
- $R_{LS} = 1.6 \text{ k}\Omega$
- $R_{IV} = 200 \text{ k}\Omega$
- $V_{LINE}^{PK} = 127 \text{ V}$
- $P_O^{OPP} = 74.8 \text{ W}$

 R_{SENSE} 由确定

$$R_{SENSE} = \frac{V_{LIMIT}^{PK}}{I_{DS-OPP}^{PK}} \quad (2)$$

如等式1所示, 考虑输入电压为 V_{LINE}^{MIN} 的情况:

$$V_{LIMIT} = \frac{0.39 - 0.46}{2} \cdot \frac{1.6 \times 10^3}{200 \times 10^3} \cdot 127 + \frac{3 \cdot 0.46 - 0.39}{2} = 0.46 \text{ (V)}$$

在CCM情况下

$$I_{DS}^{PK} = \frac{P_{IN} \cdot (V_{IN} + V_{RO})}{V_{IN} \cdot V_{RO}} + \frac{V_{IN} \cdot V_{RO}}{2 \cdot L_M \cdot f_s \cdot (V_{IN} + V_{RO})} \quad (3)$$

在DCM情况下,

$$I_{DS}^{PK} = \sqrt{\frac{2 \cdot P_{IN}}{f_s \cdot L_M}} \quad (4)$$

在最小输入电压和标称负载条件下, 转换器是在 CCM 下还是在 DCM 下工作由下式确定:

$$\text{CCM: } \sqrt{2 \cdot P_{IN} \cdot L_M \cdot f_s} \cdot \frac{V_{IN}^{MIN} + V_{RO}}{V_{IN}^{MIN} \cdot V_{RO}} > 1$$

$$\text{DCM: } \sqrt{2 \cdot P_{IN} \cdot L_M \cdot f_s} \cdot \frac{V_{IN}^{MIN} + V_{RO}}{V_{IN}^{MIN} \cdot V_{RO}} < 1$$

建议将电源设计为发生OPP时在CCM下工作。取值:

$$P_{IN} = \frac{P_O^{OPP}}{\eta} \text{ 和 } f_s = f_s^{MAX}, \text{ 代入 (3):}$$

$$I_{DS-OPP}^{PK} = \frac{74.8}{0.85 \cdot 0.52 \cdot 88} + \frac{0.52 \cdot 88}{2 \cdot 513 \times 10^{-6} \cdot 65 \times 10^3} = 2.61 \text{ (A)}$$

$$R_{SENSE} = \frac{V_{LIMIT}^{PK}}{I_{DS-OPP}^{PK}} = \frac{0.46}{2.61} = 0.176 \text{ } (\Omega)$$

第7步 - 确定初级端绕组的最小匝数 (N_p^{MIN})**定义参数:**

- L_M 的最大通量密度: B_{SAT}
- L_M 的有效横截面积: A_e

设计提示:

- 匝数小可减少导线的导通损耗; 然而, 匝数过小会导致磁芯饱和。因此, 匝数应当根据磁芯饱和和导通损耗之间作出的权衡而确定。

设计范例

- $B_{SAT} = 0.33$ 特斯拉
- $A_e = 98 \text{ mm}^2$

将 $P_{IN} = \frac{P_O^{NOM}}{\eta}$ 代入 (3):

$$I_{DS}^{PK} = 2.36 \text{ A}$$

$$N_p^{MIN} = \frac{L_M \cdot I_{DS}^{PK}}{B_{SAT} \cdot A_e} \times 10^6 = \frac{513 \times 10^{-6} \cdot 2.36}{0.33 \cdot 98} \times 10^6 = 37.4 \text{ (Turns)}$$

由于 N_p 应当为整数, 故而选择38圈。

第8步 - 确定次级端绕组 (N_S) 和辅助绕组 (N_A) 的匝数

定义参数:

- N_S 比 N_P 的匝数比为: n
- 输出二极管正向压降: V_F
- V_{DD} 整流二极管正向压降: V_{FA}
- 标称 V_{DD} 电平: V_{DD-OP}

设计提示:

- 针对 N_P 和 N_S 选择整数, 这样 N_S 就会大于 N_P^{MIN} 。
- 允许的 V_{DD-OP} 为 11-22 V; 通常设为 16 V。

设计范例

- $V_F = 1$ V
- $V_{FA} = 1$ V
- $V_{DD-OP} = 16$ V

$$n = \frac{N_P}{N_S} = \frac{V_{RO}}{V_O + V_F} = \frac{95}{19 + 1} = 4.75$$

$$N_S = \frac{N_P}{n} = \frac{38}{4.75} = 8 \text{ (turns)}$$

$$N_A = \frac{V_{DD-OP} + V_{FA}}{V_O + V_F} \cdot N_S = \frac{16 + 1}{19 + 1} \cdot 8 = 6.8 \text{ (turns)}$$

由于 N_A 应当为整数, 故最终确定选择 7 圈。随后, V_{DD-OP} 会变为 16.5 V, 该值仍然在工作电压范围内。

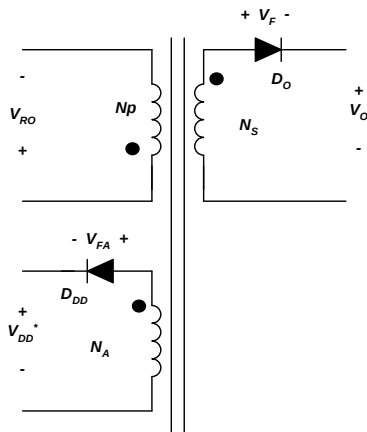


图7. 变压器简图

第9步 - 根据RMS电流值确定每个绕组的导线直径

定义参数:

- 次级端RMS电流: I_{SEC}^{RMS}

设计提示:

- 如果导线较长 (1米以上), 电流密度通常为 6-10 A/mm²。
- 如果导线短且匝数小, 那么 8-14 A/mm² 的电流密度也可接受。
- 应采用绕组填充整层以获得更佳的耦合性能, 使初级端和次级端之间的漏电感较小。

设计范例

$$I_{SEC}^{RMS} = n \cdot I_{DS}^{RMS} \cdot \sqrt{\frac{1 - D_{MAX}}{D_{MAX}}} \\ = 4.75 \cdot 1.24 \cdot \sqrt{\frac{1 - 0.52}{0.52}} = 5.66 \text{ (A)}$$

其中, D_{MAX} 和 I_{DS}^{RMS} 分别由步骤 3 和步骤 5 获得。

根据计算结果, 针对初级端和次级端绕组, 分别选择 0.5 mm (6.3 A/mm²) 和 0.9 mm (8.9 A/mm²) 的导线直径。

第10步 - 选择输出整流二极管

定义参数:

- 输出整流二极管的最大可恢复反向电压计算值为: V_{DO} 。
- 选定输出二极管的最大可恢复反向电压规格为: V_{RRM} 。
- 选定输出二极管的最大整流正向电流规格为: I_F 。

设计提示:

- 选择输出二极管时, 检查 V_{RRM} 和 I_F 的规格。 V_{RRM} 不应低于 1.3 乘以 V_{DO} ; I_F 不应低于 1.5 乘以 I_{SEC}^{RMS} 。

设计示例:

$$V_{DO} = V_O + \frac{V_{IN}^{MAX}}{n} = 19 + \frac{373}{4.75} = 98 \text{ (V)}$$

$$V_{RRM} > 1.3 \times V_{DO} = 127 \text{ (V)}$$

$$I_F > 1.5 \times I_{SEC}^{RMS} = 8.5 \text{ (A)}$$

因此, 选用 150 V-20 A 二极管。

第11步 - 反馈电路设计

FAN6756 采用电流模式控制, 如图 8 所示。通常用光电耦合器 (如 H11A817A) 和分流稳压器 (如 KA431) 组成反馈网络。通过比较反馈电压与感测电流信号, 可实现开关占空比的控制。反馈电路设计与频率响应分析有关, 在飞兆半导体的很多应用指南中均有所涉及。由于待机模式操作的进/出功率电平取决于反馈电压, 本节讨论环路响应如何影响待机模式。

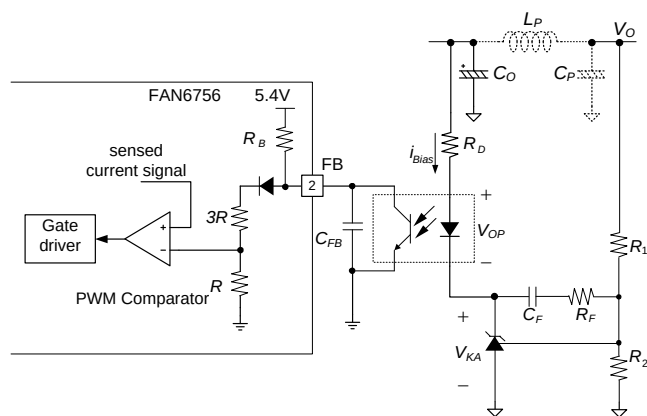


图8. 反馈补偿网络

空载或极轻载条件下，FAN6756会进入待机模式，进一步降低功耗；当3个连续突发开关操作中突发模式的非开关状态持续超过10ms，就会启动待机模式，如图9所示。若由于高突发频率导致FAN6756甚至在空载情况下都无法进入待机模式，则通过降低控制带宽可增加 C_{FB} 或 R_O ，从而降低突发频率。

为防止在动态负载变化时进入待机模式，存在900 ms延迟。在此期间，若有104个以上的连续开关脉冲，则FAN6756不会进入待机模式。

如果在突发模式的非开关状态下 V_{FB} 超过0.75 V，从而使FAN6756意外退出待机模式（如空载），则尝试增加初级端光电耦合器的源电流。一种方法是采用具有高电流转换比(CTR)的光电耦合器。另一种方法是避免使用具有用于调节的超低最小阴极电流的分流稳压器。此外，增加或去除连接输出端和分流稳压器阴极的电阻。

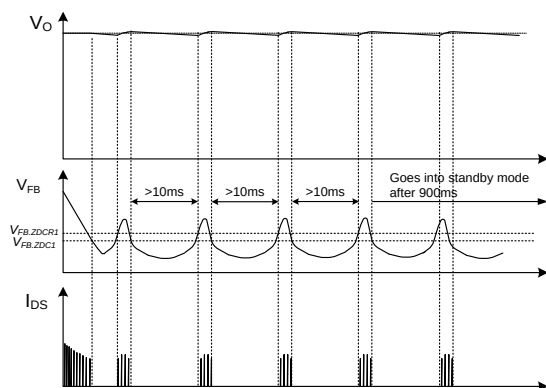
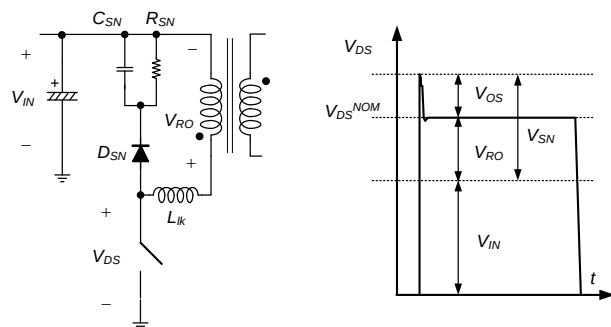


图9. 进入待机模式的时序图

第12步 - 设计缓冲器

关断MOSFET时，由于变压器漏电感(L_{lk})和MOSFET输出电容(C_{oss})之间存在谐振，因此漏极至源极会产生高压尖峰。要保护MOSFET免受雪崩击穿影响，需要使用一个缓冲电路。传统RCD缓冲电路如图10所示。有关缓冲器的详细设计与分析，请参见[AN-4147 — “反激式转换器RCD缓冲器的设计指南”](#)。

图10. 典型RCD缓冲电路和 V_{DS} 波形

采用RCD缓冲电路，漏电感存储的电感能被吸收，并由 R_{SN} 消耗。功耗可由下式获得：

$$P_{SN} = \frac{1}{2} \cdot f_s \cdot L_{lk} \cdot (I_{DS}^{PK})^2 \cdot \frac{V_{SN}}{V_{OS}} \quad (5)$$

要降低功耗，有效的方法便是采用适当的变压器结构，同时缩短功率环路的布局走线以降低漏电感。有关低待机功率设计的一个提示，便是替换 R_{SN} 和 C_{SN} ，代之以TVS和 ZD_{SN} ，如图11所示。对于RCD缓冲器，其电压随漏电流而变化。然而，无论漏电流如何变化，TVS都会保持缓冲器电压恒定。因此，TVS在轻载条件下与RCD缓冲器相比，功耗更低。

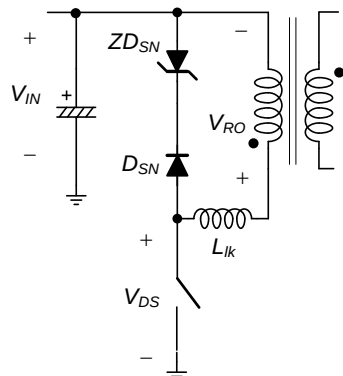


图11. TVS缓冲电路

定义参数：

- ZD_{SN} 的击穿电压： V_{BR}

设计提示:

- 对于通用输入反激式电源, 通常采用650 V MOSFET。
- V_{DS} 的最大值通常低于MOSFET额定值的80–85%。

设计范例

$$V_{BR} = 0.8 \cdot 650 - V_{IN}^{MAX} = 520 - 373 = 147 \text{ (V)}$$

因此, 选择150 V或200 V TVS。

第13步 - 确定HV电阻 (R_{HV}) 和 V_{DD} 保持电容 (C_{DD})

如图 5 所示, HV 引脚功能包括启动、欠压保护/恢复、高压/低压线路补偿和 AX-CAP™放电。确定 R_{HV} 时, 欠压/保护/恢复电平和高压/低压线路补偿应予以考虑。

通电/断电考虑因素

HV 引脚使用由外部电阻 (R_{HV}) 和内部电阻 (R_{LS}) 组成的开关式分压器检测交流线路电压。内部峰值检波器可确定峰值并将其保持在直流电平。根据检测到的电压, 欠压恢复和保护阈值可由下式确定:

$$V_{BROWN-IN} = \frac{R_{HV}}{200 \times 10^3} \cdot \frac{V_{AC-ON}}{\sqrt{2}} \text{ (RMS)} \quad (6)$$

$$V_{BROWN-OUT} = \frac{R_{HV}}{200 \times 10^3} \cdot \frac{V_{AC-OFF}}{\sqrt{2}} \text{ (RMS)} \quad (7)$$

其中, V_{AC-ON} 和 V_{AC-OFF} 分别为 110 V 和 100 V。通常情况下, 欠压恢复电平设为 80 V_{AC} 左右; 因此, 建议 R_{HV} 值为 200 k Ω 。断电电平随后可根据等式 7 计算得出, 计算结果为 70 V_{AC} 。欠压保护/恢复电平和 R_{HV} 之间的关系如图 12 所示。

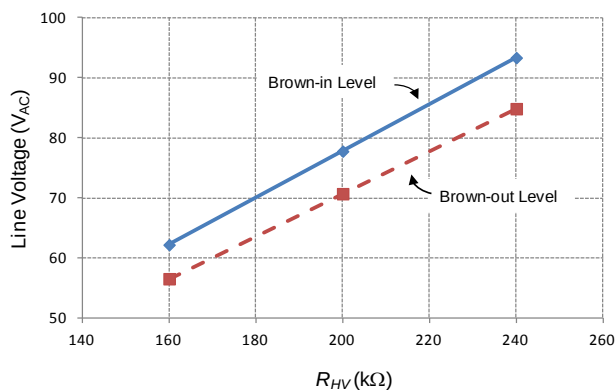


图12. 不同 R_{HV} 下的欠压保护/恢复电平

尽管通过 R_{HV} 可调节欠压保护/恢复电平, 但是建议 R_{HV} 的范围为 150 k Ω 到 250 k Ω , 以便确保线性线路补偿特性。此外, R_{HV} 越小采样损耗越高, 而 R_{HV} 电阻值较大则会延长启动时间和 X 电容放电时间。注意, 欠压保护功能在待机模式下禁用。

高压/低压线路补偿考虑因素

注意, R_{HV} 还会影响峰值限流电平 V_{LIMIT} , 如等式 1 所示。因此, 确定 R_{HV} 时, 必须同时考虑欠压保护/恢复和 OPP 电平。 R_{HV} 可转换 V_{LIMIT} 电平, 如图 13 所示。一旦确定 V_{LIMIT} 电平, R_{SENSE} 便可根据 OPP 电平计算得出, 如第 6 步所述。

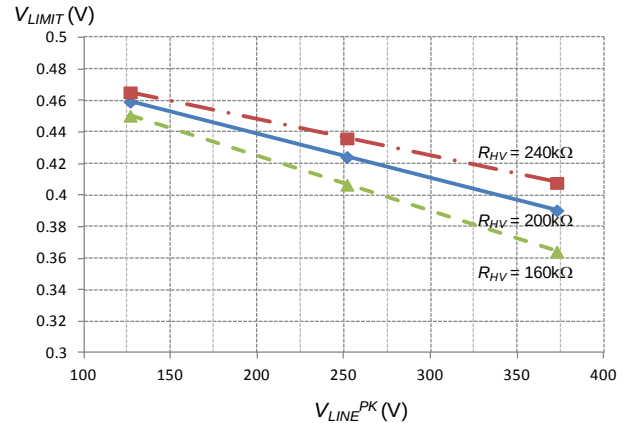


图13. 限流与 线路电压

启动的考虑因素

如图 14 所示, 交流线路输入至电源时, 内部高压电流源通过启动电阻对保持电容 C_{DD} 进行充电 (启动电阻为 R_{HV})。 V_{DD} 电压达到开启阈值 V_{DD-ON} 时, PWM 控制器使能。随后, 高压电流源关断, 主变压器的辅助绕组消耗电源电流。

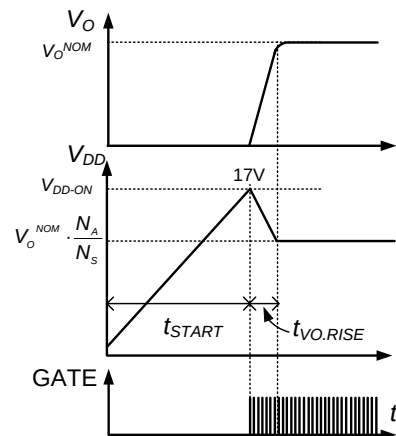


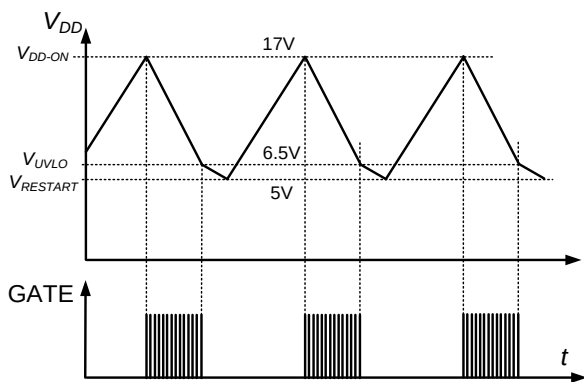
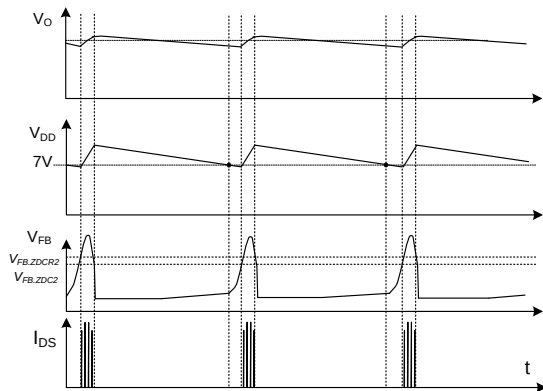
图14. 典型的启动波形

定义参数：

- V_{DD} 保持电容： C_{DD} 。
- HV将 C_{DD} 充电至 V_{DD-ON} 的延迟： t_{START} 。
- 输出上升时间： $t_{VO,RISE}$ 。

设计提示：

- C_{DD} 应当尽可能大，以防启动时 V_{DD} 下降至低于6.5 V。如图15所示，如果 V_{DD} 降低至6.5 V，则FAN6756会进入UVLO模式，从而关断栅极驱动输出。
- C_{DD} 较大还可降低待机模式下的突发模式频率，因为突发频率受控于 V_{DD} ，如图16所示。突发模式频率低的好处是减少待机模式下的开关损耗。然而，突发模式频率越低，待机模式输出纹波就越大。
- 通常，根据 t_{START} 估算的启动时间为2-3秒。应适当选取 C_{DD} 以满足启动时间规格。

**图15. 正常模式下的 V_{DD} UVLO****图16. 待机模式下的深度突发操作****设计示例：**

$$C_{DD} < \left[\frac{R_{HV}}{t_{START}} \cdot \ln \frac{V_{ILINE}^{MIN} \cdot 2\sqrt{2}/\pi}{V_{LINE}^{MIN} \cdot 2\sqrt{2}/\pi - V_{DD-ON}} \right]^{-1}$$

$$= \left(\frac{200 \times 10^3}{3} \cdot \ln \frac{90 \cdot 2\sqrt{2}/\pi}{90 \cdot 2\sqrt{2}/\pi - 17} \right)^{-1} = 64 \times 10^{-6} \text{ (F)}$$

要给启动时间留有裕量， C_{DD} 选择47 μF 。

估算X电容放电时间

FAN6756 通过检测线路电压可确定何时激活 AX-CAP® 放电。图 17 显示的是 X 电容放电时序。轻载条件下，要减少采样损耗，HV 采样器在一段时间内 (t_{S-REST}) 停止采样。 t_{S-REST} 最大值约为 160 ms。从电源插座上拔掉电源后，X 电容放电至 V_{LINE}^{PK} 37% 的最大放电时间可由下式估算：

$$t_{DIS}^{TOTAL} = t_{S-REST}^{MAX} + t_{D-HV-DIS} + t_{VDD-DIS} + t_{XCAP-DIS} \quad (8)$$

其中， t_{S-REST}^{MAX} 是 t_{S-REST} 的最大值， $t_{D-HV-DIS}$ 是激活 AX-CAP 放电的去抖时间（约为 40 ms）， $t_{VDD-DIS}$ 是 C_{DD} 的放电时间， $t_{XCAP-DIS}$ 是 X 电容的放电时间。

由于通过内部 1 mA 电流对 C_{DD} 放电，放电时间 $t_{VDD-DIS}$ 可由下式估算：

$$t_{VDD-DIS} = \frac{C_{DD} \cdot \left(\frac{N_A}{N_S} \cdot V_O - V_{DD-OFF} \right)}{1 \times 10^{-3}} \quad (9)$$

其中， V_{DD-OFF} 约为 11 V。若 V_{DD} 下降至 V_{DD-OFF} ，HV 会开始充电 C_{DD} 。由于电源已移除，因此 X 电容的残余能量将放电。放电时间 $t_{XCAP-DIS}$ 可由下式估算：

$$t_{XCAP-DIS} \approx -R_{HV} \cdot C_X \cdot \ln \left(\frac{V_{IN} \times 37\%}{V_{IN} - V_{DD-OFF}} \right) \quad (10)$$

将参数代入等式 9 和等式 10，计算 $t_{VDD-DIS}$ 和 $t_{XCAP-DIS}$ ：

$$t_{VDD-DIS} = \frac{47 \times 10^{-6} \cdot \left(\frac{7}{8} \cdot 19 - 11 \right)}{1 \times 10^{-3}} = 264 \times 10^{-3} \text{ (Sec.)}$$

$$t_{XCAP-DIS} \approx -200 \times 10^3 \cdot 0.33 \times 10^{-6} \cdot \ln \left(\frac{373 \times 37\%}{373 - 11} \right)$$

$$= 64 \times 10^{-3} \text{ (Sec.)}$$

因此，经计算可得 t_{DIS}^{TOTAL} 等于 528 ms，并考虑最大输入电压和最大 t_{S-REST} 。要保留放电裕量，建议 X 电容不要超过 0.5 μF 。

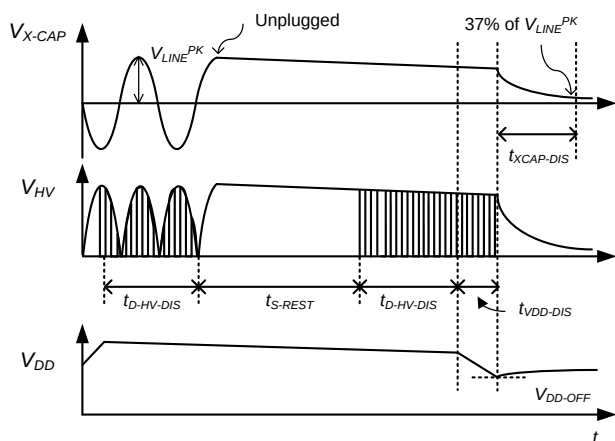


图17. AX-CAP* 放电时序图

第14步 - 其他元件

用于过温保护(OTP)的RT引脚串联电阻 (R_A 和 R_{NTC})

RT引脚提供可调过温保护(OTP)和外部锁存-触发功能。对于OTP应用,通常将NTC热敏电阻 R_{NTC} 与电阻 R_A 串联,然后连接RT引脚和地,如图18所示。内部电流源 I_{RT} (100 μ A)会在RT上产生压降,其值由下式计算得出:

$$V_{RT} = I_{RT} \cdot (R_{NTC} + R_A) \quad (11)$$

其中, V_{RT} 在内部箝位至5 V。高环境温度下, R_{NTC} 会下降,从而使 V_{RT} 降低。 V_{RT} 低于 V_{RTTH1} (1.035V)且持续超过 t_{D-OTP1} (14.5 ms)时,会触发OTP且FAN6756会进入锁存模式保护。注意,OTP在待机模式下禁用。

使用光电耦合器或晶体管拉低RT引脚电压也可触发锁存保护。 V_{RT} 一旦低于 V_{RTTH2} (0.7 V)且持续超过 t_{D-OTP2} (185 μ s)时,就会触发保护且FAN6756会进入锁存模式。

不使用OTP时,建议在该引脚和地之间添加100 k Ω 电阻以防噪声干扰。若滤波器电容 C_{RT} 与RT引脚电阻并联连接,则需注意,达到0.7 V的上升时间不应超过185 μ s。否则,成功启动前就会触发锁存保护。

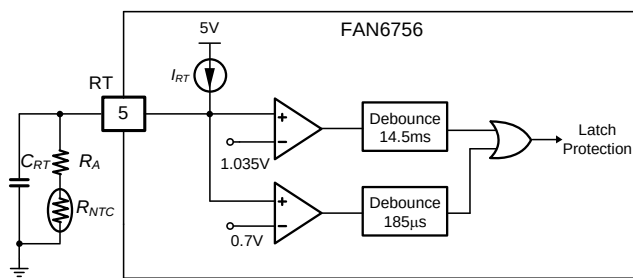


图18. 热保护电路

设计示例:

根据100 k Ω NTC热敏电阻数据手册,100 $^{\circ}$ C时的电阻约为4.3 k Ω ,见等式11:

$$R_A = \frac{V_{RT}}{I_{RT}} - R_{NTC} = \frac{1.035}{100 \times 10^{-6}} - 4.3 \times 10^3 = 6.1 \times 10^3 (\Omega)$$

C_{RT} 的最大值可由下式评估:

$$V_{RT}(t)|_{t=185\mu} = 5 \cdot (1 - e^{-\frac{185\mu}{C_{RT} \cdot 100K}}) > 0.7.$$

因此,

$$C_{RT} < 12 \times 10^{-9} (F)$$

就过滤噪声而言, C_{RT} 选用1 nF。

SENSE引脚的RC滤波器

MOSFET 导通时,尽管内部消隐电路可在 t_{LEB} (280 ns)时间内使导通尖峰消隐(如图19所示),但是仍然建议将由 R_{LPF} 和 C_{LPF} 构成的低通滤波器用于噪声过滤。本选型指南旨在实现导通和关断噪声的过滤,而不使电流感测波形失真。 R_{LPF} 和 C_{LPF} 分别选用100 Ω 和470 pF。

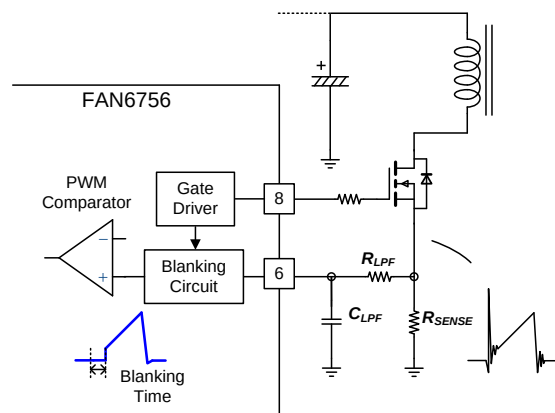


图19. 电流感测电路和波形

故障排除

防止误触发感测引脚短路保护(SSCP)

FAN6756 提供针对限制电源(LPS)测试的安全保护功能。为保护电源免受电流感测电阻短路的影响,FAN6756 在电流感测电压极低时会关断——甚至在相对较大的占空比下亦如此。如图20所示,电流感测电压在 $t_{ON-SSCP}$ (4.55 μ s)处采样,此时栅极已打开。若采样电压(V_{S-CS})低于 V_{SSCP} 并持续11个连续的开关周期(170 μ s),则立即关断FAN6756。 V_{SSCP} 与线路电压成线性关系。若 V_{LINE}^{PK} 等于122 V, V_{SSCP} 典型值为50 mV (V_{SSCP-L});若 V_{LINE}^{PK} 等于366 V, V_{SSCP} 典型值为100 mV (V_{SSCP-H})。

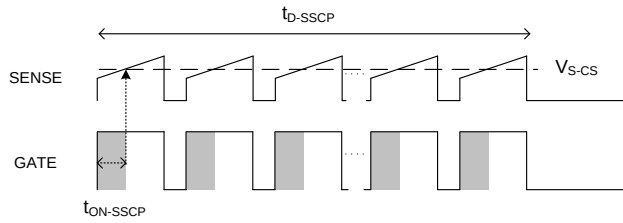


图20. SSCP检测波形

为防止 SSCP 误触发, SENSE 引脚电压 V_{SENSE} 低于 V_{SSCP} ($t_{ON-SSCP}$ 时) 的持续时间不得超过 11 个连续开关周期, 但 SENSE 引脚短路情况除外。考虑到最小输入电压条件, $t_{ON-SSCP}$ 的 SENSE 引脚电压由下式获得:

$$V_{SENSE} \Big|_{t_{ON}=t_{ON-SSCP}} = I_{DS}^{PK} \cdot R_{CS} > V_{S-CS} \quad (12)$$

其中, $t_{ON-SSCP}$ 是低压线路条件的最小值, 数值为 4 μ s; I_{DS}^{PK} 分别是系统在 CCM 和 DCM 下工作时由等式 3 和等式 4 获得的计算结果; V_{S-CS} 是低压线路条件下的最大 SSCP 电平, 该值在数据手册中定义为 70 mV。假设系统在 DCM 下工作, 检查:

$$V_{SENSE} = \frac{88.4 \times 10^{-6} \cdot 0.176}{513 \times 10^{-6}} = 120 \times 10^{-3} > 70 \times 10^{-3}$$

用户必须仔细检查低输入电压条件, 如启动、关断、通电/断电或交流周期下降测试。若 V_{SENSE} 低于 V_{S-CS} , 则:

- 增大输入电容, 因为输入电容较大可减少直流总线电压纹波, 从而提升 V_{IN}^{MIN} 。
- 降低初级端电感。然而, 这样可能不太有效, 因为出于 OPP 考虑, R_{SENSE} 也会下降。

评估高压/低压线路的OPP偏差

假设系统在 OPP 条件下的 CCM 模式下工作, 输出电流可由下式评估:

$$I_o^{OPP} = \frac{\eta}{V_o} \cdot \left(\frac{V_{LIMIT} \cdot V_{IN} \cdot D}{R_{SENSE}} - \frac{V_{IN}^2 \cdot D^2}{2 \cdot L_M \cdot f_s} \right) \quad (13)$$

其中, V_{LIMIT} 由等式 1 给出, D 是 PWM 占空比:

$$D = \frac{V_{RO}}{V_{IN} + V_{RO}} \quad (14)$$

利用等式 13 绘制 OPP 百分比与线路电压的关系 (如图 21 所示), 便可检查 OPP 功率电平。

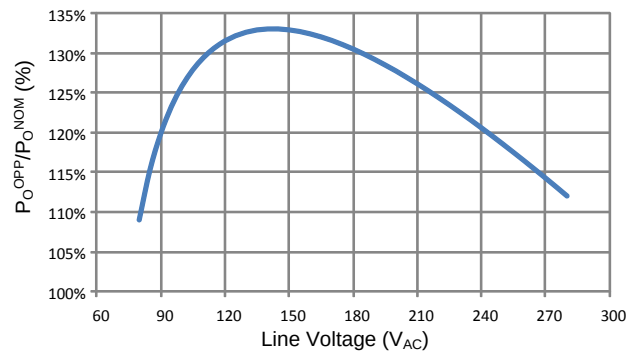


图21. OPP百分比与 线路电压

3. 最终设计范例的原理图

本节总结了最终设计示例。在表1中汇总了关键的系统规格，在表2中汇总了关键的设计参数。最终原理图参见图22。

表1. 系统指标

输入	
输入电压范围	90–264 V _{AC}
线路频率范围	47–63 Hz
输出	
输出电压 (V _o)	19 V
输出功率 (P _o ^{NOM})	65 W

表2. 变压器关键设计参数

初级端绕组匝数 (N _p)	38
次级端绕组匝数 (N _s)	8
辅助绕组匝数 (N _a)	7
初级端电感 (L _p)	513 μH
开关频率 (f _s)	65 kHz

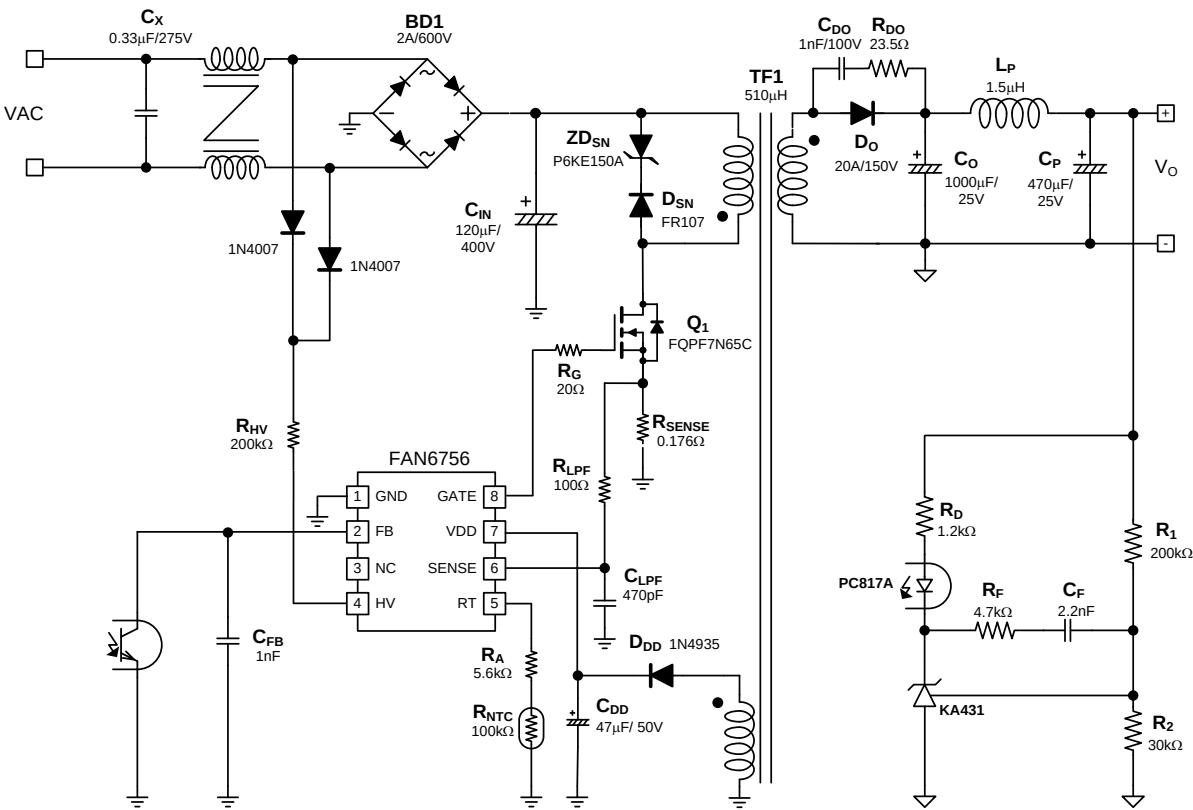


图22. 最终设计范例的原理图

实验室说明

对电源进行返工或焊接/去焊接之前，先利用外部电阻对初级端的降压电容放电。否则焊接/去焊接时的外部高压可能损坏 PWM IC。

该器件对 ESD 放电敏感。要提高产品收得率，生产线应根据 ANSI ESD S1.1、ESD S1.4、ESD S7.1、ESD STM 12.1 和 EOS/ESD S6.1 提供 ESD 保护特性。

4. 印刷电路板 (PCB) 布局

对于电流或电压随高 dv/dt 或 di/dt 变化的SMPS，PCB布局十分重要。良好的PCB布局可最大限度减少过多的EMI，有助于电源耐受浪涌或ESD测试。图23显示的是PCB布局中的接地方法

布局指南：

- 要实现更好的EMI性能并减少线路频率纹波，桥式整流器的输出应当首先直接连接到电容 C_{IN} ，然后连接到开关电路。
- 高功率环路为： $C_{IN} - TF1 - Q_1 - R_{SENSE} - C_{IN}$ 。该电流环路包围的面积应尽可能的小。保持走线（特别是 $GND4 \rightarrow 1$ ）尽量短、直、宽。与 Q_1 漏极和缓冲器相关的高压走线应远离控制电路，以防止不必要的干扰。如果针对 Q_1 使用散热片，则将该散热片接地，以获得更好的EMI性能。
- 如 $GND3$ 所示，控制电路的地线应先连在一起，然后再连接到其他电路。
- 如 $GND2$ 所示，由变压器辅助绕组、 D_{DD} 和 C_{DD} 封闭的面积应尽可能小。

- 靠近FAN6756放置 C_{LPF} ，以便获得良好去耦。
- 控制电路不可放置在ESD放电路径上。
- 需在初级端和次级端之间放置Y电容。若Y电容连接主接地（ $GND5$ ），则将该电容直接连接 BD_1 或 C_{IN} 的负极（ $GND1$ ）。
- 针对共模扼流圈和Y电容进行尖端放电可降低高频阻抗，增加EMI抗扰度。然而，两尖端之间的爬电距离应足够大，满足适用标准。

针对接地连接有两种各有利弊的建议：

- 星型接地（ $GND3 \rightarrow 1$ ， $4 \rightarrow 1$ ，以及 $2 \rightarrow 1$ ）或 $GND3 \rightarrow 2 \rightarrow 4 \rightarrow 1$ 。对于检测信号，这有助于避免共模阻抗干扰。
- $GND3 \rightarrow 2 \rightarrow 1$ 和 $GND4 \rightarrow 1$ ：ESD测试时若电源无法接地，则该路径更好。对于ESD放电路径，电荷首先自次级端通过变压器杂散电容到达 $GND2$ 。电荷随后从 $GND2$ 到达 $GND1$ ，再返回市电电源处。

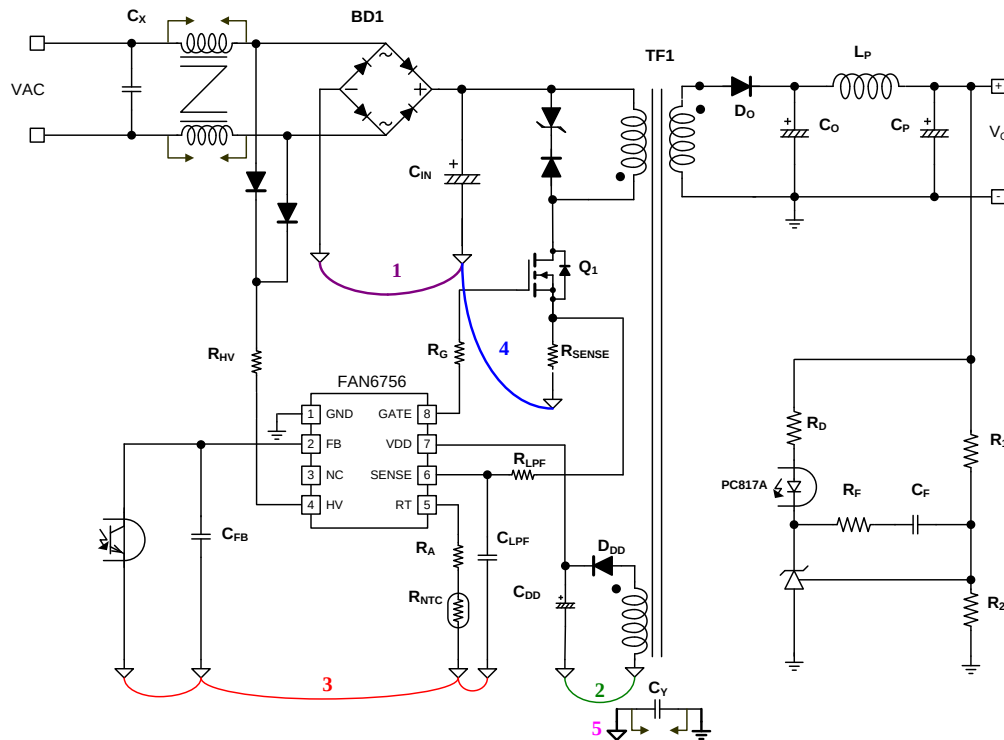


图23. PCB布局接地图

5. 相关数据表

[FAN6756 — mWSaver™ PWM控制器](#)

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which,
(a) are intended for surgical implant into the body, or (b)
support or sustain life, or (c) whose failure to perform when
properly used in accordance with instructions for use provided
in the labeling, can be reasonably expected to result in
significant injury to the user.
2. A critical component is any component of a life support device
or system whose failure to perform can be reasonably
expected to cause the failure of the life support device or
system, or to affect its safety or effectiveness

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada
Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910
Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local Sales Representative