



Is Now Part of



ON Semiconductor®

To learn more about ON Semiconductor, please visit our website at
www.onsemi.com

ON Semiconductor and the ON Semiconductor logo are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

AN-9741

使用初级端调节反激式转换器 FL103M 的 LED 灯控制设计指南

引言

很多 LED 灯系统采用反激式转换器拓扑结构。在要求精确输出电流调节的应用中，次级端的电流检测总是很有必要，这会导致额外的检测损耗。对于正在努力应对不断增加的法规压力的电源设计人员来说，输出电流检测是一个令人望而却步的设计难题。

电源初级端调节 (PSR) 可能是同时满足 LED 灯系统合规性和成本要求的最佳解决方案。初级端调节仅根据 LED 灯控制器初级端的信息准确控制输出电压和电流。这样, 消除了输出电流检测损耗并取消了次级反馈电路

。这有助于提高电源设计的效率，同时不会产生巨大的成本。飞兆半导体的 PWM PSR 控制器 FL103M 进行了简化，采用很少的外部元件即可满足更加严苛的效率要求。

本应用指南介绍采用飞兆半导体元件的 LED 灯系统
设计思路。包括变压器和输出滤波器的设计、元件的选
择和恒流控制的实现。本文提供逐步设计步骤，完成电
源设计。采用 FL103 的实验样机转换器对设计进行了
验证。图 1 显示采用 FL103M 的 LED 灯典型应用电路。

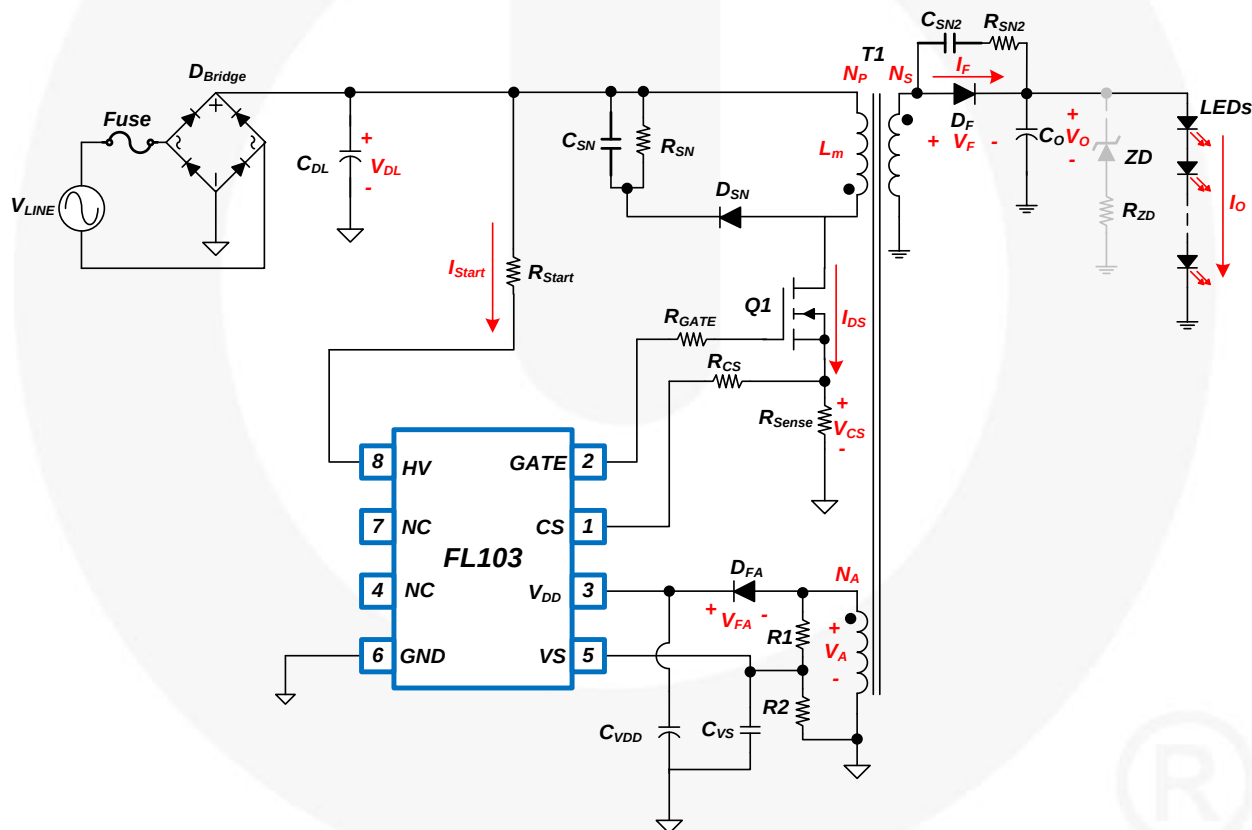


图 1. 典型应用电路

初级端调节原理

图 2 显示反激式转换器的典型波形。一般而言，初级端调节更偏好于不连续传导模式 (DCM) 运行，因为它可实现更佳输出调节。初级端调节的关键是如何获取输出电压和电流信息，而不是直接检测它们。获取这些数值后，可通过传统的反馈补偿方式实现控制。

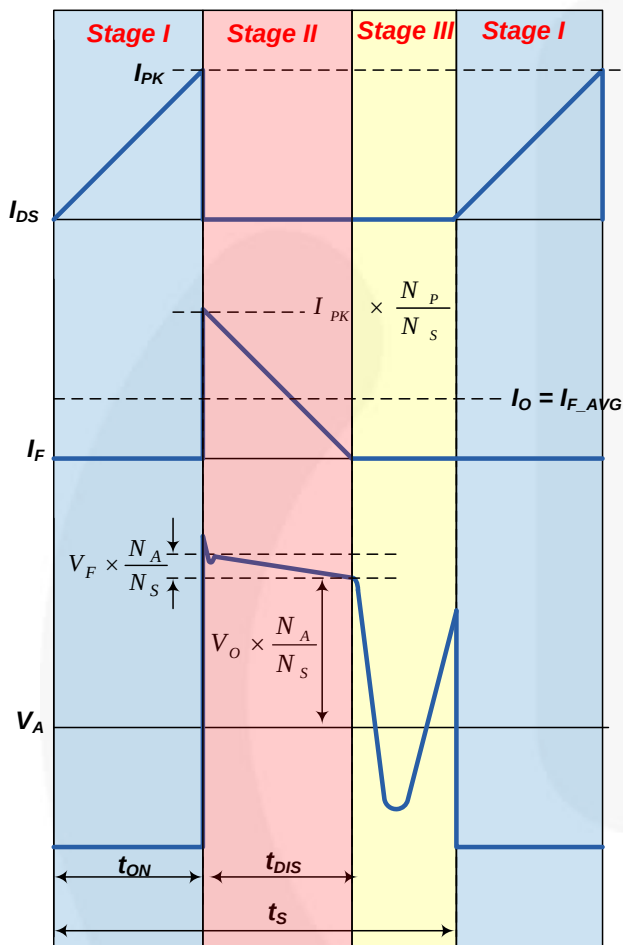


图 2. PSR 反激式转换器的关键波形

DCM 反激式转换器的工作原理如下所示：

第 I 级

在 MOSFET 导通期间 (t_{ON})，输入电压 (V_{DL}) 被施加到初级端电感 (L_m) 两端。然后，MOSFET 电流 (I_{DS}) 由零至峰值 (I_{PK}) 线性上升。在此期间，从输入电源获取能量，并存储在电感中。

第 II 级

当 MOSFET 关断时，电感中存储的能量强迫整流二极管 (D_F) 导通。在二极管导通期间 (t_{DIS})，输出电压 (V_O) 以及二极管正向压降 (V_F) 被施加到次级端电感，并且二极管电流 (I_F) 由峰值至零线性下降。在 t_{DIS} 结束时，存储在电感中的所有能量都被传递到输出端。

第 III 级

当二极管电流达到零时，变压器辅助绕组电压 (V_A) 开始因初级端电感 (L_m) 与 MOSFET 输出电容之间的谐振而振荡。

设计步骤

本节提供了基于图 3 所示原理图的设计步骤。

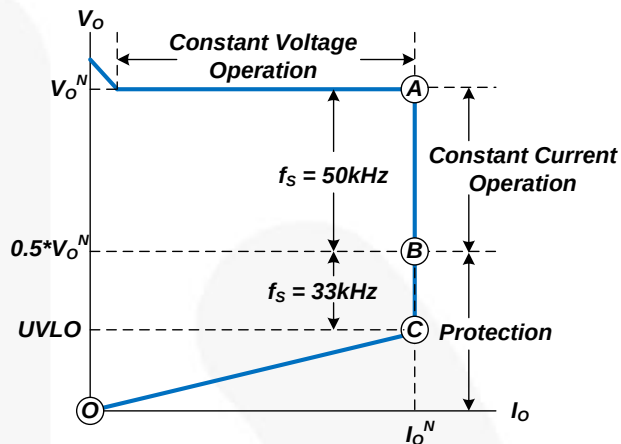


图 3. 恒压和恒流运行区域

[第 1 步] 估计效率

图 3 显示恒定电压 (CV) 和恒定电流 (CC) 运行区域。为了优化功率级设计，应该指定运行点 A (标称输出电压和电流)、B (标称输出电压的 50%) 和 C (最小输出电压) 的效率和输入功率。

1. 运行点 A、B、C 的估计整体效率 (η)：估计整体功率转换效率，计算输入功率。如果没有参考数据可用，对于低压输出应用，可设置 $\eta = 0.7 \sim 0.75$ ，对于高压输出应用，可设置 $\eta = 0.8 \sim 0.85$ 。
2. 运行点 A、B 和 C 的估计初级端效率 (η_P) 和次级端效率 (η_S) (图 4)。显示初级端和次级端效率的定义，其中初级端效率是针对从交流线路输入到变压器初级端的功率传输，而次级端效率是针对从变压器初级端到电源输出的功率传输。

初级端和次级端的典型值计算如下：

$$\eta_P \cong \eta^{\frac{1}{3}}, \eta_S \cong \eta^{\frac{2}{3}}; V_O < 10V \quad (1)$$

$$\eta_P \cong \eta^{\frac{2}{3}}, \eta_S \cong \eta^{\frac{1}{3}}; V_O > 10V \quad (2)$$

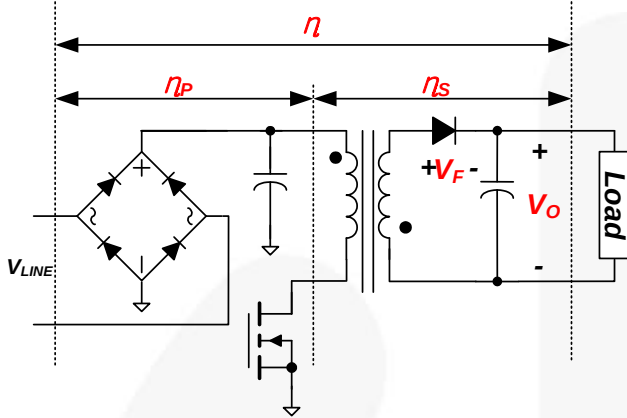


图 4. 初级端和次级端效率

利用估计的总体效率，标称输出下的输入功率计算如下：

$$P_{IN} = \frac{V_O^N \times I_O^N}{\eta} \quad (3)$$

其中， V_O^N 和 I_O^N 分别指标称输出电压和电流。

标称输出下，变压器的输入功率计算如下：

$$P_{IN_T} = \frac{V_O^N \times I_O^N}{\eta_S} \quad (4)$$

当输出电压跌落至低于其标称值的 50% 时，频率降低至 33 kHz，以便防止进入 CCM 运行模式。因此，DCM 运行模式下变压器必须设计为标称输出电压和最小输出电压的 50%。

恒流模式下，随着输出电压减小，效率也随着降低。为了优化变压器设计，必须在 50% 的标称输出电压和最小输出电压条件下，估计效率。

在 50% 的标称输出电压（运行点 B）下，整体效率可能约等于：

$$\eta_{@B} \cong \eta \times \frac{0.5 \times V_O^N}{0.5 \times V_O^N + V_F} \times \frac{V_O^N + V_F}{V_O^N} \quad (5)$$

其中， V_F 为二极管正向压降。

在 50% 的标称输出电压（运行点 B）下，次级端效率可能约等于：

$$\eta_{S@B} \cong \eta_S \times \frac{0.5 \times V_O^N}{0.5 \times V_O^N + V_F} \times \frac{V_O^N + V_F}{V_O^N} \quad (6)$$

然后，在 50% 的标称输出电压（运行点 B）下，电源输入功率和变压器输入功率计算如下：

$$P_{IN@B} = \frac{0.5 \times V_O^N \times I_O^N}{\eta_{@B}} \quad (7)$$

$$P_{IN_T@B} = \frac{0.5 \times V_O^N \times I_O^N}{\eta_{S@B}} \quad (8)$$

在最下输出电压下（运行点 C），整体效率可能约等于：

$$\eta_{@C} \cong \eta \times \frac{V_O^{\min}}{V_O^{\min} + V_F} \times \frac{V_O^N + V_F}{V_O^N} \quad (9)$$

其中， $V_O^{\min}$ 为最小输出电压。

最小输出电压下（运行点 C），次级端效率可能约等于：

$$\eta_{S@C} \cong \eta_S \times \frac{V_O^{\min}}{V_O^{\min} + V_F} \times \frac{V_O^N + V_F}{V_O^N} \quad (10)$$

然后，在最小输出电压下（运行点 C），电源输入功率和变压器输入功率计算如下：

$$P_{IN@C} = \frac{V_O^{\min} \times I_O^N}{\eta_{@C}} \quad (11)$$

$$P_{IN_T@C} = \frac{V_O^{\min} \times I_O^N}{\eta_{S@C}} \quad (12)$$

[第 2 步] 确定直流链路电容 (C_{DL}) 和直流链路电压范围

通常来说，针对通用输入范围 (90 ~ 265V_{RMS})，直流链路电容选用每瓦输入功率 2-3 μ F，针对欧洲输入范围 (195 ~ 265V_{RMS})，直流链路电容选用每瓦输入功率 1 μ F。选择了 DC 链路电容后，最小 DC 链路电压可由下式得出：

$$V_{DL}^{\min} = \sqrt{2 \times (V_{LINE}^{\min})^2 - \frac{P_{IN}(1-D_{ch})}{C_{DL} \times f_L}} \quad (13)$$

其中， $V_{LINE}^{\min}$ 指最小线路电压， C_{DL} 指直流链路电容， f_L 指线路频率， D_{ch} 图 5 中指定义的直流链路电容充电占空比（通常约为 0.2）。

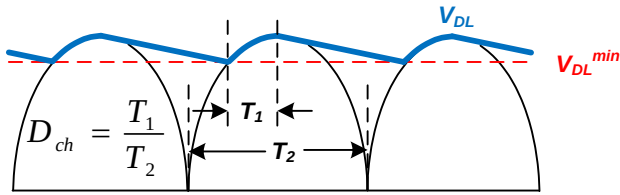


图 5. DC 链路电压波形

最大直流链路电压计算如下：

$$V_{DL}^{\max} = \sqrt{2} \times V_{LINE}^{\max} \quad (14)$$

其中， $V_{LINE}^{\max}$ 指最大线路电压。

在 50% 的标称输出电压下，最小输入直流链路电压计算如下：

$$V_{DL@B}^{\min} = \sqrt{2 \times (V_{LINE}^{\min})^2 - \frac{P_{IN@B}(1-D_{ch})}{C_{DL} \times f_L}} \quad (15)$$

在最小输出电压下，最小输入直流链路电压计算如下：

$$V_{DL@C}^{\min} = \sqrt{2 \times (V_{LINE}^{\min})^2 - \frac{P_{IN@C}(1-D_{ch})}{C_{DL} \times f_L}} \quad (16)$$

【第 3 步】确定变压器匝数比

图 6 显示了 MOSFET 漏极至源极的电压波形。当 MOSFET 关断时，输入电压 (V_{DL}) 与初级反射输出电压的总和被施加在 MOSFET 两端，计算公式如下：

$$V_{DS}^{nom} = V_{DL}^{\max} + V_{RO} \quad (17)$$

其中， V_{RO} 为反射的输出电压，定义为：

$$V_{RO} = \frac{N_S}{N_P} \times (V_O + V_F) \quad (18)$$

其中， V_F 为二极管正向压降， N_P 和 N_S 分别为初级端和次级端的匝数。

当 MOSFET 导通时，输出电压以及次级反射输入电压被施加在二极管两端：

$$V_F = V_O + \frac{N_S}{N_P} \times V_{DL}^{\max} \quad (19)$$

根据方程式 (5) 和 (6)，增加变压器匝比 (N_P/N_S) 会导致 MOSFET 电压增大，同时导致整流二极管电压应力减小。因此，变压器匝比 (N_P/N_S) 应该根据 MOSFET 和二极管电压应力之间的平衡确定。在确定变压器匝比时，还应考虑漏电压上的电压击穿 (V_{OS})。因而可得 MOSFET 的最大电压应力为：

$$V_{DS}^{\max} = V_{DL}^{\max} + V_{RO} + V_{OS} \quad (20)$$

对于合理的缓冲电路设计，击穿电压 (V_{OS}) 通常是反射输出电压的 1~1.5 倍。通常最大的 MOSFET 电压应力相比击穿电压留有 15~20% 的裕量。

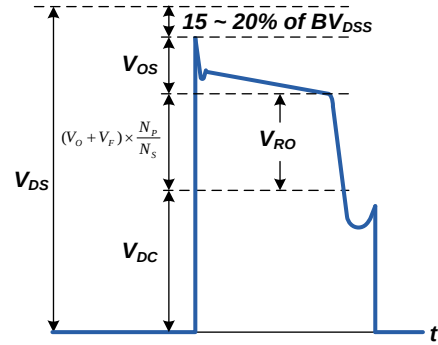


图 6. MOSFET 的电压应力

确定辅助绕组与次级绕组之间的变压器匝比 (N_A/N_S) 时，应该考虑恒流条件下可允许的 IC 电源电压 (V_{DD}) 范围和最小输出电压。当 LED 在恒流条件下运行时， V_{DD} 图 7 以及输出电压会变化，如图所示。漏电感产生的辅助绕组电压击穿还会影响 V_{DD} 。轻载条件下，辅助绕组电压击穿可以忽略， V_{DD} 电压计算如下：

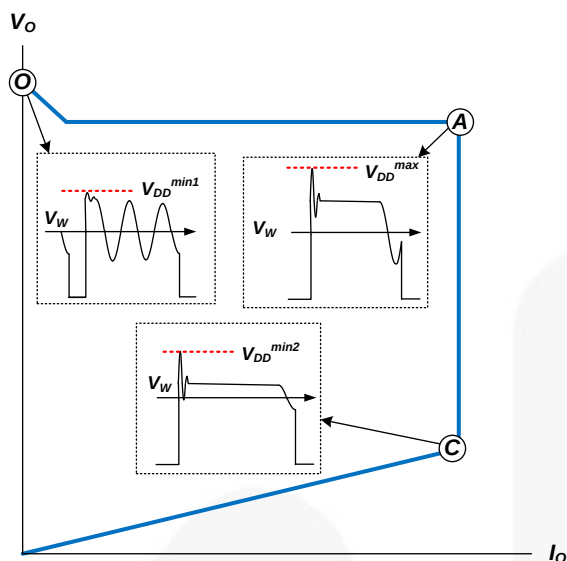
$$V_{DD}^{\min 1} = \frac{N_A}{N_S} \times (V_O + V_F) - V_{FA} \quad (21)$$

由于存在漏电感导致的击穿，重载时的实际 V_{DD} 图 7 比方程式 (21) 的计算值高，与中 MOSFET 漏源极电压的击穿电压成正比。考虑到电压击穿效应，标称输出电压和最小输出电压下， V_{DD} 电压计算如下：

$$V_{DD}^{\max} \cong \frac{N_A}{N_S} \times \left(V_O + V_F + \frac{N_S}{N_P} \times V_{OS} \right) - V_{FA} \quad (22)$$

$$V_{DD}^{\min 2} \cong \frac{N_A}{N_S} \times \left(V_O^{\min} + V_F + \frac{N_S}{N_P} \times V_{OS} \right) - V_{FA} \quad (23)$$

其中， V_{FA} 为辅助绕组二极管的正向压降。

图 7. V_O 和绕组电压

[第 4 步] 设计变压器

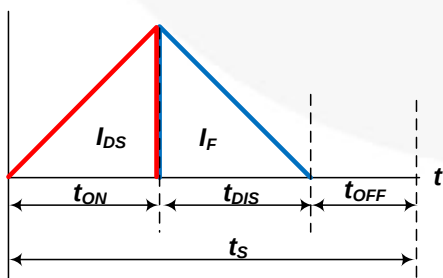
图 8 显示 MOSFET 导通时间 (t_{ON})、二极管导通时间 (t_{DIS}) 和非导通时间 (t_{OFF}) 的定义。在 50% 的标称输出电压下, MOSFET 导通时间和二极管导通时间之和计算如下:

$$t_{ON@B} + t_{DIS@B} = t_{ON@B} \left(1 + \frac{N_S}{N_P} \times \frac{V_{DL@B}^{\min}}{0.5 \times V_O + V_F} \right) \quad (24)$$

变压器设计的第一步是确定 DCM 运行模式下的非导通时间 (t_{OFF})。

确定完 t_{OFF} 后, 考虑到跳频产生的频率波动及其自身的容差, MOSFET 导通时间由下式得出:

$$t_{ON@B} = \frac{\frac{1}{f_s} - t_{OFF@B}}{1 + \frac{N_S}{N_P} \times \frac{V_{DL@B}^{\min}}{0.5 \times V_O + V_F}} \quad (25)$$

图 8. t_{ON} 、 t_{DIS} 和 t_{OFF} 的定义

变压器初级端电感可由下式计算得出:

$$L_m = \frac{(V_{DL@B}^{\min} \times t_{ON@B})^2 \times f_s}{2 \times P_{IN_T@B}} \quad (26)$$

标称输出条件下, 最大漏极峰值电流可由下式得出:

$$I_{DS}^{PK} = \sqrt{\frac{2 \times P_{IN_T}}{L_m \times f_s}} \quad (27)$$

标称输出条件下, MOSFET 导通时间由下式得出:

$$t_{ON} = I_{DS}^{PK} \times \frac{L_m}{V_{DL}^{\min}} \quad (28)$$

可以避免磁芯饱和的变压器初级最小匝数为:

$$N_P^{\min} = \frac{L_m \times I_{DS}^{PK}}{B_{sat} \times A_e} \quad (29)$$

其中, A_e 指磁心横截面积 (以 m^2 为单位), 而 B_{sat} 指饱和通量密度 (以特斯拉为单位)。

图 9 显示了 TDK (PC45) 铁氧体磁芯的典型 B-H 特性曲线。由于饱和通量密度 (B_{sat}) 随着温度的升高而减小, 所以应考虑高温特性, 特别是对于封闭情况下的充电器应用。如果缺乏参考数据, 可以采用 $B_{sat} = 0.25 \sim 0.3 \text{ T}$ 。

确定匝比后, 确定 N_p 合适的整数值, 确保 N_p 结果值大于方程式 (29) 中 $N_p^{\min}$ 的计算值。

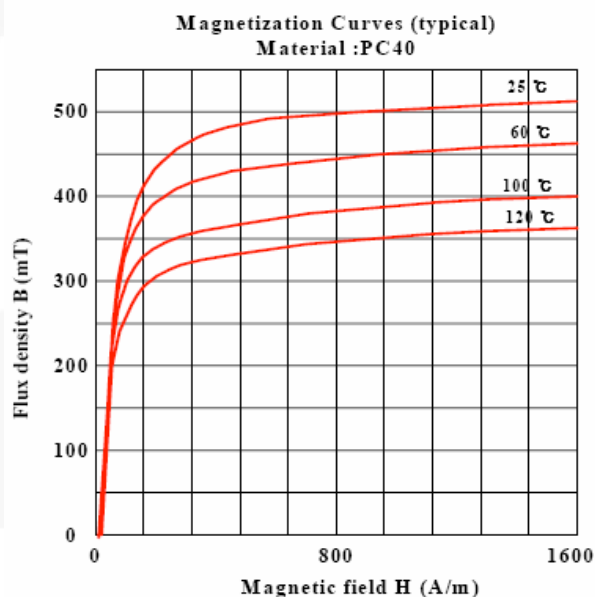


图 9. 铁氧体磁芯 (TDK/PC40) 的典型 B-H 特性

还应检查最小输出电压下的 DCM 运行模式。最小输出电压下, MOSFET 的导通时间计算如下:

$$t_{ON@C} = \frac{1}{V_{DL@C}^{\min}} \times \sqrt{\frac{2 \times P_{IN_T@C} \times L_m}{f_{SR}}} \quad (30)$$

其中, f_{SR} 指降低后的开关频率, 可防止进入 CCM 运行模式。

然后, 最小输出电压下的非导通时间计算如下:

$$t_{OFF@C} = \frac{1}{f_{SR}} - t_{ON@C} \left(1 + \frac{N_P}{N_S} \times \frac{V_{DL@C}^{\min}}{V_O^{\min} + V_F} \right) \quad (31)$$

考虑到开关频率的容差, 非导通时间应该大于 $3 \mu s$ (开关周期的 10%)。

[第 5 步] 计算开关器件的电压和电流

初级端 MOSFET

在第 3 步确定匝比时就已讨论了 MOSFET 的电压应力。假定漏极击穿电压与反射输出电压相同, 最大漏极电压计算如下:

$$V_{DS}^{\max} = V_{DL}^{\max} + V_{RO} + V_{OS} \quad (32)$$

通过 MOSFET 的电流有效值计算如下:

$$I_{DS}^{rms} = I_{DS}^{PK} \times \sqrt{\frac{t_{ON} \times f_S}{3}} \quad (33)$$

次级端二极管

整流二极管的最大反向电压和电流有效值分别计算如下:

$$V_F = V_O^N + \frac{N_S}{N_P} \times V_{DL}^{\max} \quad (34)$$

$$I_F^{rms} = I_{DS}^{rms} \times \sqrt{\frac{V_{DL}^{\min}}{V_{RO}}} \times \frac{N_P}{N_S} \quad (35)$$

[第 6 步] 设定输出电压和电流

标称输出电流由检测电阻值和变压器匝比确定为:

$$R_{Sense} = \frac{N_P}{N_S \times I_O^N \times 8.5} \quad (36)$$

分压电阻 R_1 和 R_2 图 8 的确定应该确保二极管电流导通时间结束时 V_S 为 2.5 V, 如所示。

$$\frac{R_1}{R_2} = \frac{V_O^N}{V_{ref}} \times \frac{N_A}{N_S} - 1 \quad (37)$$

选择容差为 1% 的电阻, 以便更好地调节输出。

建议紧挨 V_S 引脚和 GND 引脚之间放置一个 22~68 pF 的旁路电容, 用于旁路开关噪声并保持恒压调节时采样电压的精度。电容值影响负载调节以及恒流调节。图 10 显示通过一个不同的 V_S 电容测得的 V_S 引脚波形。若采用一个容值较大的 V_S 电容, 充电时间会变长并且采样电压高于实际电压。

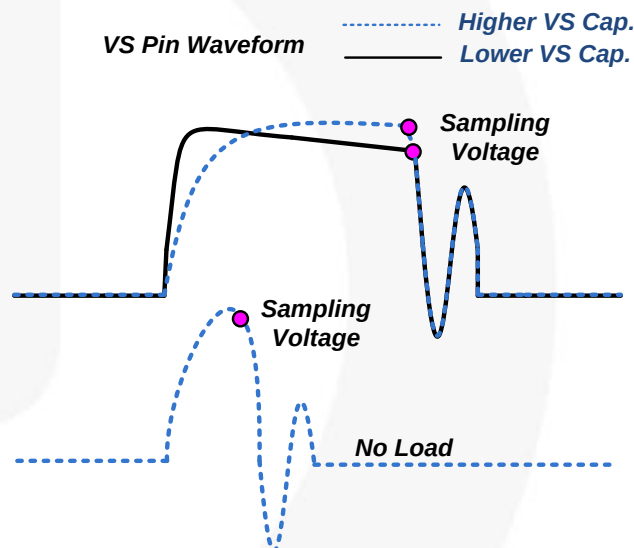


图 10. 采用不同 V_S 电容时的采样电压

FL103 能够根据 V_S 电阻控制掉电电压。当通过 V_S (I_{VS}) 的电流典型值为 $175 \mu A$ 时, FL103 触发掉电保护。那时, V_S 为 1.13 V。相应掉电电压计算如下:

$$V_A = V_{DL} \times \left(-\frac{N_A}{N_P} \right) \quad (38)$$

$$I_{VS} = \frac{VS}{R_2} + \frac{VS - V_A}{R_1} \quad (39)$$

当输入电压较低并且输出负载较重时, I_{VS} 应该大于 $227 \mu A$ 。

[第 7 步] 确定输出滤波级

电容电流的峰间纹波计算如下:

$$\Delta I_{CO} = \frac{N_P}{N_S} \times I_{DS}^{PK} \quad (40)$$

输出纹波电压计算如下：

$$\Delta V_O = \frac{\Delta I_{CO} \times t_{DIS}}{2 \times C_O} \times \left(\frac{\Delta I_{CO} - I_O^N}{\Delta I_{CO}} \right)^2 + \Delta I_{CO} \times R_C \quad (41)$$

有些时候，由于电解电容具有较高的 ESR (R_C)，采用单只输出电容 (C_O) 不能够满足纹波指标。则可以附加 LC 滤波器电路（后级滤波器）。在使用后级滤波器时，不要将转折频率放置得太低，因为这样可能导致系统不稳定或限制控制带宽。通常将后级滤波器转折频率设置为开关频率的 1/10~1/5 左右。

[第 8 步]设计初级端的 RCD 缓冲电路

当功率 MOSFET 关断时，由于存在变压器漏电感，漏极上会有高压尖峰。MOSFET 上过大的电压可能导致雪崩击穿，并最终导致器件出现故障。因此，需要使用一个额外的电路来箝位电压。RCD 缓冲电路和 MOSFET 漏极电压波形如图 6 所示。一旦 MOSFET 漏极电压超过 D_{SN} 阴极电压，RCD 缓冲电路通过导通缓冲二极管 (D_{SN}) 来吸收漏电感中的电流。在缓冲电路的分析中，假设缓冲电容足够大，从而保证在一个开关周期中电压变化不大。缓冲电容应为陶瓷材料或能够提供低 ESR 的材料。由于这些原因，不可使用电解质或钽电容。

满载条件下的缓冲电容电压 (V_{SN}) 计算如下：

$$V_{SN} = V_{RO} + V_{OS} \quad (42)$$

缓冲电路所耗散的功率计算如下：

$$P_{SN} = \frac{V_{SN}^2}{R_{SN}} = \frac{1}{2} \times L_{lk} \times (I_{DS}^{PK})^2 \times \frac{V_{SN}}{V_{SN} - V_{OS}} \times f_S \quad (43)$$

其中， I_{DS}^{PK} 指满载条件下的峰值漏电流， L_{lk} 指漏电感， V_{SN} 指满载条件下的缓冲电容电压，而 R_{SN} 指缓冲电阻。

漏电感是在初级绕组（所有其它绕组都已短路）开关频率下测得的。然后，应根据功耗选择具有合适额定功率的缓冲电阻。缓冲电容电压的最大纹波可由下式得出：

$$\Delta V_{SN} = \frac{V_{SN}}{C_{SN} \times R_{SN} \times f_S} \quad (44)$$

一般而言，所选电容电压具有 5~20% 的纹波是合理的。

在本节的缓冲电路设计中，电感器的损耗放电和杂散电容尚未考虑。在实际转换器中，由于这点影响，缓冲电路中的损耗小于设计值。

采用 FL103M 的设计实例

表1. 电缆补偿

应用		设备	输入	输出	
LED 灯		FL103M	85V _{AC} ~ 265V _{AC} (50Hz/60Hz)	8.4W (24V/0.36A)	

说明		符号	数值	单位
系统指标				
输入	最小线路输入电压	V _{LINE} ^{min}	85	V _{AC}
	最大线路输入电压	V _{LINE} ^{max}	265	V _{AC}
	线性频率	f _L	60	Hz
	设置输出电压	V _O ^N	24	V
	B 点输出电压	V _{O@B}	12	V
	最小输出电压	V _O ^{min}	10	V
	常规输出电流	I _O ^N	0.35	A
	次级二极管压降	V _F	1.1	V
	常规开关频率	f _S	50	kHz
	B 点与 C 点之间的开关频率	f _{SR}	33	kHz
估计效率				
输入	效率	η	0.80	W
输出	次级端效率	η _S	0.93	
	输入功率	P _{IN}	10.50	
	变压器输入功率	P _{IN,T}	9.05	
	B 点整体效率	η _{@B}	0.77	
	B 点次级端效率	η _{S@B}	0.89	
	B 点输入功率	P _{IN@B}	5.48	
	B 点变压器输入功率	P _{IN,T@B}	4.72	
	C 点整体效率	η _{@C}	0.75	
	C 点次级端效率	η _{S@C}	0.87	
	C 点输入功率	P _{IN@C}	4.64	
	C 点变压器输入功率	P _{IN,T@C}	4.00	
确定直流链路电容和直流链路电压范围				
输入	直流链路电容	C _{DL}	20	μF
输出	最小直流链路电压	V _{DL} ^{min}	86	V
	最大直流链路电压	V _{DL} ^{max}	375	
	B 点最小直流链路电压	V _{DL@B} ^{min}	104	
	C 点最小直流链路电压	V _{DL@C} ^{min}	107	
确定变压器匝比				
输入	V _{DD} 最大值	V _{DD} ^{max}	24.0	V
	V _{DD} 最小值	V _{DD} ^{min}	8.0	
	突发模式 V _{DD} 纹波	V _{DD} ^{ripple}	3.8	V _{p-p}
	V _{DD} 二极管压降	V _{FA}	0.7	V
	确定 N _P /N _S 比值	N _P /N _S	3.20	
	确定 N _A /N _S 比值	N _A /N _S	0.68	

接下页

说明		符号	数值	单位
输出	最大整流输出电压	V_{R0}	80	V
	N_A/N_S 比值 1	N_A/N_S^1	0.50	
	N_A/N_S 比值 2	N_A/N_S^2	0.24	
	N_A/N_S 比值 3	N_A/N_S^3	0.49	
变压器设计				
输入	B 点非导通时间	$t_{OFF@B}$	4.00	us
	变压器磁芯横截面积	A_e	31.0	mm ²
	最大磁通密度	B_{sat}	0.30	T
	确定次级端匝数	N_S	23	匝数
输出	A 点 MOSFET 导通时间	t_{ON}	7.66	us
	A 点电感放电时间	t_{DIS}	8.24	us
	A 点非导通时间	t_{OFF}	4.10	us
	B 点 MOSFET 导通时间	$t_{ON@B}$	4.60	us
	B 点电感放电时间	$t_{DIS@B}$	11.40	us
	C 点 MOSFET 导通时间	$t_{ON@C}$	5.08	us
	C 点电感放电时间	$t_{DIS@C}$	15.25	us
	C 点非导通时间	$t_{OFF@C}$	9.98	us
	变压器初级电感	L_m	1.21	mH
	峰值漏极电流	I_{DS}^{PK}	0.55	A
	最小初级匝数	N_p^{min}	71.13	匝数
	初级匝数	N_p	74	匝数
	辅助绕组匝数	N_A	16	匝数
	最终 N_p/N_S 比值	N_p/N_S	3.22	
	最终 N_A/N_S 比值	N_A/N_S	0.70	
选择开关器件				
输入	MOSFET 击穿电压	V_{OS}	40	V
输出	MOSFET 最大漏源极电压	V_{DS}^{max}	495	V
	MOSFET 电流有效值	I_{DS}^{rms}	0.20	A
	最大次级端二极管电压	V_F	140	V
	次级二极管电流有效值	I_F^{rms}	0.65	A
设定输出电压和电流				
输入	确定 V_S 高端电阻	$R1$	91	K Ω
	确定 V_S 低端电阻	$R2$	16	K Ω
	确定电流检测电阻 1	R_{sense1}	2.4	Ω
	确定电流检测电阻 2	R_{sense2}	2.2	Ω
输出	计算 V_S 高端电阻	$R1^{cal}$	90.85	K Ω
	低线路电压下的辅助电压	V_A^1	-27.52	V
	90 V_{AC} 时的辅助电压	I_{VS}^{low}	379.59	uA
	掉电时的直流链路电压	V_{DL}^{BO}	38.83	V
	计算电流检测电阻	R_{sense}	1.08	Ω

采用 FL103M 的设计总结

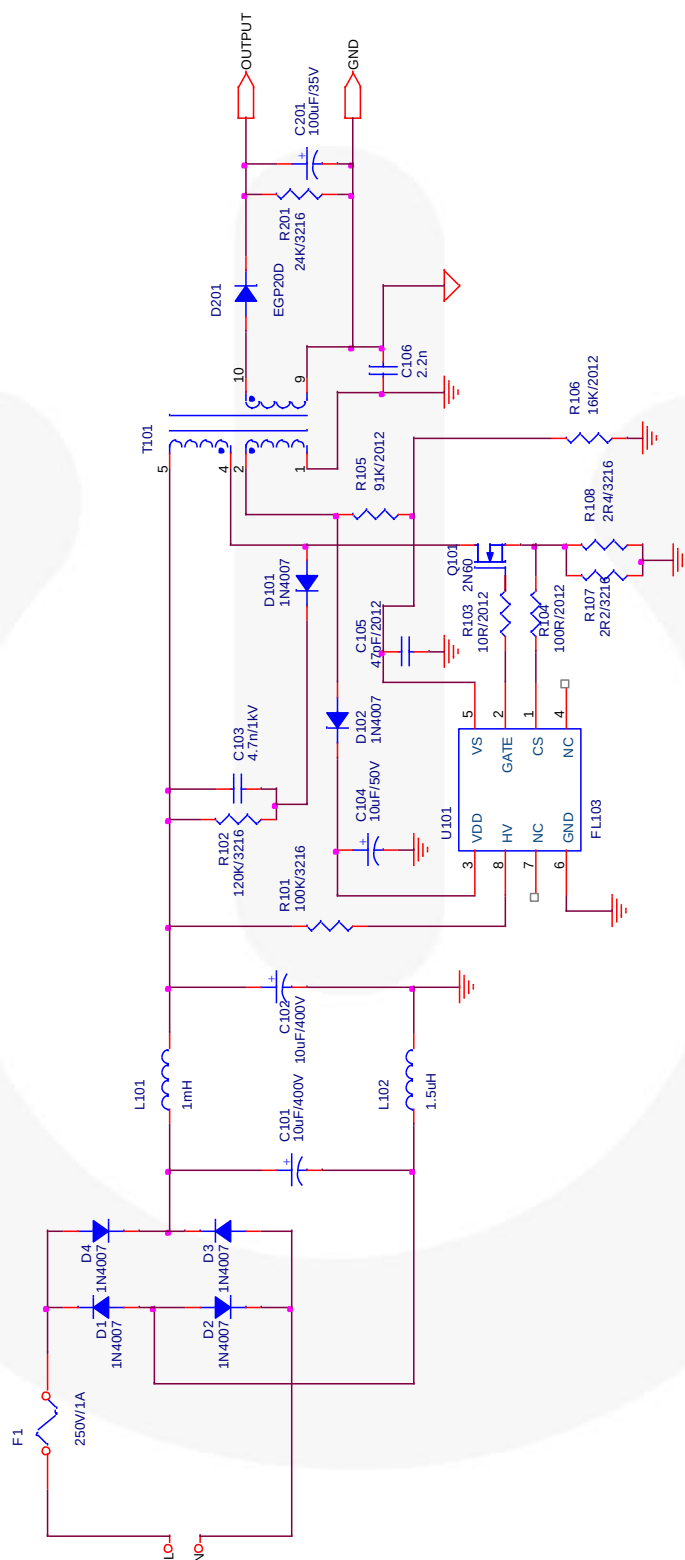


图 11. LED 灯原理图

LED 灯变压器

磁芯： EFD-20（材料： PC-40）
骨架： 10 引脚

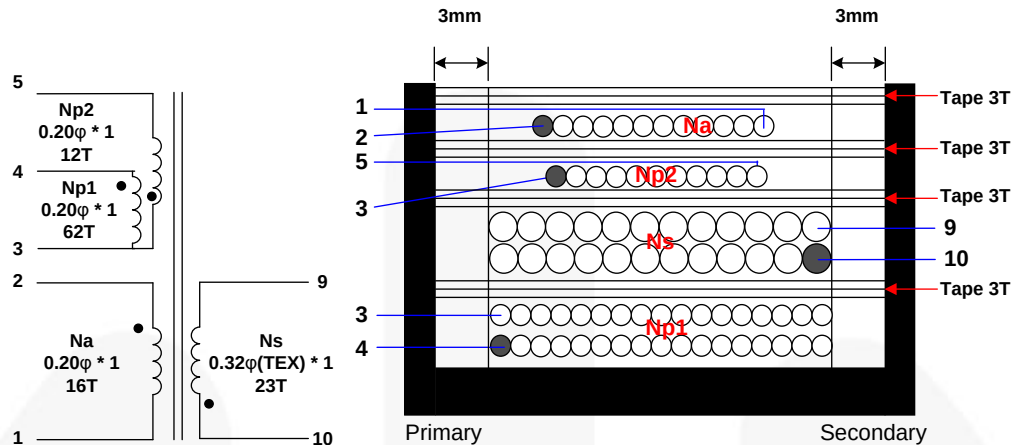


图 12. 变压器规格和结构

表2. 绕组规格

编号	绕组	引脚 (S → F)	绕线	匝数	绕组方式
1	Np1	4 → 3	0.20 Φ * 1	62	螺线管绕组
2	绝缘： 聚酯胶带，厚度 t = 0.05 mm，3 层				
3	Ns	10 → 9	0.32 Φ (TEX) * 1	23	螺线管绕组
4	绝缘： 聚酯胶带，厚度 t = 0.05 mm，3 层				
5	Np2	3 → 5	0.20 Φ * 1	12	中心螺线管绕组
6	绝缘： 聚酯胶带，厚度 t = 0.05 mm，3 层				
7	Na	2 → 1	0.20 Φ * 1	16	中心螺线管绕组
8	外部绝缘： 聚酯胶带，厚度 t = 0.05 mm，3 层				

表3. 电气特性

	引脚	技术规格	备注
电感量	4 - 5	1.2mH ±7%	1kHz, 1V
漏感量	4 - 5	最大 20 μH	短接所有输出引脚

相关数据表

[FL103 —初级端调节 PWM 控制器数据表](#)

DISCLAIMER

FAIRCHILD SEMICONDUCTOR RESERVES THE RIGHT TO MAKE CHANGES WITHOUT FURTHER NOTICE TO ANY PRODUCTS HEREIN TO IMPROVE RELIABILITY, FUNCTION, OR DESIGN. FAIRCHILD DOES NOT ASSUME ANY LIABILITY ARISING OUT OF THE APPLICATION OR USE OF ANY PRODUCT OR CIRCUIT DESCRIBED HEREIN; NEITHER DOES IT CONVEY ANY LICENSE UNDER ITS PATENT RIGHTS, NOR THE RIGHTS OF OTHERS.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION.

As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, or (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

ON Semiconductor and  are trademarks of Semiconductor Components Industries, LLC dba ON Semiconductor or its subsidiaries in the United States and/or other countries. ON Semiconductor owns the rights to a number of patents, trademarks, copyrights, trade secrets, and other intellectual property. A listing of ON Semiconductor's product/patent coverage may be accessed at www.onsemi.com/site/pdf/Patent-Marking.pdf. ON Semiconductor reserves the right to make changes without further notice to any products herein. ON Semiconductor makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does ON Semiconductor assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. Buyer is responsible for its products and applications using ON Semiconductor products, including compliance with all laws, regulations and safety requirements or standards, regardless of any support or applications information provided by ON Semiconductor. "Typical" parameters which may be provided in ON Semiconductor data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. ON Semiconductor does not convey any license under its patent rights nor the rights of others. ON Semiconductor products are not designed, intended, or authorized for use as a critical component in life support systems or any FDA Class 3 medical devices or medical devices with a same or similar classification in a foreign jurisdiction or any devices intended for implantation in the human body. Should Buyer purchase or use ON Semiconductor products for any such unintended or unauthorized application, Buyer shall indemnify and hold ON Semiconductor and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that ON Semiconductor was negligent regarding the design or manufacture of the part. ON Semiconductor is an Equal Opportunity/Affirmative Action Employer. This literature is subject to all applicable copyright laws and is not for resale in any manner.

PUBLICATION ORDERING INFORMATION

LITERATURE FULFILLMENT:

Literature Distribution Center for ON Semiconductor
19521 E. 32nd Pkwy, Aurora, Colorado 80011 USA
Phone: 303-675-2175 or 800-344-3860 Toll Free USA/Canada
Fax: 303-675-2176 or 800-344-3867 Toll Free USA/Canada
Email: orderlit@onsemi.com

N. American Technical Support: 800-282-9855 Toll Free
USA/Canada

Europe, Middle East and Africa Technical Support:
Phone: 421 33 790 2910

Japan Customer Focus Center
Phone: 81-3-5817-1050

ON Semiconductor Website: www.onsemi.com

Order Literature: <http://www.onsemi.com/orderlit>

For additional information, please contact your local
Sales Representative