

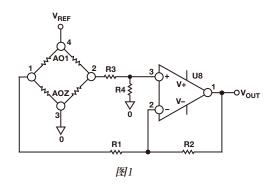
One Technology Way • P.O. Box 9106 • Norwood, MA 02062-9106, U.S.A. • Tel: 781.329.4700 • Fax: 781.461.3113 • www.analog.com

差动放大器性能优化方法

作者: Reza Moghimi

有时需要在有较大共模信号的情况下测量小信号。在这类应用中,通常使用两个或三个运算放大器的集成仪表放大器。尽管仪表放大器具有出色的共模抑制比(CMRR),但价格因素,有时还可能是性能指标阻碍了其在此类应用中的使用。仪表放大器可能不具备用户要求的带宽、直流精度或功耗。因而,在这种情况下,用户可通过一个单放大器和外部电阻自行构建差分放大器,以替代仪表放大器。不过,除非使用匹配良好的电阻,否则这种电路的共模抑制比将很差。本应用笔记将探讨构建分立的差动放大器并优化其性能的数种方法,同时还将推荐几款可使解决方案的整体性价比能与单片仪表放大器相媲美的运算放大器产品。

图1为采用一个典型的由单放大器构建的差动放大器,该放大器与一个传感器桥路相连。



通过叠加原理可知,该电路的输出为两个输入之差的函数。图1所示电路的传递函数为:

$$V_{OUT} = \frac{R2}{R1} \left[\left(\frac{1 + \frac{R2}{R1}}{1 + \frac{R3}{R4}} \right) V2 - V1 \right]$$
 (1)

下列情形下会出现一种特殊情况: 当

$$\frac{R2}{R1} = \frac{R4}{R3}$$

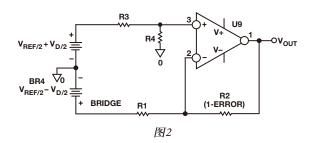
等式(1)可以简化为等式(2):

$$\frac{R2}{R1} = \frac{R4}{R3}$$

$$V_{OUT} = \frac{R2}{RI} (V2 - V1)$$
(2)

输出等于两个输入之差乘以增益系数,该系数可设定为1. 当电阻比匹配良好时,等式2成立。假定完美匹配电阻值分别为: R2 = R4 = $10~k\Omega$, R1 = R3 = $1~k\Omega$, V1 = 2.5~V, V2 = 2.6~V, 则有 V_{OUT} = 1~V.

如上所述,图1所示电路的缺点之一在于其共模抑制比较低,这是因电阻匹配误差所致。出于讨论方便和清晰考虑,我们重新画出该电路图,如图2所示。



电阻R2的公差引起的误差为R2 (1 - error)。通过叠加原理,同时使R1 = R3,R2 = R4,在计算并进行排列之后,输出电压(V_{OUT})为:

$$V_{OUT} = \begin{bmatrix} \left[\frac{R2}{R1} \left(1 - \frac{R1 + 2R2}{R1 + R2} \times \frac{error}{2} \right) \right] \\ vd + \left(\frac{R2}{R1 + R2} \times error \right) V_{REF} \end{bmatrix}$$
(3)

根据等式3, 共模增益(Acm)和差分增益(Adm)可定义为:

$$Acm = \frac{R2}{R1 + R2} \times error$$

$$Adm = \frac{R2}{R1} \left(1 - \frac{R1 + 2R2}{R1 + R2} \times \frac{error}{2} \right)$$
(4)

从等式4可见, 当电阻值不存在误差(即error = 0)时, 则 Acm = 0, 放大器仅对差分电压作出响应, 则为:

$$V_{OUT} = \frac{R2}{R1} \times V_D$$

因此, 当电阻比率误差为零(error = 0)时, 电路的共模抑制 比将在很大程度上取决于所选放大器的共模抑制比。

当电阻比率误差不为零时,如图2所示,电路共模抑制比可表示为:

$$CMRR = 20log \left| \left| \frac{Adm}{Acm} \right| \right|$$

$$CMRR = 20log \frac{\frac{R2}{R1} \left| 1 - \frac{R1 + 2R2}{R1 + R2} \times \frac{error}{2} \right|}{\frac{R2}{R1 + R2} \times error}$$
(5)

当R2误差极小时,以上等式中的第二项可忽略不计且:

$$CMRR = 20log \frac{\frac{R2}{R1}}{\frac{R2}{R1+R2} \times error}$$
 (6)

对于R2 = R4 = 10 kΩ, R1 = R3 = 10 kΩ且error = 1%的单位增益分立差动放大器,其共模抑制比约为46 dB。这比单片差动放大器(AMP03)的性能差得多,后者的共模抑制比如图3所示。

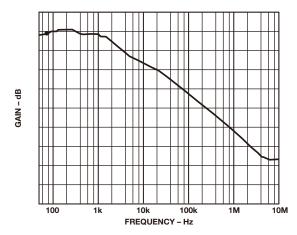


图3 AMP03(单片差动放大器)共模抑制比与频率的关系

如上所示,因电阻不匹配导致的误差可能构成分立差动放 大器的一大不足。但通过一些方法是可以优化这种电路 的。以下即是上述问题的一些解决办法:

a. 在等式3中,差分增益与(R2/R1)之比成正比。因此,优化以上电路性能的一种方法就是尽可能将该放大器置于一种高增益配置中(在高增益设置中使用大电阻会引发噪声问题,同样需要解决)。通过选择阻值更大的R2和R4(R2=R4),以及阻值更小的R1和R3(R1=R3),可获得的更高的增益,这样共模抑制比越佳。举例来说,当R2=R4=10kΩ、R1=R3=1kΩ且error=0.1%时,则共模抑制比将得到改善,优于80 dB。对高增益配置,请选择I_B极低、增益极高的放大器(如ADI公司出品的AD8551系列放大器),以降低增益误差。电路的增益误差和线性度是放大器性能的函数。

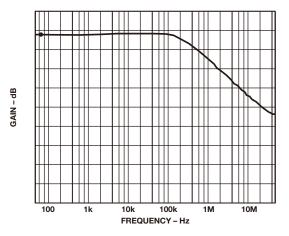


图4a AD8605的共模抑制比(其中G = 1)

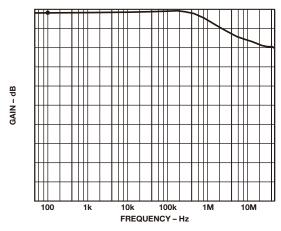


图4b AD8605的共模抑制比(其中G = 10)

b. 选择公差更小和精度更高的电阻。电阻越匹配,共模抑制比越佳。例如,如果以上电路需要90 dB的共模抑制比,则电阻匹配公差应在0.02左右。这种情况下,电路的共模抑制比将不亚于某些高精度仪表放大器,只是它们的交流和直流特性更好。

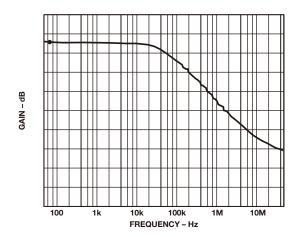


图5a OP1177的共模抑制比(其中G = 1)

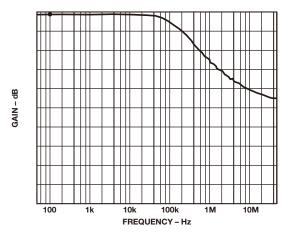
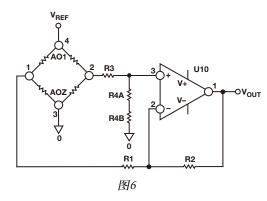


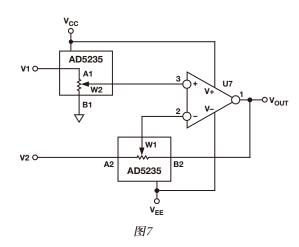
图5b OP1177的共模抑制比(其中G=10)

c. 改善图1所示电路共模抑制比的另一种方法是使用机械微调电位计,如图6所示。



借助这种方法,用户可使用公差较低的电阻,但需要定期 进行调整。

d. 作为对精度要求不高的电路的替代途径,可使用数字电位计,如图7所示。AD5235(一种非易失性存储器、双路1024位数字电位计)配合AD8628构成一种差动放大器,其增益为15(G = 15)。通过使用电位计,能获得编程能力,可一步完成增益设置和微调。这种电路的另一优势在于,双电阻(AD5235)的温度系数为50 ppm,使电阻比率匹配更为方便。根据电路所需精度和公差,也可选择其它数字电位计。



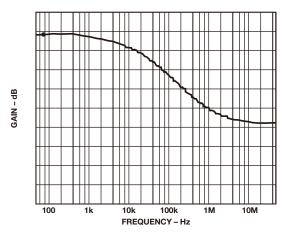


图8 图7所示电路的共模抑制比与频率

e. 使用双路或四路放大器构建共模抑制比更佳、高输入阻抗的 仪表放大器。这是一种成本更高的解决方案,也是单片 仪表放大器所用方法。应根据实际需要选择相应的放大 器,比如更出色的BW、I_{SY}和V_{OS},此类需求可能是仪表 放大器所不能满足的。

自稳零放大器,如AD8628和AD855x系列是此类应用的最佳选择。这类放大器具有极高的直流精度,不会给输出增加任何误差。自稳零放大器具有长期稳定性,无需像某些系统那样反复进行校准。自稳零放大器的最低共模抑制比为140 dB,因而在多数电路中,电阻匹配将成为限制因素。因此,用户最好根据上述指南来构建差动放大器并优化其性能

产品型号	V _{os} (μV)	I _B (nA)	BW (MHz)	轨到轨	封装
AD8628	5	0.1	2	是	SOT-23
AD8551/AD8552/AD8554	5	0.05	1	是	SOIC
AD8510/AD8512/AD8514	500	0.03	8	否	MSOP
OP1177/OP2177/OP4177	60	2	1.3	否	MSOP
AD8605/AD8606/AD8608	300	0.06	8	是	SOT-23
OP184/OP284/OP484	65	350	3.25	是	SOIC