

数字电源 UCD9224 与 UCD7232 应用中输出电压关机 负过冲的分析及解决

Neil Li, Sundry Xu

China Telecom Application Team

摘 要

UCD9224 可以与 UCD7232 配合设计非隔离数字电源。在某项目中，采用 1 片 UCD9224 与 4 片 UCD7232 设计了四相交错并联输出的数字电源，输出规格为 1.0V/80A。在测试中发现，关机时输出电压存在严重的负过冲，幅值可达-380mV。经过仔细定位发现，引起负过冲的根因是 UCD9224 进入 reset 模式后，SRE_1A 和 SRE_1B 引脚变为高阻态，其电压有反弹并下降缓慢。基于此，在 SRE_1A 和 SRE_1B 引脚各设计一颗下拉电阻，可以给上述两个引脚快速放电，彻底解决负过冲问题。本文对定位过程给予了详细的描述和分析，并最终给出了结论。

目 录

1	数字电源系统设计.....	3
1.1	数字电源系统方框图	3
1.2	UCD9224 与 UCD7232 的关键信号连接.....	3
2	输出电压的负过冲.....	4
3	负过冲的定位及原因分析	4
3.1	关机时 BUCK 下管驱动信号异常	4
3.2	关机时 SRE 信号异常	5
3.3	SRE 信号异常的原因分析	5
4	解决措施.....	6
5	常规供电设计的输出电压负过冲	7
5.1	常规供电设计及输出电压的负过冲	7
5.2	输出电压的负过冲分析及结论	8
5.3	其它规避措施	8
6	结论.....	9
7	参考文献.....	9

图

图 1:	数字电源系统框图	3
图 2:	输出电压在关机时的负过冲	4
图 3:	BUCK 下管驱动信号异常	5
图 4:	BUCK 上管驱动信号正常	5
图 5:	SRE_1B 信号异常.....	5
图 6:	SRE_2A 信号正常.....	5

图 7: 3.3V 与 SRE 信号	6
图 8: 添加下拉电阻后的关机波形	7
图 9: 空载关机时的输出电压波形	7
图 10: 常规供电架构设计（局部）	7
图 11: SRE_1B 和 SRE_2A 引脚的波形	8
图 12: SRE_1B, 3.3V 和 1.8V 的波形	8
图 13: SRE_1B 与 FLT	9

1 数字电源系统设计

某非隔离 BUCK 数字电源系统的设计基于数字控制器 UCD9224 与驱动器 UCD7232，采用四相并联并配置于交错模式，输入电压为 12V，输出电压为 1.0V，输出电流最大为 80A。

1.1 数字电源系统方框图

UCD9224 是内部集成 ARM7 核的非隔离数字电源控制器，可以灵活的配置为多路或多相模式，并带有 PMBUS 接口。UCD7232 则是与 UCD9224 配合使用的增强型驱动器，与 UCD9224 之间有多个信号的交互，完成驱动信号接收，电流采样，故障上报等工作。

图 1 所示的是该数字电源系统的方框图，包含有 1 片 UCD9224 和 4 片 UCD7232，以及功率 MOSFET，输出电感和输出电容等。该系统有两个输入总线，分别是 3.3V 和 12V，其中 3.3V 用来给 UCD9224 供电，12V 输入到 UCD7232 和 BUCK 转换电路，完成到 1.0V 的转换。该供电架构区别于传统的 3.3V 由 12V 通过 LDO 转换得来的设计。

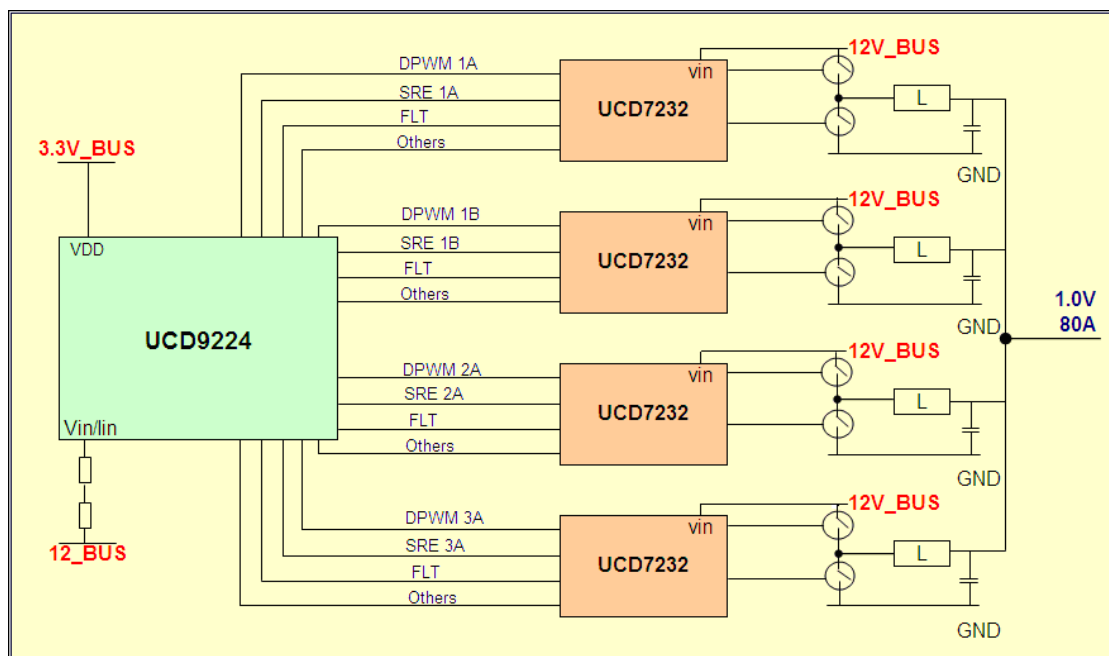


图 1：数字电源系统框图

1.2 UCD9224 与 UCD7232 的关键信号连接

UCD9224 共有 4 组关键信号与 4 片 UCD7232 连接，分别完成电压转换控制，同步整流模式配置和故障上报等功能，下面是这些关键信号的简单介绍：

- 1) DPWM：由 UCD9224 输出到 UCD7232，是后级 BUCK 电路的驱动信号来源。其中，BUCK 上管驱动信号与 DPWM 的逻辑相同，BUCK 下管的驱动信号与 DPWM 的逻辑相反。

- 2) SRE: 由 UCD9224 输出到 UCD7232。当 UCD7232 的 SRE_MODE 引脚（图 1 未示意）上拉至高电平后，UCD7232 被配置为同步整流模式。当 SRE 为高时，BUCK 的下管得到相应的驱动信号，该驱动信号由 DPWM 决定。当 SRE 为低时，BUCK 电路的下管处于关闭状态。
- 3) FLT: 由 UCD7232 输出到 UCD9224。当 UCD7232 检测到欠压，过流或过温等故障后，FLT 引脚变为高，UCD9224 识别之后会根据当前配置进行相应处理。
- 4) CS: 由 UCD7232 的 IMON 管脚输出到 UCD9224 的 CS 管脚。该信号为输出电流采样信号。

2 输出电压的负过冲

对该系统做输入关机测试时，如果只关闭 3.3V，12V 保持不变，发现输出电压有明显的负过冲，幅值超过-300mV。如图 2 所示，关机时输出电压（1.0V，CH3）的负过冲达到了-380mV，测试条件为输出端空载。



图 2：输出电压在关机时的负过冲

3 负过冲的定位及原因分析

在定位负过冲的过程中，发现关机时 BUCK 下管的驱动信号异常，进一步发现 SRE 信号异常，最终发现原因是 SRE_1A 信号和 SRE_1B 信号在关机过程中有反弹并且下降缓慢。

3.1 关机时 BUCK 下管驱动信号异常

保持输入电压 12V 不变，当关闭 3.3V 时，输出电压有很大的负过冲。

在空载输出时，输出端亦有负过冲，据此初步判断 BUCK 下管可能有长时间导通，输出电容电压通过长时间导通的 BUCK 下管泄放到地。而实测发现，BUCK 下管的确如此，如图 3。可以观察到，输出电压下降后，

BUCK 下管的驱动信号（蓝色线）一直保持为高，时间超过了 1s。而 BUCK 上管的驱动信号（蓝色线）在关机过程中正常，如图 4。

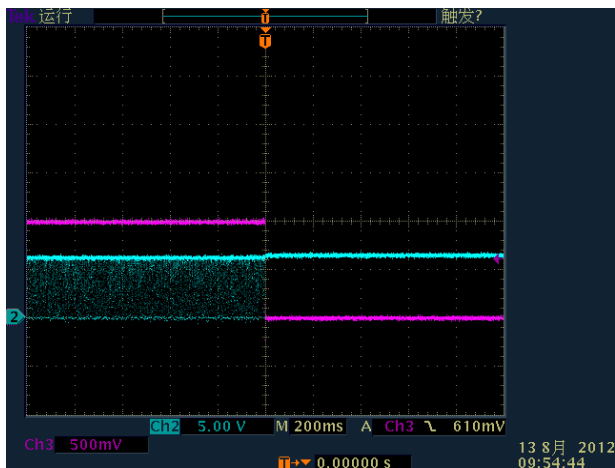


图 3: BUCK 下管驱动信号异常

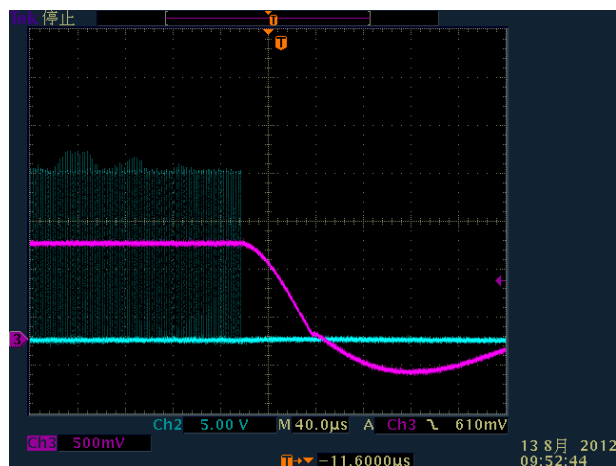


图 4: BUCK 上管驱动信号正常

3.2 关机时 SRE 信号异常

理论分析知，关机时 SRE 信号会变为低电平，BUCK 下管的驱动信号随之也会变为低。而该电源系统关机时 BUCK 下管的驱动信号一直保持为高，怀疑为 SRE 信号异常。

实测发现 SRE_1B（图 5 中的 CH1；CH2 为 SRE_MODE 信号；CH3 为输出电压）在下降过程中出现了反弹，然后缓慢下降。而 SRE_2A（图 6 中的 CH1；CH2 为 SRE_MODE 信号；CH3 为输出电压）则没有反弹，快速下降到 0V。

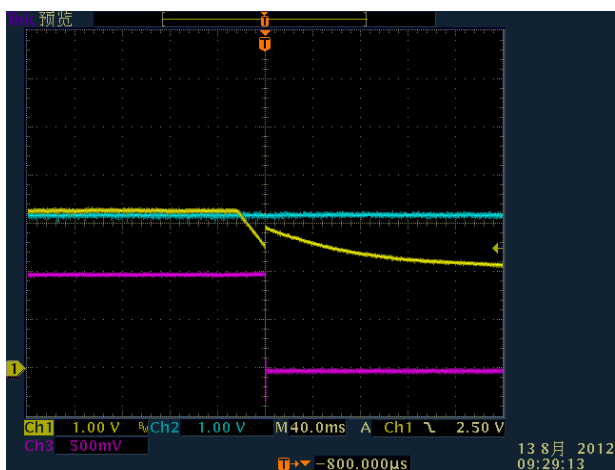


图 5: SRE_1B 信号异常

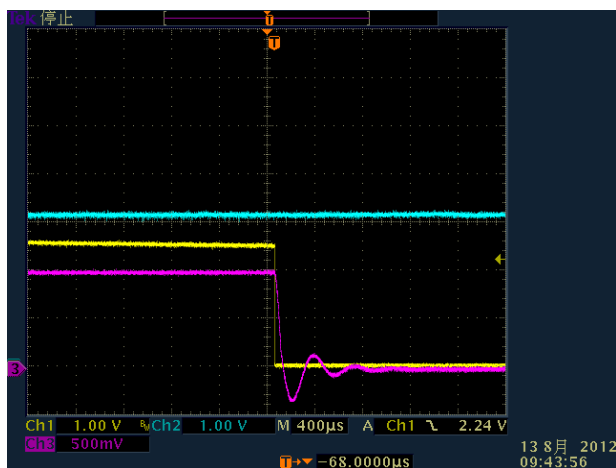


图 6: SRE_2A 信号正常

进一步详细测试发现，SRE_1A 与 SRE_1B 在下降过程中皆有反弹，信号异常；而 SRE_2A 与 SRE_3A 正常。

3.3 SRE 信号异常的原因分析

图 7 显示的是 SRE_1B (CH3)，V33D (CH2, 3.3V) 和 BPCAP (CH1, 1.8V) 在关机时的波形。可以观察到，在 SRE_1B 出现反弹时，3.3V 下降到了 2.8V 左右，UCD9224 进入了 reset 模式。

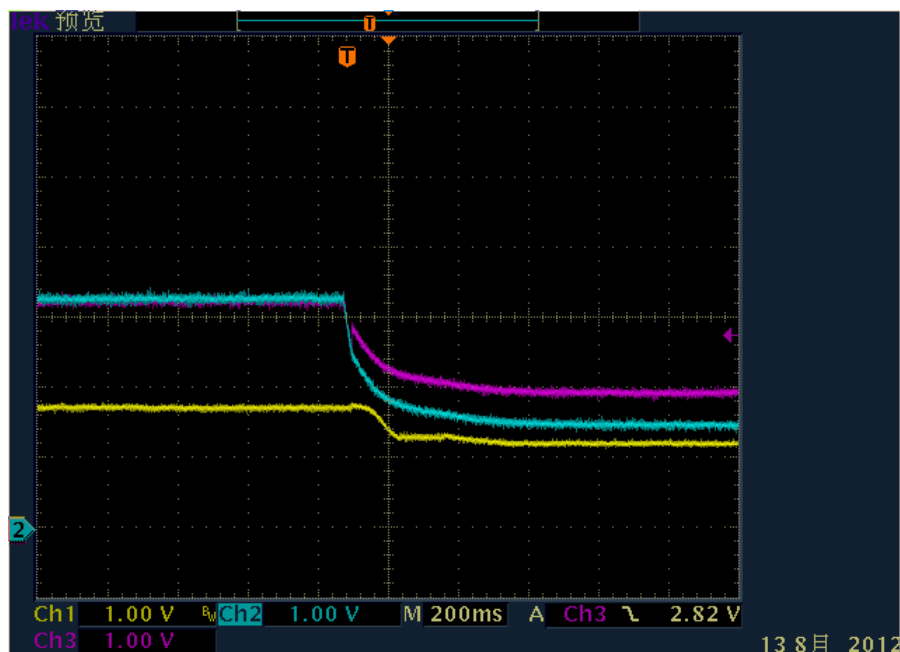


图 7: 3.3V 与 SRE 信号

根据 UCD9224 芯片的硬件设计，其供电电压下降到 2.8V 时会处于 reset 模式。而其进入 reset 模式后，SRE_1A 引脚和 SRE_1B 引脚变更为高阻态，SRE_2A 引脚和 SRE_3A 引脚变为低电平态（被 UCD9224 强制拉低到地）。同时，由于 UCD7232 芯片内部对 SRE 管脚有弱上拉（上拉到 3.3V），因此，SRE_1A 和 SRE_1B 的电压信号会出现反弹并下降缓慢，而 SRE_2A 和 SRE_3A 的电压信号可以迅速下降到 0。

4 解决措施

考虑到 SRE_1A 和 SRE_1B 在 UCD9224 进入 reset 模式后变为高阻态，引脚电压下降缓慢，因此可以添加下拉电阻以快速拉低上述引脚的电压。下拉电阻的阻值需要小于 3.74Kohm，以保证 SRE 管脚的残留电压低于低电平判定阈值 0.9V。

图 8 显示的是添加两颗下拉电阻（1Kohm）后的关机波形（CH4 为 SRE_1A；CH1 为 SRE_1B；CH3 为输出电压），负载电流为 3A。可以观察到，SRE_1A 和 SRE_1B 在关机过程中没有反弹，而是快速下降到 0V。因此，输出电容只通过负载放电，没有负过冲。

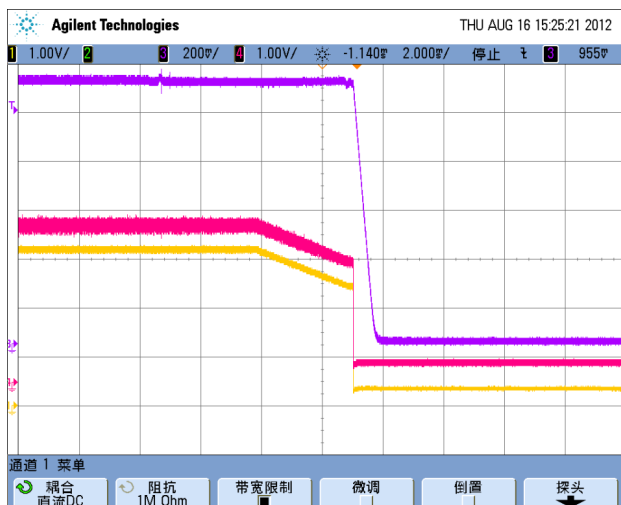


图 8: 添加下拉电阻后的关机波形

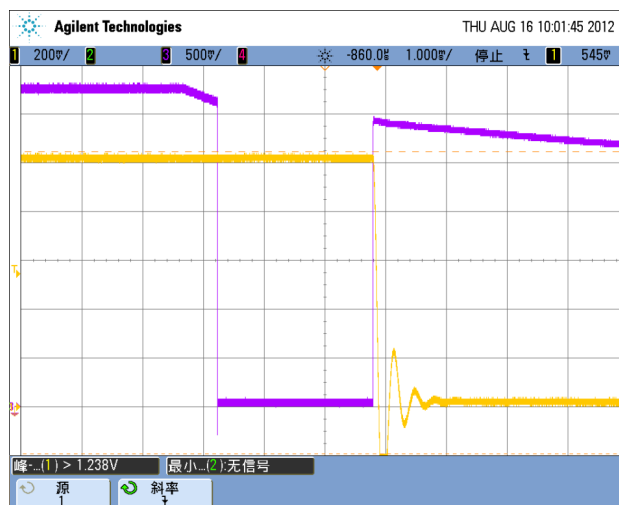


图 9: 空载关机时的输出电压波形

5 常规供电设计的输出电压负过冲

上述电源系统的特殊之处在于采用了 3.3V 和 12V 分开的供电架构。在该应用中，当关闭 3.3V 后，12V 还处于稳定状态，即 SRE_1A 和 SRE_1B 进入高阻态后，UCD7232 还正常工作，这让 BUCK 下管长时间导通成为了可能。然而，在采用常规供电设计时，同样会存在负过冲的异常情形。

5.1 常规供电设计及输出电压的负过冲

常规供电架构的设计为 3.3V 通过 LDO 由 12V 转换得来，因此整个电源系统的输入电压只有 12V。图 10 显示的即为采用常规供电架构设计的数字电源系统框图（局部）。

图 9 显示的是关闭 12V 时的关机波形（CH1 为输出电压，CH3 为 SRE_1B），输出端空载。可以观察到，当关机动作发生后（对应于 SRE_1B 下降到 0 的时刻），由于是空载，输出电压几乎保持不变；经过大约 2.8ms 后，SRE_1B 又上升，此时，输出电压快速下降到 0V，并伴随有负过冲。

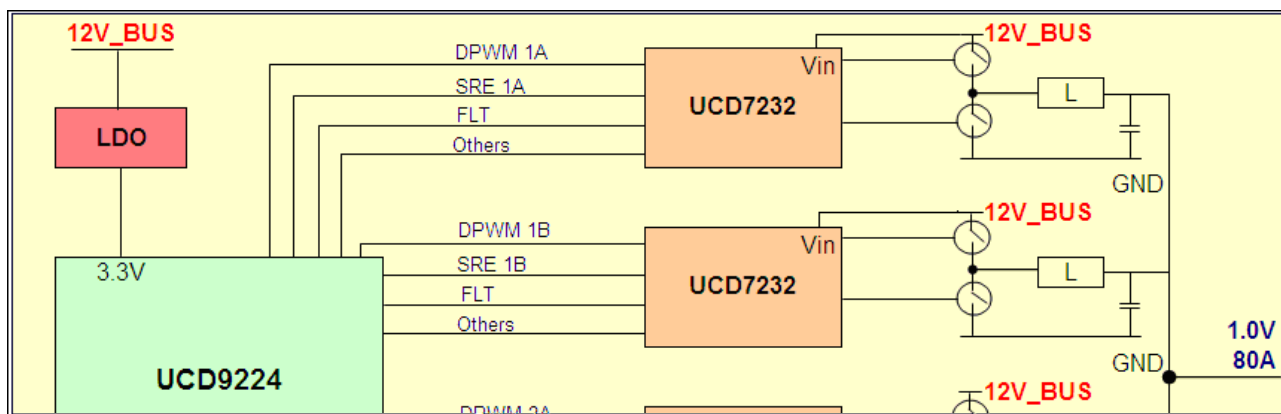


图 10: 常规供电架构设计（局部）

5.2 输出电压的负过冲分析及结论

基于本文之前的分析，怀疑图 9 中 SRE_1B 下降到 0 之后的上升依然是因为 UCD9224 进入 reset 模式而使 SRE_1B 变为高阻导致。基于此，展开测试与分析。

图 11 测试了关机时 12V (CH3)，SRE_1B (CH4) 和 SRE_2A (CH1) 的波形。可以观察到，SRE_1B 再次变为高的时刻，SRE_2A 依然保持为低。

图 12 测试了关机时 V33D (CH4, 3.3V)，BPCAP (CH1, 1.8V) 和 SRE_1B (CH3) 的波形。可以观察到 SRE_1B 再次变高的时刻，UCD9224 的 3.3V 下降到了 2.6V 左右，芯片处于 reset 模式。

综合上述信息可知，常规供电架构设计中，空载关机时的输出电压负过冲依然是由于 SRE_1A 和 SRE_1B 进入了高阻态导致。为消除该负过冲，同样可以在 SRE_1A 和 SRE_1B 引脚添加下拉电阻来完成。

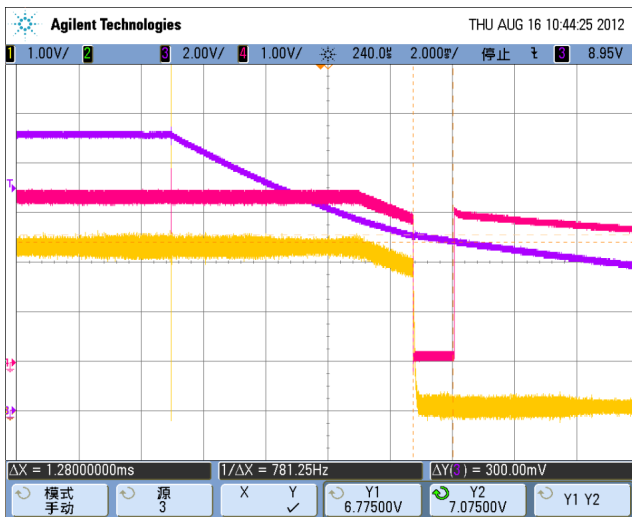


图 11: SRE_1B 和 SRE_2A 引脚的波形

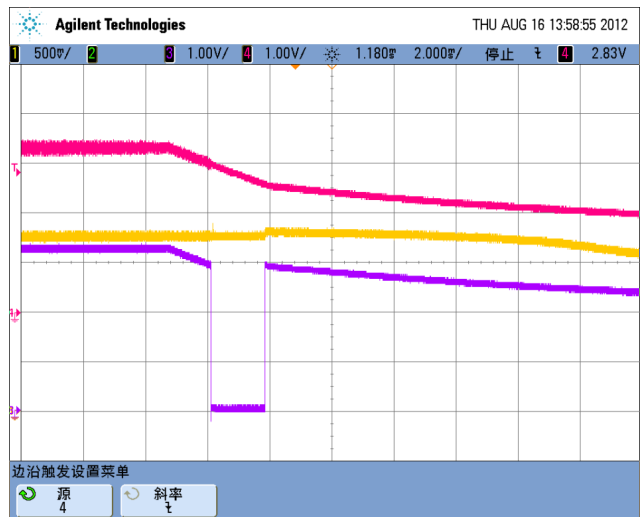


图 12: SRE_1B, 3.3V 和 1.8V 的波形

5.3 其它规避措施

在关机动作发生后，12V 电压逐渐下降，会首先触发欠压保护（欠压保护点由软件设置），系统关机，DPWM 和 SRE 被拉低，输出关闭；随着 12V 的继续下降，触发 UCD7232 的欠压保护，FLT 引脚变为高，并上报给 UCD9224。图 13 完整的显示了上述过程。（图 13 的 CH4 为 3.3V 电压波形，CH3 为 SRE_1B 引脚信号，CH1 为 FLT 引脚信号）

由该波形可知，SRE_1B 再次上升时，由于 UCD7232 还处于正常工作状态（FLT 还为低），因此 BUCK 下管可以正常导通，造成输出电压的负过冲。如果将系统欠压保护点设置的略低一些，或减缓 3.3V 的下降速度，以保证 UCD9224 进入 reset 模式时，UCD7232 已经处于欠压保护状态，则输出电压的负过冲亦可以避免。

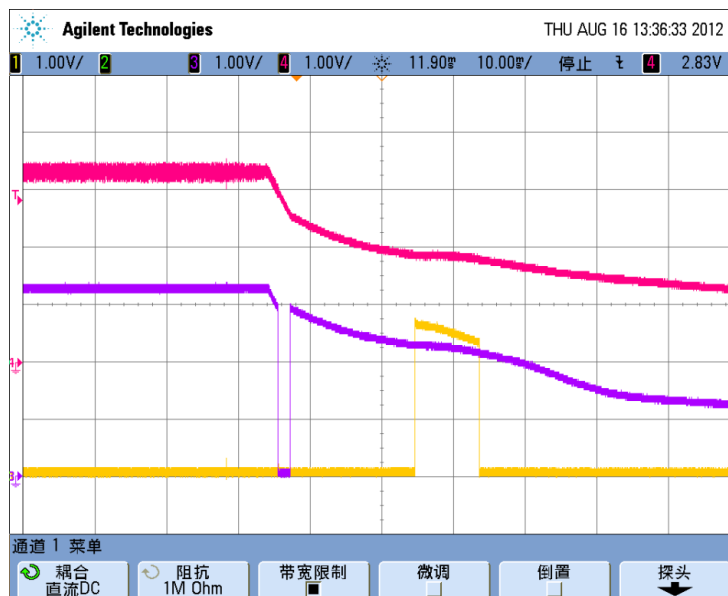


图 13: SRE_1B 与 FLT

为减缓 3.3V 的下降速度，可使用 Dropout 电压较小的 LDO，如 TPS79333 ($V_{\text{DROPOUT}}=0.18\text{V}$)。由图 11 和图 12 对比可知，当前方案下使用的 LDO 具有较大的 Dropout 电压 ($6.9\text{V}-2.6\text{V}=4.3\text{V}$)。如使用 TPS79333，当 UCD7232 触发 4.1V 欠压保护停止工作时，UCD9224 仍能得到稳定的 3.3V 供电，也就避免了进入 reset 模式。

6 结论

在只关闭 3.3V 的应用场景中，输出端无论是否带载，输出电压都会出现负过冲；而在采用常规供电设计的系统中，关闭 12V 时，如果输出端空载，同样会出现负过冲问题。输出电压负过冲的根因是 UCD9224 在处于 reset 模式后，SRE_1A 和 SRE_1B 引脚变为高阻态，其电压有反弹并下降缓慢导致。解决措施是在 SRE_1A 和 SRE_1B 引脚各增加一颗下拉电阻。实测发现，该解决措施简单有效。

7 参考文献

1. UCD9224 datasheet, Texas Instruments Inc., 2010
2. UCD7232 datasheet, Texas Instruments Inc., 2011
3. Using the UCD92xx Digital Point-of-Load Controller Design Guide, Texas Instruments Inc., 2011

重要声明

德州仪器(TI) 及其下属子公司有权根据 JESD46 最新标准, 对所提供的产品和服务进行更正、修改、增强、改进或其它更改, 并有权根据 JESD48 最新标准中止提供任何产品和服务。客户在下订单前应获取最新的相关信息, 并验证这些信息是否完整且是最新的。所有产品的销售都遵循在订单确认时所提供的TI 销售条款与条件。

TI 保证其所销售的组件的性能符合产品销售时 TI 半导体产品销售条件与条款的适用规范。仅在 TI 保证的范围内, 且 TI 认为 有必要时才会使用测试或其它质量控制技术。除非适用法律做出了硬性规定, 否则没有必要对每种组件的所有参数进行测试。

TI 对应用帮助或客户产品设计不承担任何义务。客户应对其使用 TI 组件的产品和应用自行负责。为尽量减小与客户产品和应用相关的风险, 客户应提供充分的设计与操作安全措施。

TI 不对任何 TI 专利权、版权、屏蔽作品权或其它与使用了 TI 组件或服务的组合设备、机器或流程相关的 TI 知识产权中授予 的直接或隐含权限制作出任何保证或解释。TI 所发布的与第三方产品或服务有关的信息, 不能构成从 TI 获得使用这些产品或服务 的许可、授权、或认可。使用此类信息可能需要获得第三方的专利权或其它知识产权方面的许可, 或是 TI 的专利权或其它 知识产权方面的许可。

对于 TI 的产品手册或数据表中 TI 信息的重要部分, 仅在没有对内容进行任何篡改且带有相关授权、条件、限制和声明的情况 下才允许进行复制。TI 对此类篡改过的文件不承担任何责任或义务。复制第三方的信息可能需要服从额外的限制条件。

在转售 TI 组件或服务时, 如果对该组件或服务参数的陈述与 TI 标明的参数相比存在差异或虚假成分, 则会失去相关 TI 组件 或服务的所有明示或暗示授权, 且这是不正当的、欺诈性商业行为。TI 对任何此类虚假陈述均不承担任何责任或义务。

客户认可并同意, 尽管任何应用相关信息或支持仍可能由 TI 提供, 但他们将独力负责满足与其产品及其应用中使用的 TI 产品 相关的所有法律、法规和安全相关要求。客户声明并同意, 他们具备制定与实施安全措施所需的全部专业技术和知识, 可预见 故障的危险后果、监测故障及其后果、降低有可能造成人身伤害的故障的发生机率并采取适当的补救措施。客户将全额赔偿因 在此类安全关键应用中使用任何 TI 组件而对 TI 及其代理造成的任何损失。

在某些场合中, 为了推进安全相关应用有可能对 TI 组件进行特别的促销。TI 的目标是利用此类组件帮助客户设计和创立其特 有的可满足适用的功能安全性标准 and 要求的终端产品解决方案。尽管如此, 此类组件仍然服从这些条款。

TI 组件未获得用于 FDA Class III (或类似的生命攸关医疗设备) 的授权许可, 除非各方授权官员已经达成了专门管控此类使 用的特别协议。

只有那些 TI 特别注明属于军用等级或“增强型塑料”的 TI 组件才是设计或专门用于军事/航空应用或环境的。购买者认可并同 意, 对并非指定面向军事或航空航天用途的 TI 组件进行军事或航空航天方面的应用, 其风险由客户单独承担, 并且由客户独 力负责满足与此类使用相关的所有法律和法规要求。

TI 特别标示了符合 ISO/TS16949 要求的特定组件, 此类组件主要针对汽车用途。凡未做如此标示的组件则并非设计或专门用 于汽车用途; 如果客户在汽车应用中使用任何未被指定的产品, 则 TI 对未能满足应用要求不承担任何责任。

产品	应用
数字音频	www.ti.com.cn/audio 通信与电信 www.ti.com.cn/telecom
放大器和线性器件	www.ti.com.cn/amplifiers 计算机及周边 www.ti.com.cn/computer
数据转换器	www.ti.com.cn/dataconverters 消费电子 www.ti.com.cn/consumer-apps
DLP® 产品	www.dlp.com 能源 www.ti.com.cn/energy
DSP - 数字信号处理器	www.ti.com.cn/dsp 工业应用 www.ti.com.cn/industrial
时钟和计时器	www.ti.com.cn/clockandtimers 医疗电子 www.ti.com.cn/medical
接口	www.ti.com.cn/interface 安防应用 www.ti.com.cn/security
逻辑	www.ti.com.cn/logic 汽车电子 www.ti.com.cn/automotive
电源管理	www.ti.com.cn/power 视频和影像 www.ti.com.cn/video
微控制器 (MCU)	www.ti.com.cn/microcontrollers
RFID 系统	www.ti.com.cn/rfidsys
OMAP应用处理器	www.ti.com/omap
无线连通性	www.ti.com.cn/wirelessconnectivity 德州仪器在线技术支持社区 www.deyisupport.com

邮寄地址: 上海市浦东新区世纪大道 1568 号, 中建大厦 32 楼 邮政编码: 200122
Copyright © 2012 德州仪器 半导体技术 (上海) 有限公司